

第11回 パワーデバイス

いままでデジタルなどの信号を中心に扱ってきたことから、電圧が小さい方が消費電力が小さいし、スケーリングなどにより電圧が小さくなる例を中心に話してきたため、電圧はどんどん小さくなるイメージがあった。しかしながら、実社会では、電圧・電流が必要な場合もあるのも事実である。身近をみると、ほとんどの機器のACアダプターにはインバータが入っている。商用電源である100Vを扱う場合は数多い。最近少なくなったブラウン管は20kV程度の電圧を必要とするが、LCD用のバックライト照明に使われている冷陰極管も1kV程度の電圧が必要だ。電力でも大音量を欲しければ数十Wを必要とする。携帯電話といえどもハンドセットで1W程度、基地局では数十Wの出力が必要だ。また、モーターなどを力強く回す場合、その力は当然投入できるパワーで決まる。電力伝送では、電圧が高いほど電線による抵抗の損失を防げる。このような高電圧・高電流を扱う場合も、電子デバイスは重要である。今回はそのパワーデバイスについて話そう。

まず扱う電圧を高くする為の設計について考えよう。最も高い電圧を要求するパワーエレクトロニクス分野ではスイッチング素子として使うことが多いことから、オフ状態とオン状態の二つの状態での特性が重要になる。オフ状態で重要なのは耐圧である。一方オン状態で重要なのはオン時の抵抗である。電流は素子の面積を並列にして広げればよいので、通常問題は面積当たりの抵抗になる。

さて、耐圧をとるときには、その電界によって動くキャリアがいると電流が流れてしまうことから、キャリアのいない空乏層を用いる。発熱等が壊れないように保つのも当然必要となる。また同じ電圧なら、高周波動作がインダクタンスなどの小型化につながることから、車載用等を中心に早い動作も要求される。

代表的なパワーデバイスの一つはまずダイオードである。まずはパワーダイオードを考えよう。

ダイオード

まず耐圧について考えよう。第7回で示した電子雪崩が降伏電圧を決める。いま電圧が印加される構造をpn構造とし、強いp型と弱いn型の組み合わせと考えると、空乏層はn型で形成される層が厚くない、電圧は主にここに印加される。

いま、弱いn型が一定濃度 N_D でドーピングされているし、空乏層厚を l_D とすると、中性領域と隣接したところでは電界が0であり、p層と隣接した電界が最大のところでは $E = \frac{qN_D l_D}{\epsilon_s}$ となる。その間の電界は単純な線

形である。このときn層に印加された電圧差は、 $V = \int E dx = \frac{qN_D l_D^2}{2\epsilon_s}$ となる。

さて、最大電界が臨界電界 E_{crit} を超えると降伏するという考え方が一般的であり、 E_{crit} はキャリア濃度に弱く依存しているが 10^5 V/cm台の電界である。すると、降伏直前では $l_D = \frac{\epsilon_s E_{crit}}{qN_D}$ なので、 $V_{BR} \cong \frac{\epsilon_s E_{crit}^2}{2qN_D}$ で最大

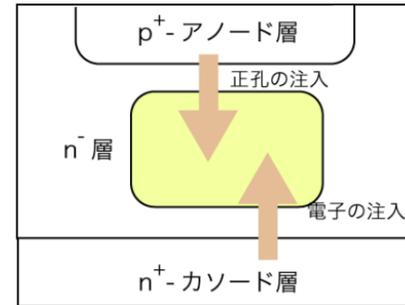
電圧は表される。

従って、バイポーラトランジスタで示した様に耐圧を取ろうとした場合、キャリア濃度を下げることが重要である。一方、キャリア濃度を下げると、 E_{crit} のキャリア濃度依存性を無視すれば、それはそのまま空乏層厚さを厚くする。

例えば E_{crit} を 2×10^5 V/cmと仮定して、1kVを扱おうとすると、少なくともキャリア濃度は 1.3×10^{14} cm⁻³以下にしなければならなくなり、必要な空乏層厚さは100 μ mにもなる。 E_{crit} はキャリア濃度が低い方が小さくなり、パワーデバイスでよく使われる 1×10^{12} cm⁻³のキャリア濃度では 1.3×10^5 V/cmとなるので、理論上は50kV程度が約8mm程度の厚さの空乏層で扱える。

ただし、厚さを厚くすることにも限界があり、現時点では数kV程度までで、それ以上の高電圧を扱う場合には直列に接続している。また理論上真性キャリア密度 1.4×10^{10} cm⁻³を下回ったキャリア濃度は室温のシリコンには存在できないことにも注意しよう。

一方、順方向において、本当にキャリア濃度が 1×10^{12} cm⁻³しかない場合、抵抗は非常に高くなる。しかしながら、実際には電子・正孔を両方共注入して、電荷の中性状態を保った状態で順方向の時にはドーピング濃度よりも高いキャリア濃度で電子と正孔が存在する様にする。この様な両極のキャリアを存在させることでオン状態のみに伝導度を上げることを**伝導度変調**と呼んでいる。電子・正孔の両方を注入させるために電圧印加層の両側を強いp, nドーピング層で挟んでいる。



ダイオードの断面模式図

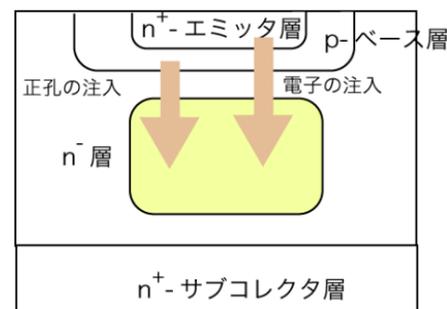
ダイオードは整流のみであり、インバータ等では制御信号に応じてオン・オフする必要がある。そのような応用にはバイポーラトランジスタやMOSFETだけでなく、サイリスタ、IGBT (Insulated Gate Bipolar Transistors)、GTO (Gate turn-off thyristor)等、パワーデバイス専用の素子がある。

パワーバイポーラトランジスタ

コレクタ層濃度を低く、厚くしたバイポーラトランジスタである。また下側に強くドーピングしたn層もついている。

動作の特徴は、オンしているときに低いキャリア濃度のコレクタ層に少数キャリアとしての電子が注入され、その電子のキャリア濃度により空乏層の空間電荷を打ち消すことで、ベースから見てポテンシャルがフラットになる様にする。すると正孔がベースからコレクタ層に広がる。結果として、全体として中性を保ちながらドーピング濃度以上の高濃度で電子と正孔の両方がコレクタ層に存在する様になる。この高濃度の電子を使って電流を流す。再び伝導度変調効果である。この電子と正孔がコレクタ層にあふれる現象は、高速動作のバイポーラトランジスタでも大電流密度で動作させるとみられるが、その場合はベース押し出し効果またはカーク効果と呼ばれ、これ以上電流を増やしても速度が速くならない限界として存在する。このベース層が実効的に広がる現象は電流利得を下げ、高周波特性を悪化させる。典型的な飽和時パワーバイポーラトランジスタの利得は10より低い。

ベース層近傍に存在するため、オフでは大量に発生した少数キャリアががいなくなるまで待たなければならない欠点や、電流駆動であり駆動させにくいなどの欠点から、現在はパワーMOS及びIGBTにほとんど置き換えられつつある。

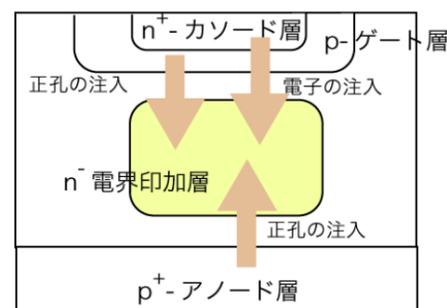


パワーバイポーラトランジスタの断面模式図

サイリスタ

もっとも電圧が高いところで使われているパワーデバイスがサイリスタ(thyristor)である。これも色々な種類があるが最も単純な構造で説明しよう。サイリスタはpnpn接合によって作られた半導体デバイスであり、パワーデバイスとして重要であるだけでなく、集積回路のプロセスで必然的に生じるpnpn接合が如何に(邪魔に?)働くかを説明できる。

サイリスタの構造は、n+カソード層、pゲート層、n層、p+アノード層からなり、そして一番外側のn+カソード層とp+アノード層は非常に強くドーピングされ、n層のドーピングは弱く、且つ一番厚い層である。



サイリスタの断面模式図

まず、p+アノード層に正の電圧印加で、ゲートには何も流さない状態を考える。p+アノード/n+接合には順方向バイアスが、n/pゲート接合には逆方向バイアスが、pゲート/n+カソード接合には順方向バイアスが、各々か

かる。逆バイアスの接合で電流を決まるので、 n^-/p ゲート接合に殆どの電圧は印加される。従って電流は殆ど流れない。

一方、同じ状態で、ゲートに正孔を注入しよう。 p ゲート/ n^+ カソード接合にバイアスを印加したと言っても良い。 n^+ カソードをエミッタとしたトランジスタとして考え、この増幅率を β とすると、まずはゲートに注入された正孔電流の β 倍の電流が流れる。この流れた電子はコレクタである n^- 層に注入されるが、次に p^+ アノード/ n^-/p ゲートも npn トランジスタと見えることから、ここで正孔電流が流れようとする。そこで n^- 層には電子と正孔の両方の流れがあり、ドーピングしたキャリア濃度よりも多くのキャリアが存在可能な伝導度変調効果をもたらす。

また n^- 層のドーピングによる空間電荷よりもキャリア濃度の方が大きいことから、空乏層が消滅していると考えても良い。両方のキャリアが多数存在するという意味では i 形に近く、 p^+ アノード/ i/p ゲート構造となり存在する多数のキャリアが電流を流す働きをし、全体では単純な順方向の p ゲート/ n^+ カソード接合のみとして働く。そこで電流は殆ど電圧損失無く流れる。

また一度電流が流れ始めると、 p^+ アノード/ n^-/p ゲートトランジスタのコレクタである p ゲート層に正孔が流れ込み続けるので、ゲート電流を 0 にしても電圧をある一定以下の電圧にするまで流れ続ける。これが CMOS 回路等での寄生サイリスタにおいてラッチアップと言われ、嫌がられている現象である。

逆方向では p^+ アノード/ n^- 接合が逆バイアスされるので順方向でゲート電流を入れない場合と同じ様な流れない特性となる。

以上の素子動作で交流を扱う為の基本動作ができた。即ち逆方向電圧では電流が流れず、順方向では、ゲートによる電流で電流の流れ始めを制御できる。(切りの方は交流電圧が $0V$ になるのを待つ必要があるが。) 逆方向耐圧が有る点がバイポーラトランジスタに較べて明らかに有利である。

なお、SCR(Silicon Controlled Rectifier:シリコン制御整流器)はサイリスタのアメリカでの一般的呼称である。

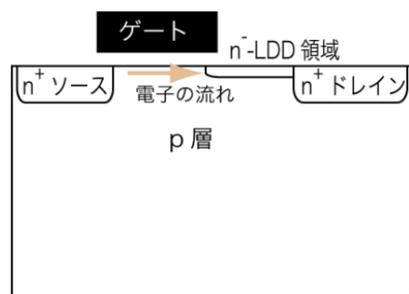
サイリスタは多くの変種がある。二つ組み合わせて交流を制御するトライアック、キャリアを無理に取り出して強制的に切れる様にした GTO、高電圧用に光でオンオフする光サイリスタ等である。

パワーMOS

伝導度変調効果による両極性のキャリアの存在は、高速動作に対しては邪魔となる。その為高速動作を考えている場合は、パワーMOSが良い選択となる。パワーMOSは、チャンネルとドレインの間に低いキャリア濃度(例えば $1 \times 10^{15} \text{cm}^{-3}$)の電界印加部分を作る。この程度のキャリア濃度だと E_{crit} は $3 \times 10^5 \text{V/cm}$ 程度であり、数ミクロンの幅で数十Vの耐圧を持たせられる。但し、このパワーMOSで注意すべきは伝導度変調効果が使えないため電界印加層のキャリア濃度が低すぎるとオン抵抗が大きくなってしまふことである。

ドレイン側にオフ時に容易に空乏化し、オン時に低抵抗のパスとなるための、キャリア濃度の低く浅い層を付け、さらに電極用にキャリア濃度の高い層の二つを作ることが多い。

なお、この構造は Lateral Double diffused と呼ばれるが、Lightly-doped drain と呼ばれ同じような構造はショートチャンネル抑制のために通常の MOSFET にも使われている。



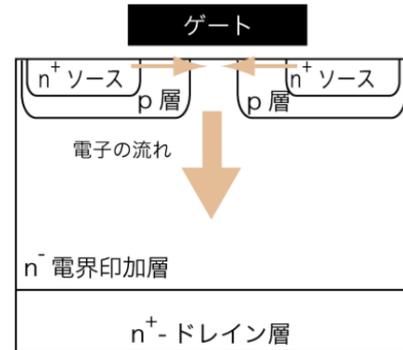
パワーMOS(横型)の断面模式図

耐圧を取りたい場合はドレインを裏面に取り、厚さ方向に電圧がかかるようにする。この場合は、電流が流れる電圧印加層の厚さと面積が明瞭に判るため、もっと明瞭にオン抵抗が示せる。先に示した様に耐圧は大まかには $V_{BR} \cong \frac{\epsilon_s E_{crit}^2}{2qN_D}$ であり、ある耐圧 V_{BR} が必要な時、 $N_D \cong \frac{\epsilon_s E_{crit}^2}{2qV_{BR}}$ のキャリア濃度以下にする必要がある。電界印加層の長さは $l_D = \frac{2V_{BR}}{E_{crit}}$ である。伝導度変調がつかえない場合の半導体の伝導率は $\sigma = q\mu N_D$ であることから、単位面積あたりのオン抵抗は、

$$R_{ON} = \rho l_D = l_D / \sigma = \frac{2V_{BR}}{q\mu N_D E_{crit}} = \frac{4qV_{BR}^2}{q\mu\epsilon_s E_{crit}^3}$$

となり、耐圧を大きくすると、その二乗に比例して抵抗も大きくなる欠点を持つ。(E_{crit} のキャリア濃度依存性を入れると 2.5 乗になる。)

これに電流密度を掛ければ、電圧損失が出る。



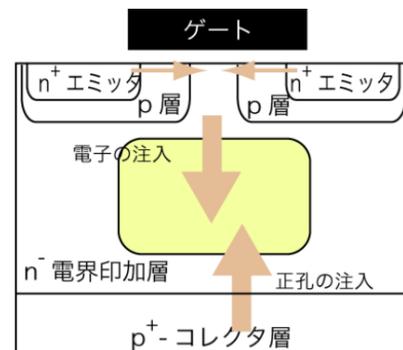
パワーMOS(縦型)の断面模式図

高い耐圧を持たせるために、キャリア濃度を下げると急速に電圧損失は大きくなるのが計算できる。

最近ではパワーMOSに低抵抗・高耐圧を両立させるためにスーパージャンクションなどの構造も試みられている。詳細は省くが、シリコン系パワーデバイスは、未だ構造を考案することで性能向上を図れる大きな可能性を持った分野である。

IGBT

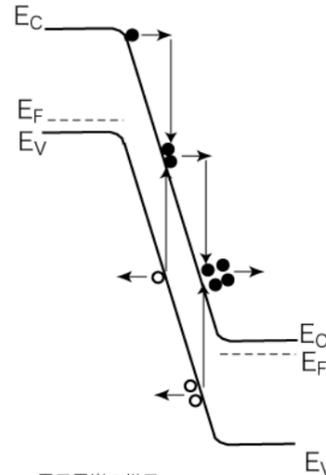
IGBTはMOSにバイポーラの要素を加えたものであり、電圧による制御と伝導度変調効果を併せ持つことで、今数百V程度でつかっているパワーデバイスの中では最も広く使われているはずである。しかしながら伝導度変調効果を使っている関係で、高速動作に関してはバイポーラより優れるものの MOSFET より劣る。



IGBTの断面模式図

バンドギャップ半導体によるパワーデバイス

耐圧を決めているのは電子雪崩によって決まる降伏電界である。について考えよう。第3回で示した電子雪崩のメカニズムからワイドバンドギャップにすると降伏電界が大きくなることは容易に理解できる。



電子雪崩の様子 (実際には正孔でも雪崩が起こることに注意)

そこでSiCやGaNなどのワイドバンドギャップによるパワーデバイスが有望である。SiCは既に鉄道車両などで実用化されている(とくに還流ダイオード用のショットキーダイオードなどでは有望)。GaNは、ヘテロ構造が導入できることから、HEMTにしてマイクロ波帯高出力素子として、携帯基地局、レーダーなどで実用化されている。

	バンドギャップ	絶縁破壊電界
シリコン	1.1 eV	0.3 MV/cm
シリコンカーバイド(4H)	3.26 eV	2.8 MV/cm
窒化ガリウム	3.39 eV	2.6 MV/cm