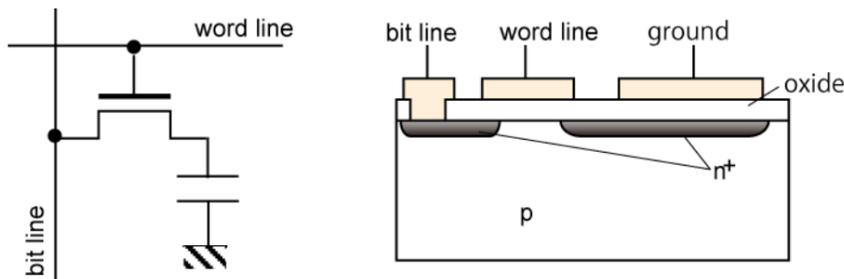


**補遺 MOS 構造をベースにしたデバイス**

まずメモリの話をしよう。MOS 構造は単純に見ればコンデンサであり、電荷をそこに貯めることで記憶素子が作れる。その代表例が DRAM である。例えば、インテルは、始め SRAM や DRAM と言ったメモリを作ることから始めた。ただし、DRAM は、その後日本との競争に負けて撤退しているが・・・ということで、まず DRAM を、そして続いてフラッシュメモリの話をして、最後に CCD の話をここでは行う。なお、揮発性メモリ(volatile memory)と不揮発性メモリ(Non-volatile memory)という言葉をよく使うが、これは電源を切ったとき記憶容量が失われるか、失われないかを示している。なお、SRAM は、フリップフロップ等の順序回路を用いてデータを記憶する揮発メモリで、DRAM と比べると記憶容量あたりの単価が高いが、高速な情報の出し入れが可能であるという特徴を持つが、電子デバイス的には単なる CMOS デバイスであり、ここでは説明しない。

**DRAM**

DRAM は Dynamic Random Access Memory の省略形であり、最も沢山の容量が使われている揮発性メモリである。1967年に IBM の Denard が発明し、1970年にインテルが製品化した。構造としては MOS トランジスタ一個とキャパシタ一個が基本になる。簡単な模式図を下に示そう。



簡単に動作を説明しよう。キャパシタに電荷があれば Hi レベルであり、なければ Lo レベルである。データを書き込むときには、トランジスタのゲートに繋がるワードラインが Hi になっており、かつビットラインが Hi ならば、キャパシタに電荷を貯められ、Hi レベルになる。データを読むときには、ワードラインで選び、ビットラインに電荷がでてくるかを見る。従って、一回読むと電荷は無くなる。そこで、一回電荷を読んだら、また書き込みをしなければならない。また、電荷はリークによってもゆっくり無くなっていく。そこで、ある程度の時間で、電荷が貯まっているかを読んで、電荷を再書き込みすることが必須である。この動作をリフレッシュ動作と呼ばれる。例えば 10ms 毎にリフレッシュするとしよう。リフレッシュに要する時間が 400ns で 256words ラインがあるとすると、リフレッシュにかかる時間は 0.1ms である。したがって、このメモリには (リフレッシュしているので) アクセスできない時間が 1%あることになる。通常この時間は 1-5%であるが、このリフレッシュ動作は SRAM に較べて不利になる。また読み出し/リフレッシュはセンスアンプという読み出しアンプと電荷蓄積回路からなるが、センスアンプは出てくる信号は通常のデジタルよりもっと弱いことから、アナログ・デジタル変換をしていることから、その設計はパソコンなどの中では数少ないアナログ間隔を必要とする。

SRAM は通常 6 個のトランジスタが必要であり、その面積は比較的大きいが、DRAM は、一個のトランジスタとキャパシタだけであり、またスケールにに合わせて小さく成った時でもキャパシタの容量がとれる様に、スタック構造 (ポリシリコン層を絶縁層で挟んで積み重ねる) やトレンチ構造 (溝を掘る) などが使われており、その占有面積は少ない。従って作製プロセスが微細化すれば、それだけ高密度化できる。そこで、従来はテクノロジードライバと呼ばれる、もっとも細かいパターン (周期構造) が使われてきた。DRAM チップあたりのビット数の年次推移と線幅の関係を表に示す。

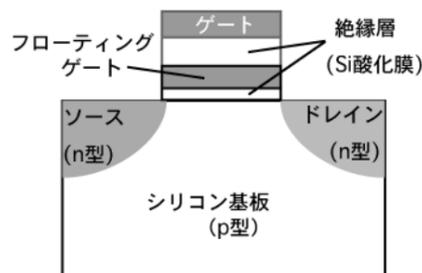
DRAM メモリの 1 チップあたりのビット数とその導入年、ピーク年、線幅

ビット/チップ	導入年	ピーク年	線幅 (μm)
4k	1972	1978	8
16k	1976	1983	5
64k	1979	1984	3
256k	1982	1988	1.5-2
1M	1986	1991	1.3
4M	1989	1995	0.9-1.1
16M	1990	1997	0.7
64M	1995	1999	0.35-0.5
128M	1998	2001	0.25
256M	2000	2004	0.18
512M	2002	2007?	0.13
1G	2005	2008?	0.09
2G	2007	?	0.065

ただし、最近では DRAM 価格低下続きや、新しい OS が出ても思ったほどメモリが売れなかったりして、市場規模が低下しており、それに合わせて、最先端の寸法をフラッシュメモリに奪われた。

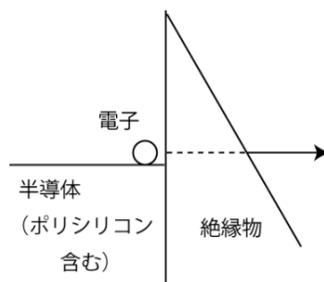
**フラッシュメモリ**

フラッシュメモリは、デジタルカメラ、デジタルオーディオプレーヤー、携帯電話などに使われている不揮発性メモリであり、ここ数年非常に広く使われ始め、ほぼ DRAM と同じ市場規模となった。フラッシュメモリは東芝で 1980年に発明された。ただしデバイスとしてみると、EEPROM(Electrically erasable/programmable read-only memory)または EPROM(Electrically programmable read-only memory)などで使われているフローティングゲート MOS トランジスタである。MOS の間にフローティングゲートを入れ、ここの電荷の蓄積により、オン (通常 nMOS なので、電子が蓄積) か、オフかを変える。なお、電子を注入し、かつ nMOS であることから、電子が入るとオフし、出るとオンする。



フローティングゲート MOSFET の構造

電子の注入の仕方は、EEPROM と EPROM では違う。EEPROM では、Fowler-Nordheim (F-N) トンネリングで行う。EPROM では、比較的大きな電圧をソースドレイン間に印加して、ホットエレクトロン効果を使う。フラッシュでは、EEPROM の方法で注入する場合と、EPROM の方法で注入する場合の二通りがある。電子の取り出し (記憶消去時) は、フラッシュでも EEPROM でも F-N トンネリングで行う。ただし、一回に消す領域に違いがある。フラッシュメモリと EEPROM, EPROM の違いがある。フラッシュメモリは、メモリのある区域をいっぺんに消去してしまうが、EEPROM は、1 記憶素子毎に消去できる。EPROM は紫外線をあてて素子全体を消去するか、または事実上消さない。EEPROM はメモリとして使うときは、アクセストランジスタをもう一つつける必要等があり、面積的には同じビット数で 4-5 倍になる。そこで、ビット毎に消せないものの、フラッシュメモリが集積度の点で注目を集める様になった。なお、NAND 型と NOR 型の差は、並べ方と配線の違いなので、ここでは説明しない。



FN トンネリングの概念図

ここで、ホットエレクトロンと F-N トンネリングについて簡単に説明しよう。

チャンネルを走行している電子は、一般的にはドリフトに寄っている。速度飽和を入れる為の速度の電界依存性も含めて、このようにキャリアの挙動を表すのをドリフト-拡散近似と呼んでいる。ところが、電界が高くなると、この近似が成立しなくなると、もう少し具体的に言えば、散乱を受ける前に速い速度を持つ電子 (ラッキーエレクトロンとも呼ばれる) が出てくる。この時熱平衡とは関係が無くなることからホットエレクトロンと呼ばれる。この現象は電子雪崩とも強く結びついている。速い速度を持つラッキーエレクトロンはエネルギー的にも高いエネルギーを持っており、絶縁体を乗り越えてゲート側に電子を注入する。

F-N トンネリングは、金属/絶縁物/金属構造に仕事関数差より高い電圧を掛けた場合、金属からトンネリングした電子は、絶縁物の伝導帯より上に出てくる。このときのトンネリング確率は比較的簡単な WKB 法で計算できることから、電界と仕事関数差だけで電流密度を計算した Fowler-Nordheim の式という有名な式があり、ここから転じて金属などの上に絶縁物があり、かつ絶縁物の伝導帯上にトンネリングして出てくる場合を F-N トンネリングと呼ぶ様になった。(一方、印加電圧が仕事関数差より小さく、絶縁物中ではトンネルし続ける場合は直接トンネリングと呼ばれる。酸化膜が極薄膜状態でのリーク原因の主因である) ただし、金属のフェルミ面より下は電子が詰まっているが、半導体の伝導帯の場合は伝導帯底で打ち切れるので、式自体は修正が必要である。

フラッシュメモリでは、一回保持された電荷は何もしなければ10年以上は保持される。また、100万回程度の消去には耐える。(これ以上だと酸化膜が劣化し始める。)

なお、電子の注入/取り出しには、原理上比較的大きな電圧を必要とするが、現在のCMOS技術を用いて、チャージポンプ回路を使い、内部で発生させることが多い。

現在フラッシュメモリは集積度が最も高いデバイスである。これは二次元的にもであるが、100層を超える多層化による三次元によるものと両方の効果を持っており、指数関数的に集積度が上がり続けている。

### CCD

CCDは電荷転送素子(charge-coupled device)の略であり、構造としてはMOS構造が基本となる。異なる種類の電極を用意して、その間で電圧を周期的にかけることで半導体中の電荷を動かす。初期はメモリデバイス(シフトレジスタ)として開発されたが、現在の8mm等のビデオカメラの受光部において、受光により作られた電荷を出力部まで運ぶ構造に使えることから、カメラ用素子として広く使われる。最近CMOSセンサー(センサのすぐ脇に増幅器がついている)に抜かれつつあるが、Project Xにも出てくるCCD実用化を行った人はSony在籍の東工大のOBであった。実際のCCDの転送は例えば4相パルスで行われる。断面構造と4相パルスの様子を右図に示す。ただし、現在は電荷位相などしない、単純なCMOS構造が受光センサーとして使われている。(世界シェアトップはこれもSonyである。)

