計算機アーキテクチャ

システム・オン・チップ (3)
モバイルSoC

一色 剛

工学院情報通信系

isshiki@ict.e.titech.ac.jp

講義概要(3回分)

- （第1回）組込みプロセッサ：マイクロコントローラ（マイコン）
  - Intel 8051 8ビットマイコン命令セット、タイマー、割込み制御
  - Internet-of-Things (IoT)への課題

  → 組込みシステムにおけるマイクロコントローラの役割・課題を理解
- （第2回）車載用SoC
  - ECU (electrical Control Unit)、システム構成、ADAS技術
  - 組込みソフトウェア階層、マルチタスク処理

  → 車載システム特有のシステム構成・技術要件、今後の動向を理解
- （第3回）携帯電話・スマートフォン用SoC
  - カスタムHW（画像信号処理、コーデック）
  - GPUアーキテクチャ、ARMプロセッサ

  → 組込み分野で最も技術革新が激しいスマホを支える技術を理解

本日の小テスト

（配布用紙に学籍番号・氏名を記入し、講義終了後に回収します）

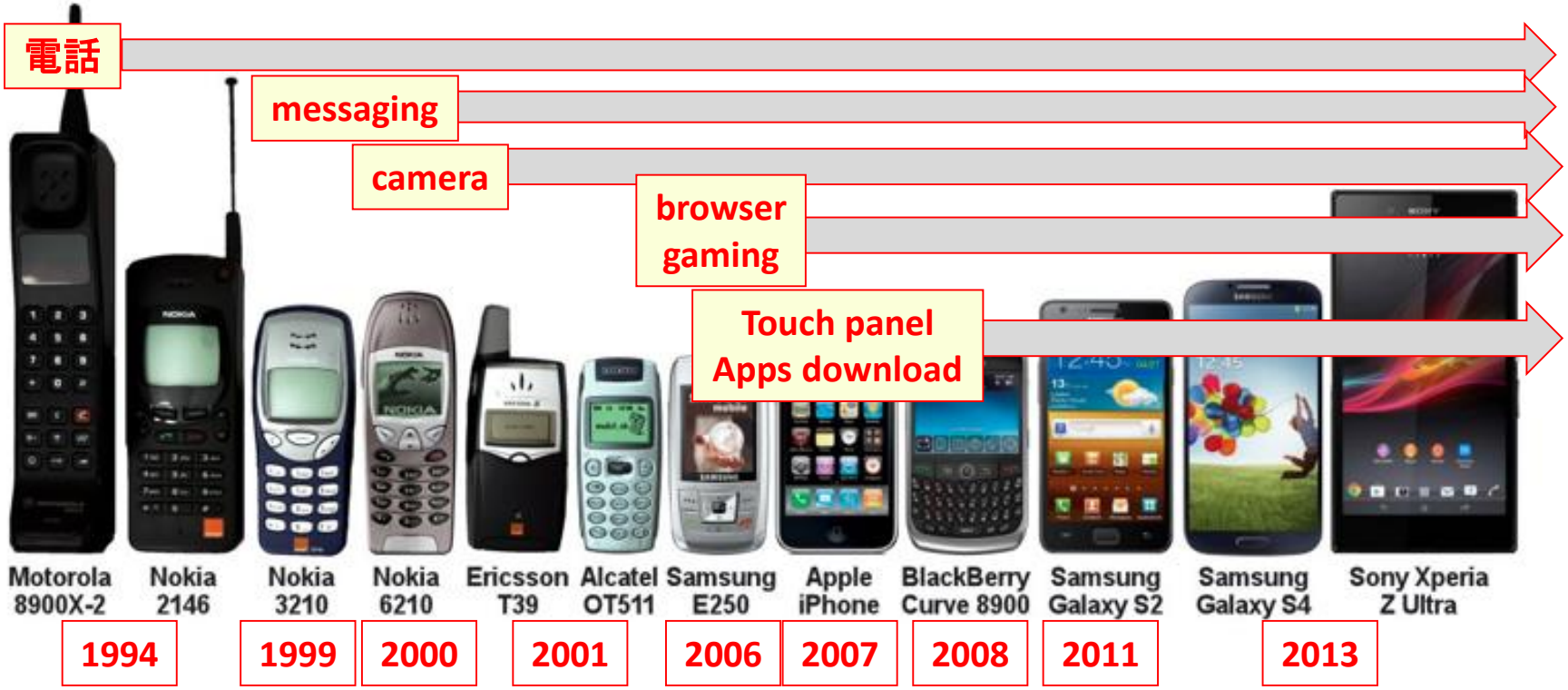
下記設問2問以上の回答と講義の感想（自由記述）

1. スマートフォンに搭載されているSoCの特徴を述べよ。また、これらの特徴はどのような背景によってもたらされたか説明せよ。
2. 専用回路（HW）とSW実装についてそれぞれ長所・短所を述べよ。
3. GPU技術の機能構成の変遷（4つの構成形態）を説明し、グラフィックス機能だけでなく汎用計算用途に使われるようになった要因を説明せよ。
4. スマートフォン用SoCのほとんどに搭載されているARMプロセッサの特徴（命令セットアーキテクチャ、ライセンスモデル）を説明せよ。

携帯電話・スマートフォン

■ 電話, messaging, email, camera, browser, gaming

→ 組込みシステム技術革新が最も激しい分野



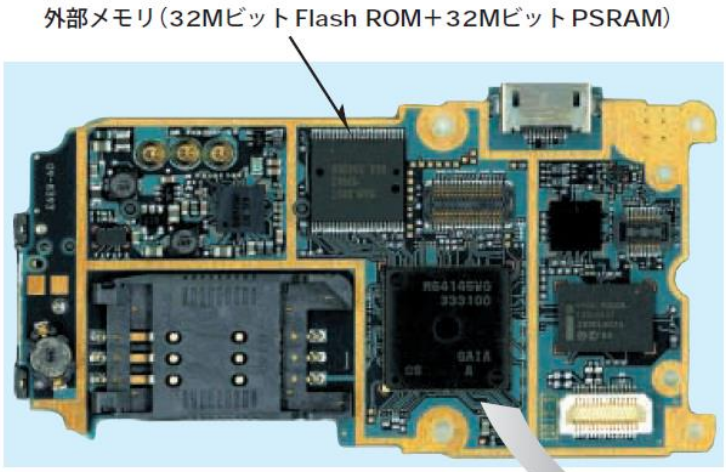
Source: http://learnprogramming.academy/android-development-a-glimpse-into-the-history/

スマホ以前：Cellphone SoC（2004）

- **W-CDMA baseband modem LSI (Mitsubishi)**
  - CPU + 2 DSPs + AFE(antenna front-end) + HW accelerator
  - 0.15um process, 112mm^2

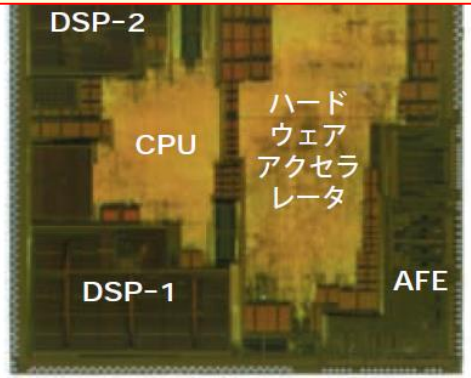
初期のSoC :複数部品のワンチップ集積化 →機能・アーキテクチャは同じ

D900i
(2004)



携帯電話基板に実装したベースバンド
変復調LSIと外部メモリ

ROM：Read Only Memory
PSRAM：Pseudo Static Random Access Memory



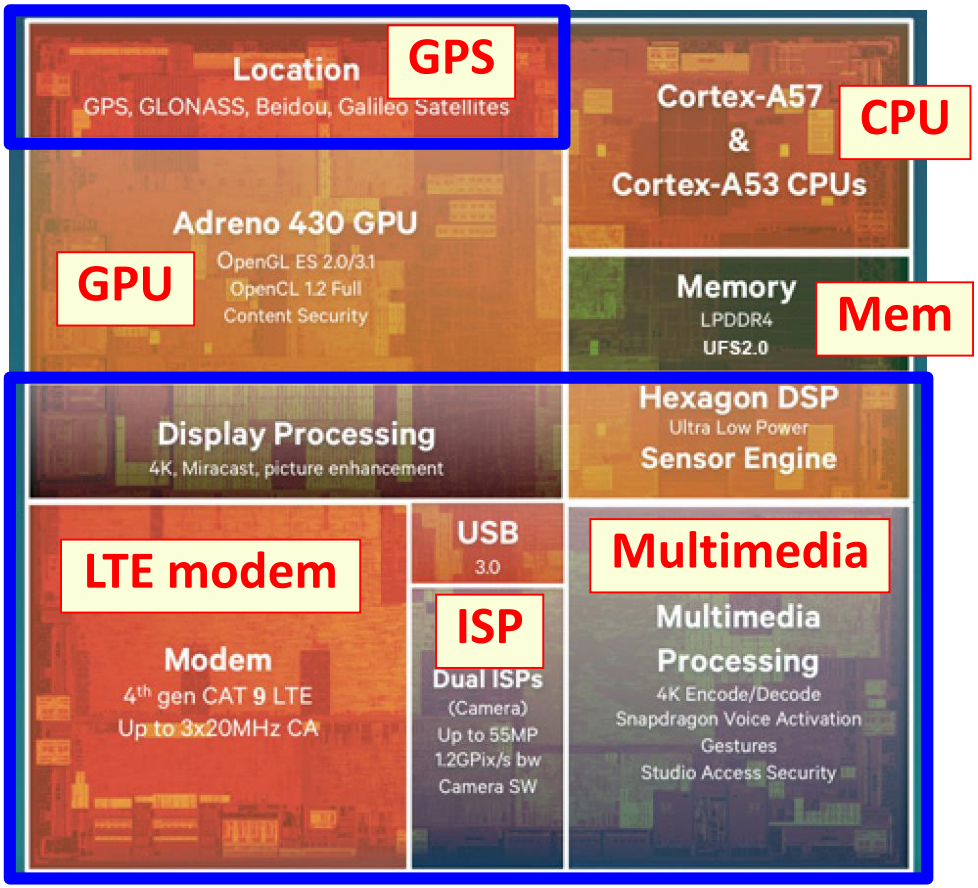
ベースバンド変復調LSI
- 0.15μm 低リーク半導体プロセス
- チップサイズ 10.6mm×10.6mm

Source: http://www.mitsubishielectric.co.jp/giho/0502/0502106.pdf

スマートフォン用 System-on-Chip (SoC)

■ Qualcomm Snapdragon 810 : Android端末用SoC

- ■ CPU : (ARM cortex-A57 + Cortex-A53 x 4) x 2
- ■ GPU : Adreno 430（独自GPU）
- ■ カスタムHW
  → チップ面積の67%）
  - LTE Modem
  - GPS positioning
  - Display processing
  - Camera ISP
  - Multimedia (Video/audio codec, gesture)



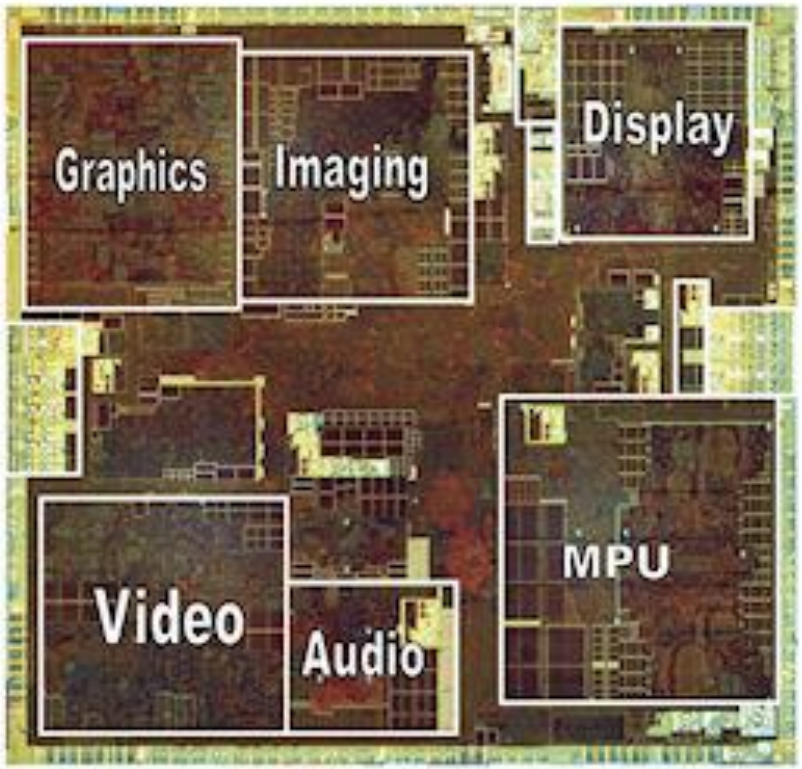
LTE Modemのオンチップ化は
Qualcommの最大の強み

http://www.tomshardware.com/reviews/snapdragon-810-benchmarks,4053-2.html

モバイル端末用 System-on-Chip (SoC)

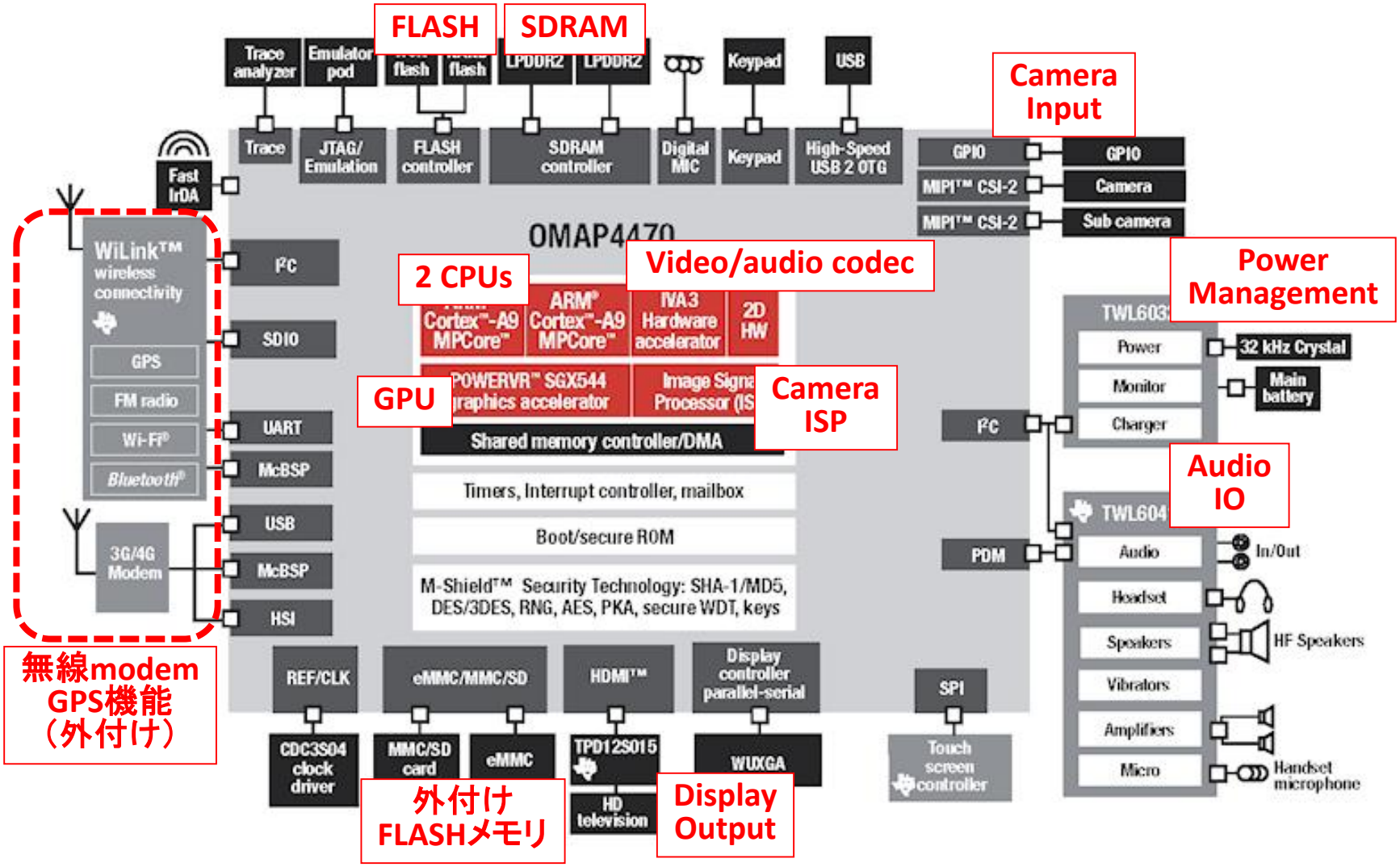
■ TI Omap4470 : Amazon Kindle Fire HD用SoC

- CPU : ARM cortex-A9 x 2
- GPU : PowerVR SGX540
- カスタムHW
  （LTE Modem等は外付け）
  - Display processing
  - Camera ISP (“Imaging”)
  - Multimedia (Video codec, audio codec)



Source: http://pc.watch.impress.co.jp/docs/column/kaigai/558087.html

TI OMAP4470



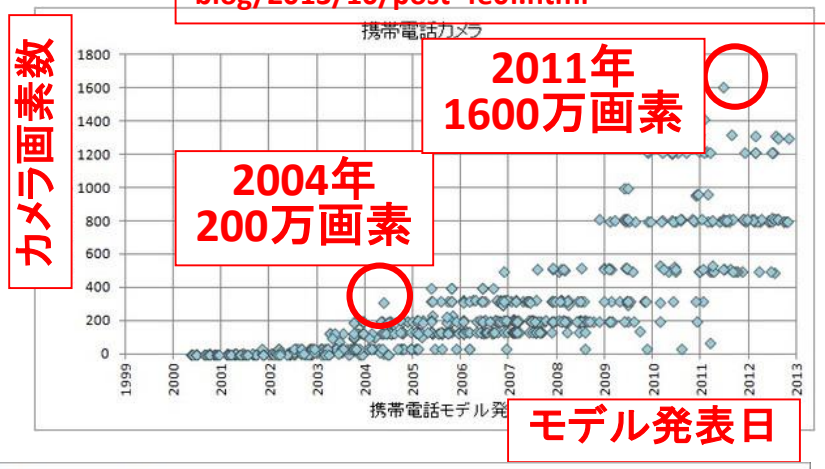
Source: http://pc.watch.impress.co.jp/docs/column/kaigai/558087.html

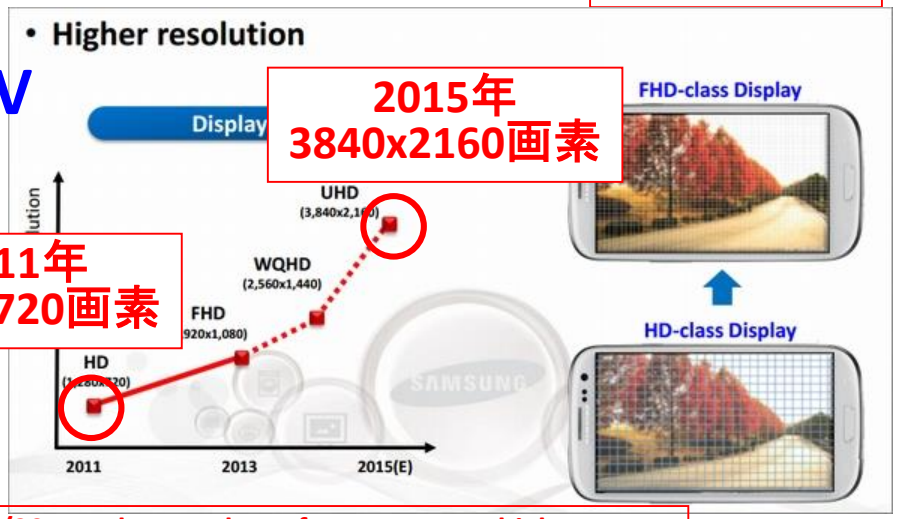
スマートフォン台頭後、何が変わったか？

- **カメラ機能：大幅な高精細化**
  →高速画像信号処理機能が必須
- **ユーザーインターフェースの進化、ディスプレイ高精細化**
  →高速2D/3Dグラフィック描画機能が必須
- **動画再生：Y-tube、ネットTV**
  →高速動画再生機能が必須

上記全てを厳しい電力バジェットで実現

Source: http://ao-akaki.cocolog-nifty.com/blog/2013/10/post-4e0f.html





https://forums.macrumors.com/threads/2014-galaxy-updates-from-samsung-higher-screen-resolution-16-mp-cam-64-bit.1668001/

Image Signal Processor (ISP)

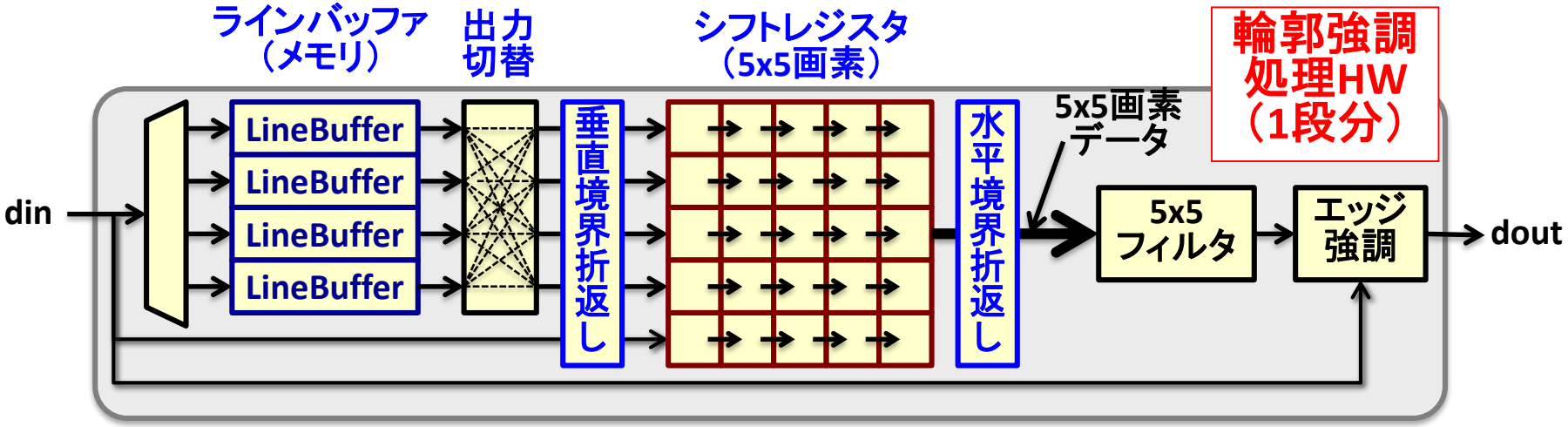
- **スマートフォン・タブレット用SoCでは必須モジュール**
  - 高精細画像（20M+ pixels : 5472×3648画素）のリアルタイム処理
  - デジタルカメラで構築された画像処理技術をSoC内部にIPとして搭載
- **画像信号処理機能 (Omap ISP例)**
  - Anti-aliasing（画像ジャギ軽減、輪郭の「滑らか」化）
  - Lens distortion correction（レンズによる歪み補償）
  - Edge enhancement（輪郭強調）
  - Noise filtering（ノイズ除去）
  - Stabilization（手ブレ補正）
  - Auto-focus/auto-white balance/auto-exposure
  - Digital zoom
  - On-the-fly defect pixel correction（カメラセンサ欠陥画素修正）

専用回路(HW)の処理効率(1)

- 比較的単純な「輪郭強調処理」でSW実装とHW実装を比較
  - コア処理 : 5x5 ローパスフィルタ + エッジ強度測定 + エッジ強調
  - 上記コア処理を3段構成で実装
- 専用回路(HW)実装
  - 93,700ゲート（RISCプロセッサの約2.5倍のゲート数）
  - 処理性能 : 1画素を1クロック処理
- SW実装（見積り）
  - 処理速度 : 1画素当り約2000クロック

→ 2.5倍の回路面積で約2000倍の高速化が可能!!

輪郭強調処理（HW/SW比較）




```
#define BORDER_101(x,L)  ((x)<0?-(x) :(x)>((L)-1)? 2*((L)-1)-(x): (x))
out = 0;
for (int ky = 0; ky < 5; ky++) {
  for (int kx = 0; kx < 5; kx++) {
    int x1 = x + kx - 5/ 2;
    int y1 = y + ky - 5/ 2;
    x1 = BORDER_101 (x1, imWidth);
    y1 = BORDER_101 (y1, imHeight);
    out += src[y1*width + x1] * coef[ky * ksize + kx];
  }
}
```

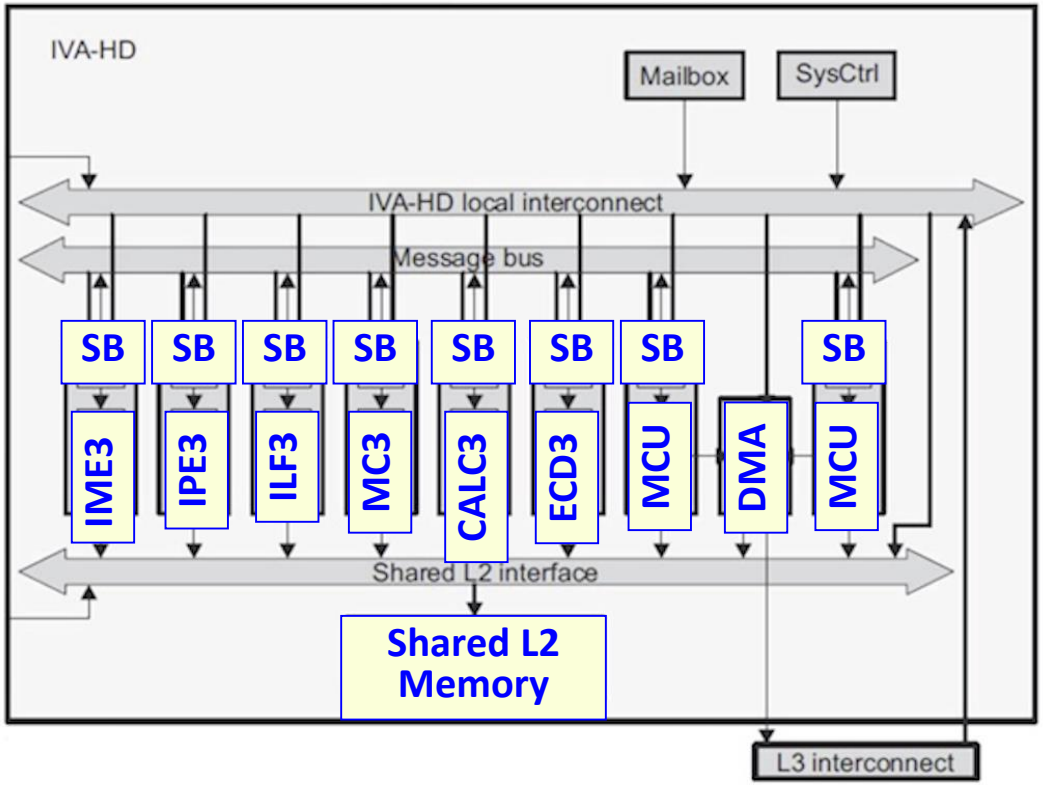
5x5フィルタ処理SW
（約620 cycle）

画像境界折返し処理
（画像領域外の画素を内部の
画素で置換する処理）

ビデオコーデック処理
（OMAP IVA 3 HW Accelerator）

Source: http://pc.watch.impress.co.jp/docs/column/kaigai/558087.html

- H.264/MPEG2などで必要な処理機能を専用HW回路として実装し、これらHWブロックのメッセージ通信によって全体が協調動作する



IME3 :動き予測

MC3:動き補償

IPE3 :フレーム内予測

ILF3 :デブロッキングフィルタ

CALC3 :コサイン変換・量子化

ECD3 :エントロピー符号

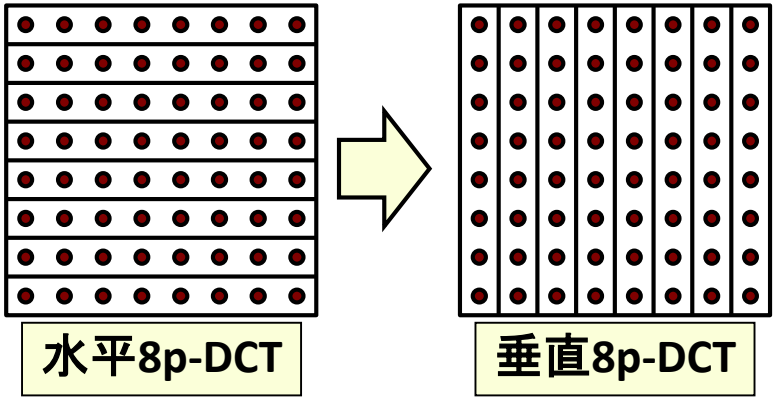
SB : sync-box →HWブロック間同期・通信

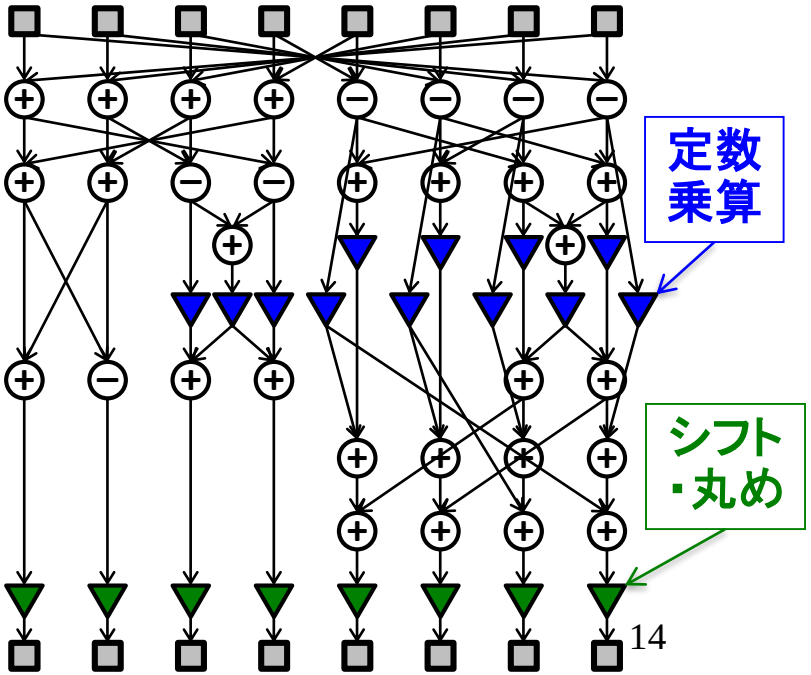
MCU: ARM968「マイクロコントローラ」

専用回路(HW)の処理効率(2)

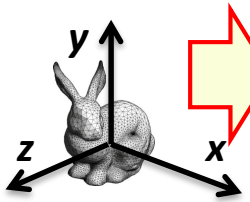
- **8x8二次元コサイン変換処理でHW実装とSW実装を比較**
  - 8-point DCT : 12乗算 + 32加算
- **専用回路(HW)実装**
  - 49,000ゲート（RISCプロセッサの約1.3倍のゲート数）
  - 処理性能 : 8-point DCT処理を1クロック処理 (8x8画素当り16クロック)
- **SW実装（見積り）**
  - 処理速度 : 8x8画素当り約1300クロック

→ 1.3倍の回路面積で約80倍の高速化が可能!!



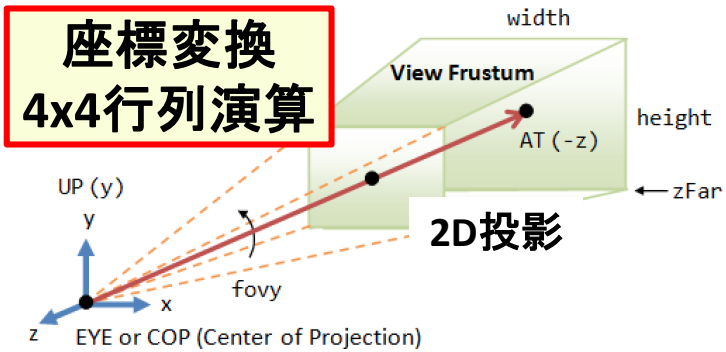


GPU (Graphics Processing Unit)

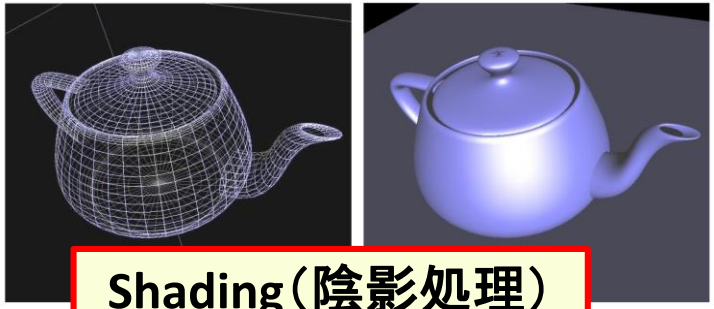


Object
座標

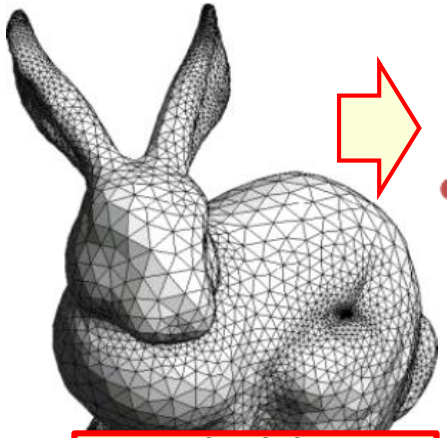
座標変換
4x4行列演算



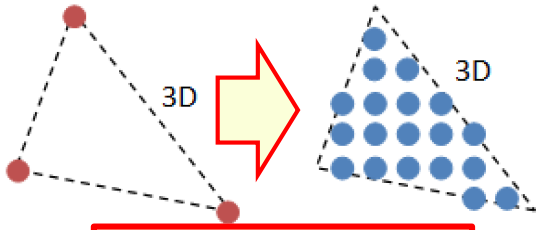
2D投影



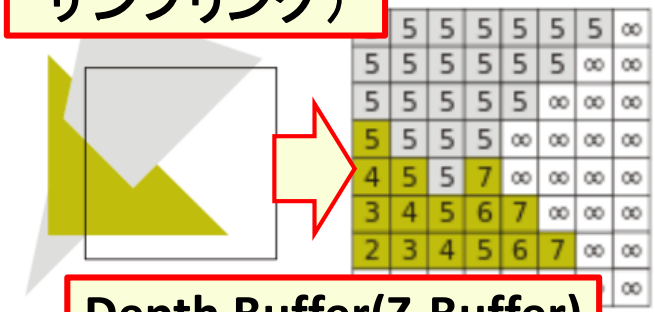
Shading（陰影処理）



Primitive
Assembly
（頂点群から
ポリゴン生成）



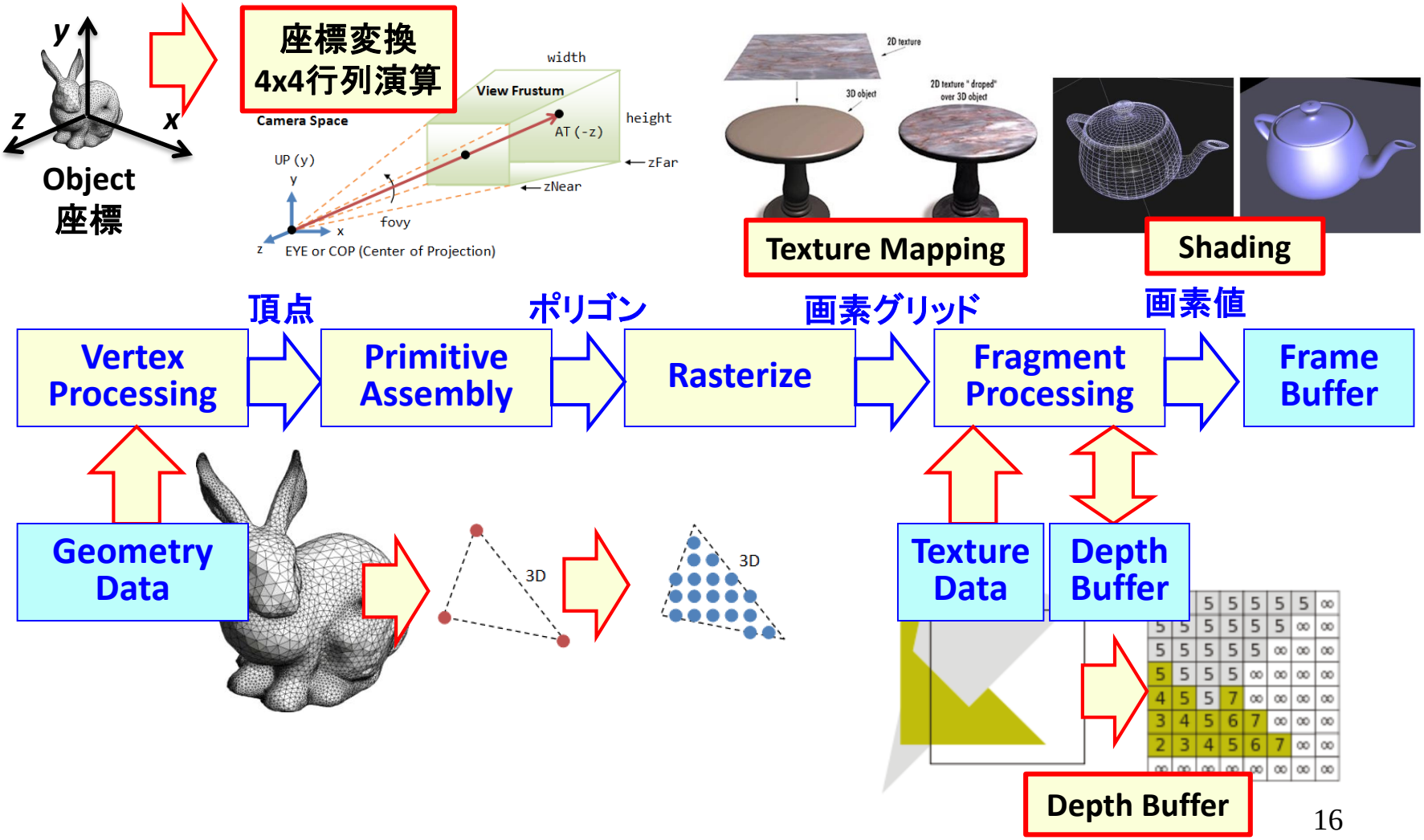
Rasterize（画素
サンプリング）



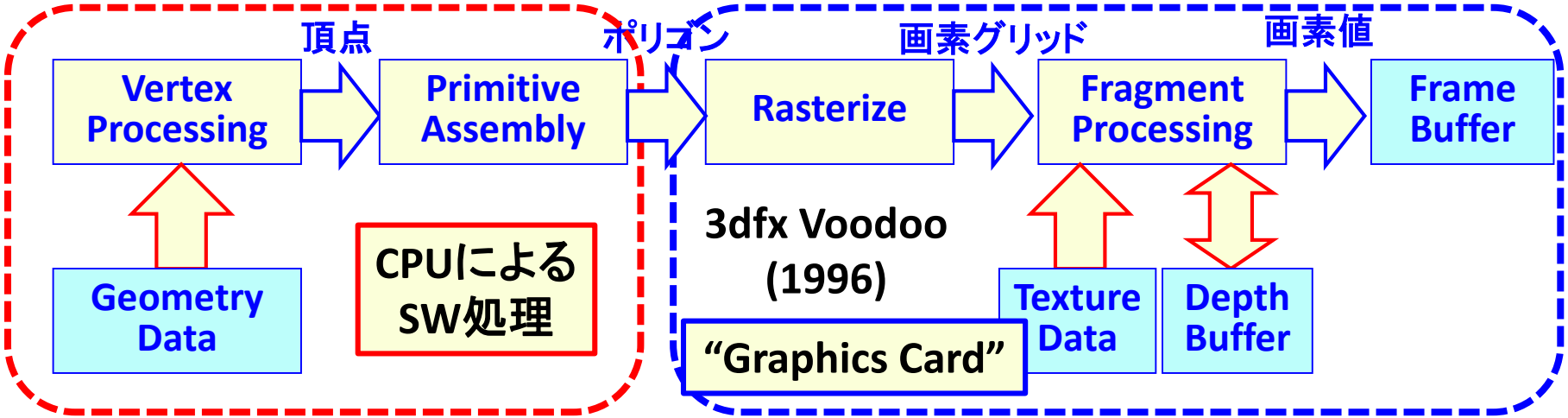
Depth Buffer(Z-Buffer)
による隠面除去

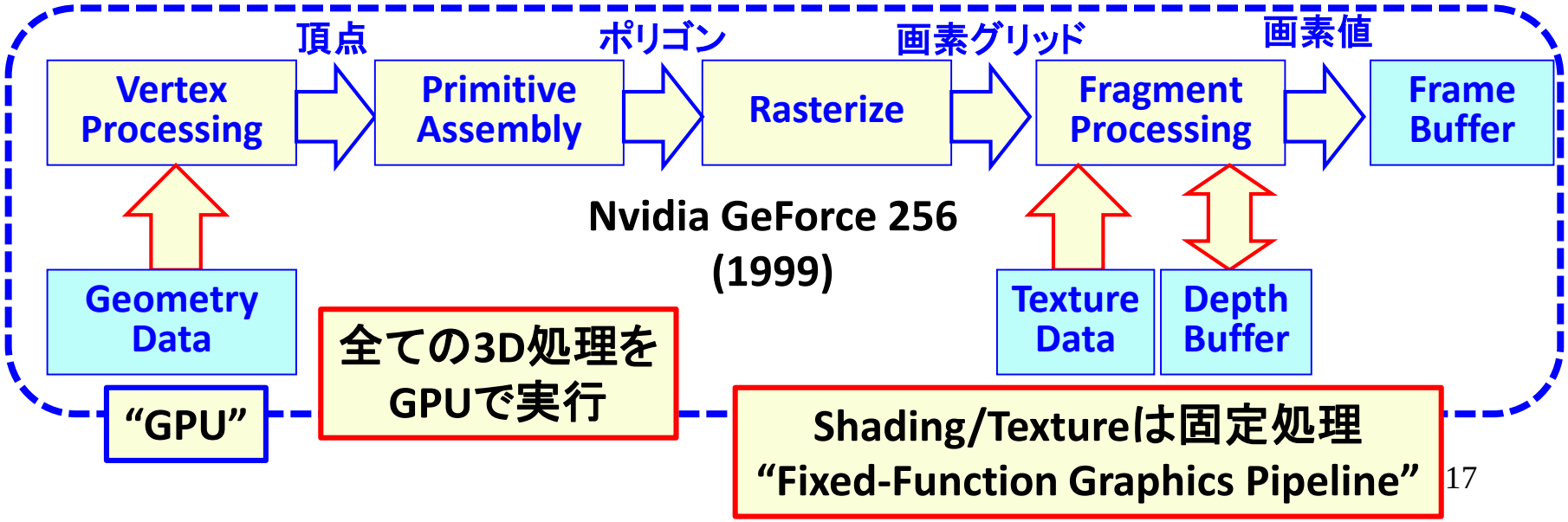
Texture Mapping

Graphics Pipeline

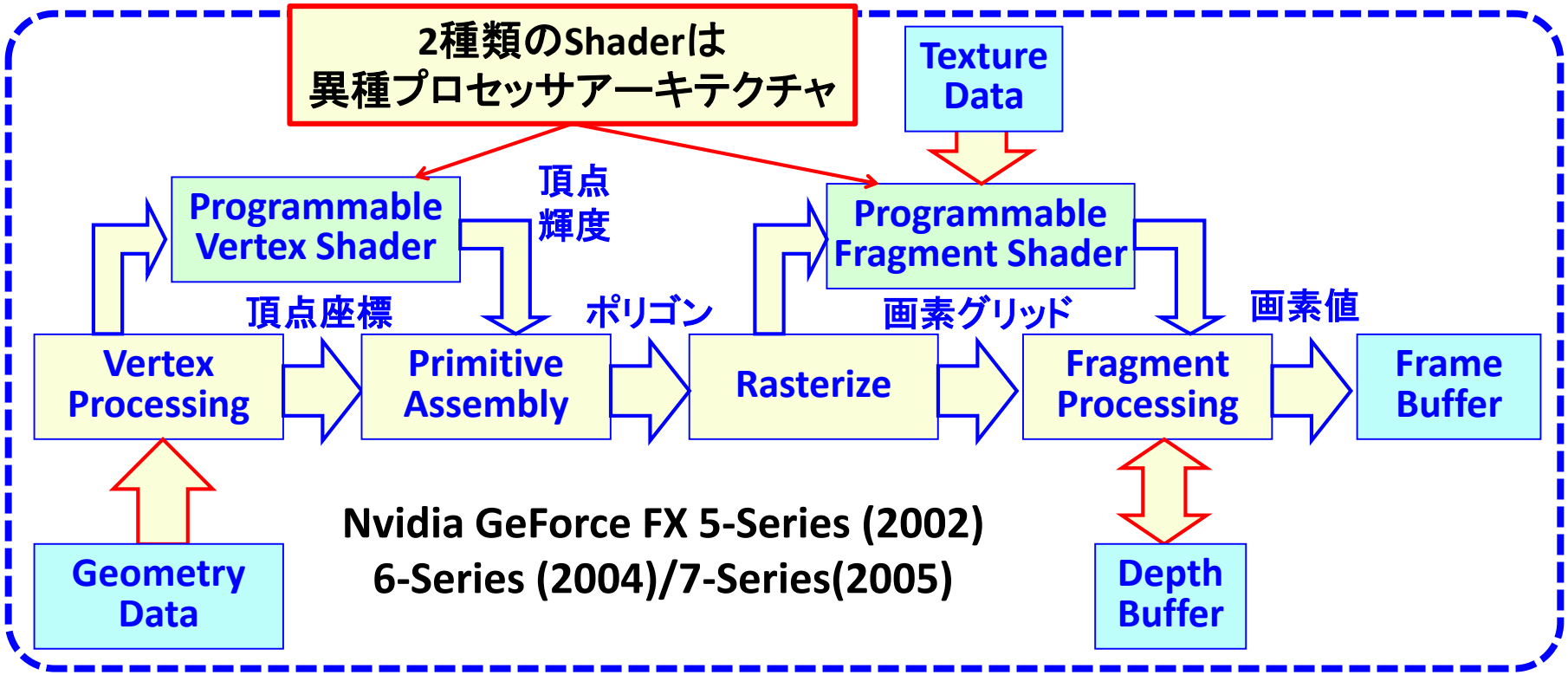


Graphics Card から “GPU”へ



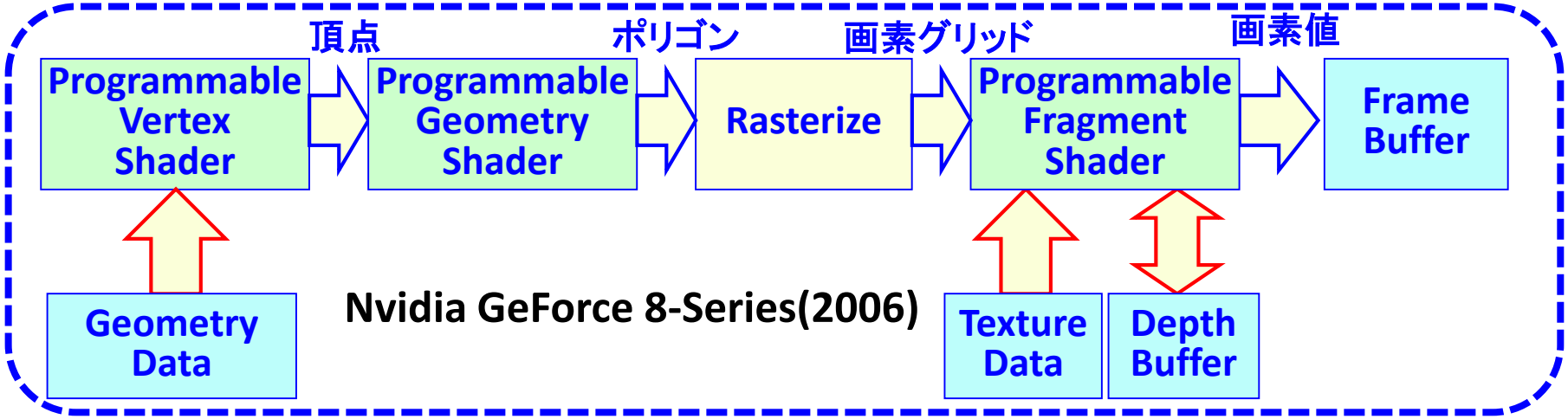


“Programmable GPU”



- Shading/Texture機能がプログラム可能
- Vertex Shader/Fragment Shader分離アーキテクチャ（異種アーキ）
- 後に成功したGPGPUへの布石として、技術的に重要なステップ
- 7-Series : PC向けGPUとしてだけでなくTegra-SoCにも搭載（7年後 : 後述）

“Unified Shader” GPU (General-Purpose GPU : GPGPU)



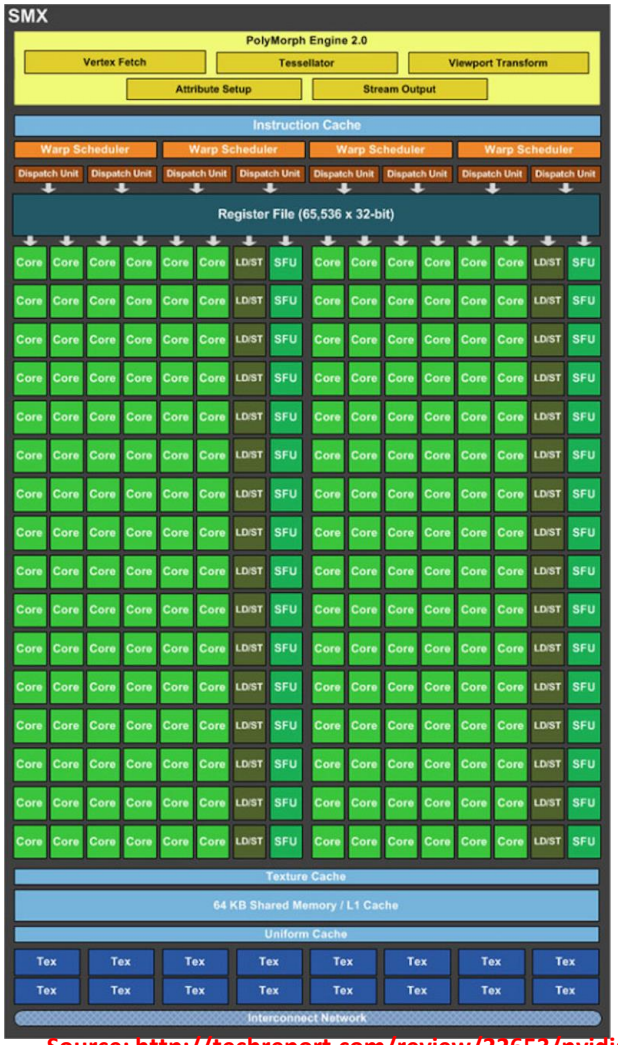
- Vertex/Geometry/Fragmentの各Shaderは全て同じ（SP : Streaming Processor）
- Vertex/Geometry/Fragmentの各ステージのプロセッサ数は動的に変更
- CUDAプログラミング環境により、汎用高速計算エンジンとしての新市場を開拓

→ 東工大TSUBAMEスパコン : 1.0(2006)/2.0(2010)/2.5(2013)/3.0(2017)

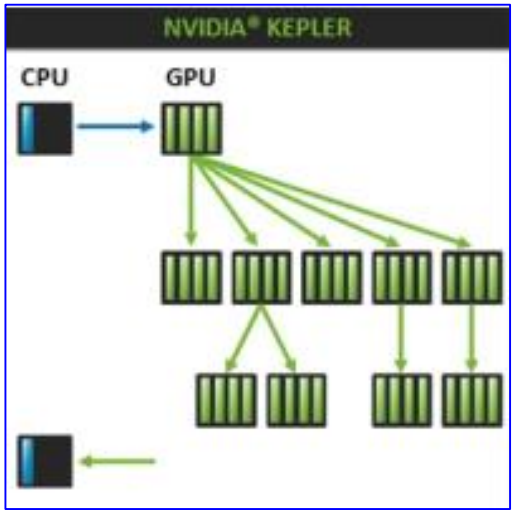
- 600-Series(2012年) : Tegra-SoCに搭載（2年後 : PC向けGPUと同じスペックを維持）

→ 600-Series（”Kepler”）以降、スパコン向け・モバイル向けアーキテクチャが統合化

Nvidia Kepler SMX (Streaming Multiprocessor eXtreme) (2012)



- 16 x 6 x 2 CUDA cores (192 cores)
- 16 x 2 SFUs (Special Function Units)
- 16 x 2 Load/Store Units
- 8 x 2 Texture Units (address generation, filtering)
- 4B x 32K x 2 Register Files
- 64KB L1 Cache/Shared Memory
- 48KB Texture Cache/Read-Only Data Cache
- 4 Warp Schedulers, 8 Warp Dispatchers
- Polymorph Engine : vertex fetch, tesselation viewport transform

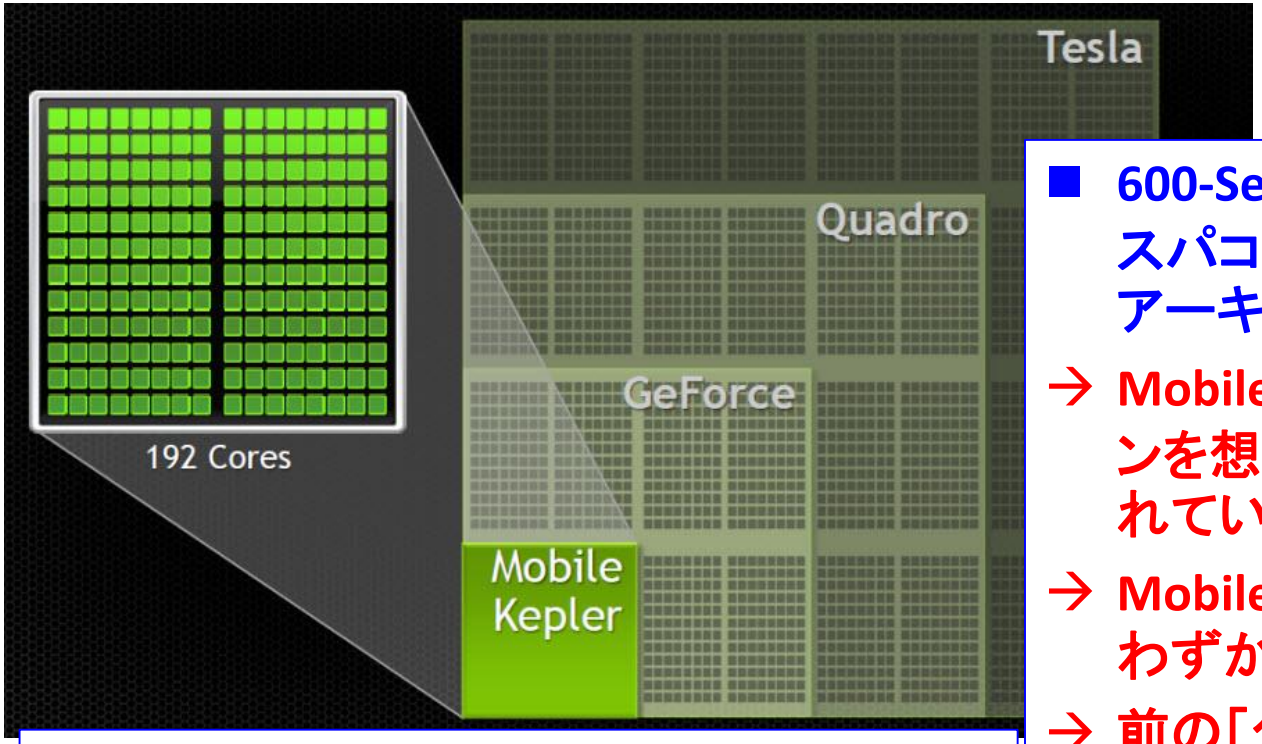


- Dynamic Parallelism 機能 : CUDA core自体がCPUを介さずにtaskを連鎖的に発行する仕組み
- Hyper-Q 機能 : 32 MPI-task を同時処理可能

→ core稼働率向上・CUDAプログラミング簡素化

Source: http://techreport.com/review/22653/nvidia-geforce-gtx-680-graphics-processor-reviewed

Nvidia Kepler for Mobile & Supercomputing



- 「ムーアの法則」の鈍化が背景

→ データセンタ・スパコンでもデバイスの電力消費・発熱問題は深刻化の一途

→ Mobile向け設計：性能・電力効率をアーキテクチャレベルで突き詰める

- 600-Series（"Kepler"）以降、スパコン向け・モバイル向けアーキテクチャが統合化

→ Mobile向けのスケールダウンを想定して初めから設計されている

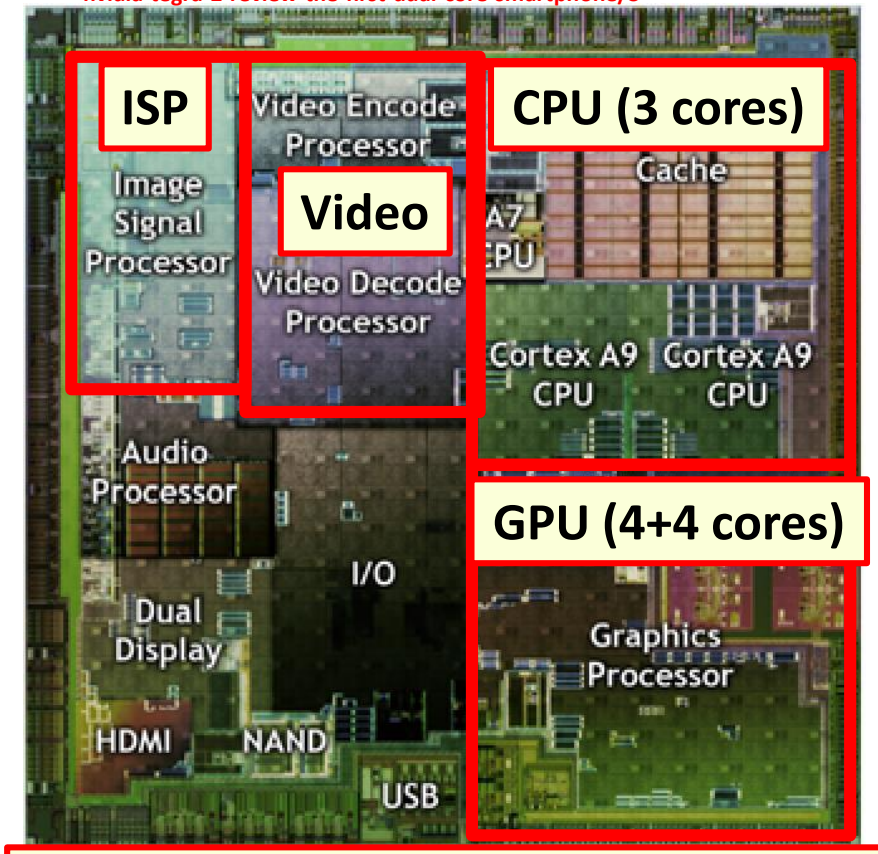
→ Mobile版Kepler (Tegra K1)をわずか2年で開発

→ 前の「分離型GPU」のMobile版開発には7年を要した

Source: http://news.mynavi.jp/news/2013/07/24/332/

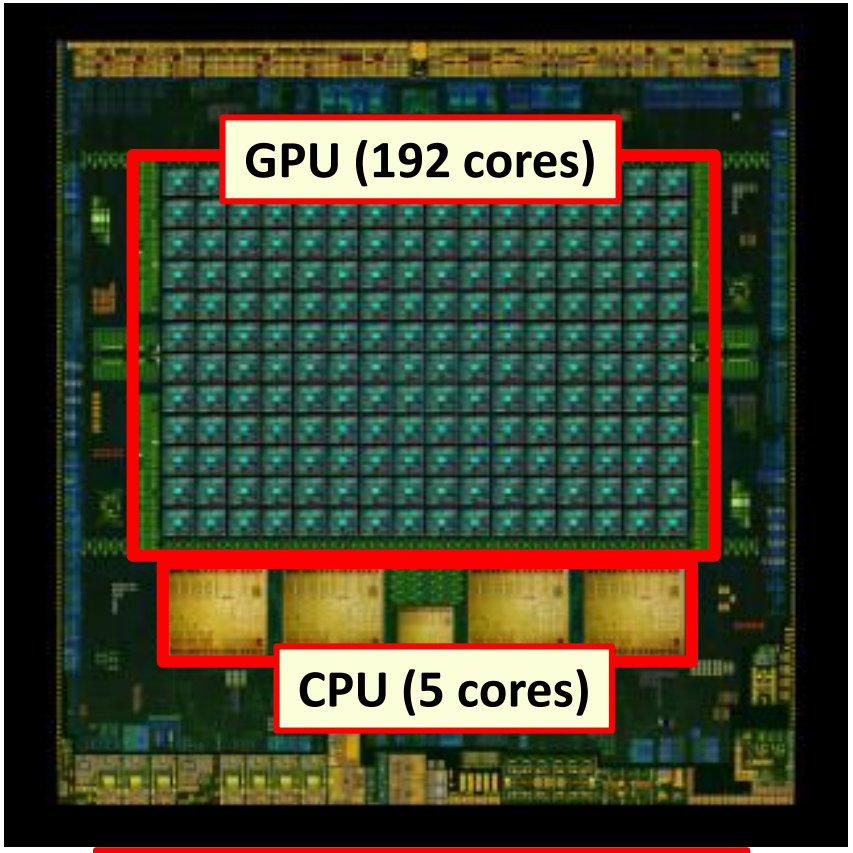
Nvidia Tegra SoCs (Smartphone/Tablet)

Source: http://www.anandtech.com/show/4144/lg-optimus-2x-nvidia-tegra-2-review-the-first-dual-core-smartphone/3



Tegra 2（2011）
分離型アーキテクチャ (GeForce 7-Series)
（4 Vertex Shaders + 4 Fragment Shaders ）

Source: http://www.anandtech.com/show/7622/nvidia-tegra-k1



Tegra K1（2014）
Unified Shaderアーキテクチャ
（192 Stream Multiprocessors）

組込みプロセッサ : ARM社

- 沿革 :
  - 1985～1986 : Acorn Computers社 (英国) →ARM1/2
  - 1990 : Acorn/Appleからスピンオフ → “Advanced RISC Machines (ARM)”
  - 1990年代後半から急速にシェアを拡大 : PDAs, cell phone
  - 2013年現在 : Mobile市場シェア86%
- RISC (Reduced Instruction-Set Computer)としての特徴 :
  - 固定命令長 : 32-bit (Thumb命令: 16-bit)
  - 16 x 32-bit 汎用レジスタ
  - ロード・ストアアーキテクチャ : 演算オペランドはレジスタ・即値のみ
- “Advanced” RISC の特徴 :
  - 条件実行 : 4-bit条件フィールドの設定により実行・スキップを制御できる
  - 通常のRISCよりも豊富なアドレスモード : auto-increment, shifted-reg, ...
  - PCを汎用レジスタとしてアクセス可能 : PC相対アドレス
  - 高速コンテキストスイッチ : コンテキスト別レジスタファイル (User, fast-interrupt, interrupt, etc)

ARMプロセッサ世界シェア (2012)

Markets for ARM in 2012

TAM : Total Addressable Market

	Devices Shipped (Million of Units)	2012 Devices	Chips/ Device	TAM 2012 Chips	2012 ARM	2012 Share
Mobile	Smart Phone	730	3-5	2,500	2,200	90%
	Feature Phone	460	2-3	1,200	1,100	95%
	Low End Voice	730	1-2	730	700	95%
	Portable Media Players	130	1-3	250	220	90%
	Mobile Computing* (apps only)	400	1	400	160	40%
Home	Digital Camera	150	1-2	230	180	80%
	Digital TV & Set-top-box	420	1-2	640	290	45%
Enterprise	Desktop PCs & Servers (apps)	200	1	200	-	0%
	Networking	1,200	1-2	1,300	420	35%
	Printers	120	1	120	85	70%
	Hard Disk & Solid State Drives	700	1	700	620	90%
Embedded	Automotive	2,600	1	2,600	210	8%
	Smart Card	6,000	1	6,000	710	13%
	Microcontrollers	8,700	1	8,700	1,500	18%
	Others **	2,000	1	2,000	300	15%
	Total	**25,500**		**27,000**	**8,700**	**32%**

* Including tablets, netbooks and laptops

* * Includes other applications not listed such as headsets, DVD, game consoles, etc

Mobile合計 :
50億台:全体
43億台: ARM

Year	Market Share
2007	17%
2008	20%
2009	22%
2010	25%
2011	29%
2012	32%

全合計 :
270億台:全体
87億台: ARM

Source:
Gartner, IDC, SIA, and ARM estimates

NOT TO BE REPUBLISHED WITHOUT PERMISSION FROM ARM

The Architecture for the Digital World® ARM®

8

Source: http://www.anandtech.com/show/7112/the-arm-diaries-part-1-how-arms-business-model-works/4

ARMプロセッサ世界シェア (2013)

Markets for ARM in 2013

TAM : Total Addressable Market

	Devices Shipped (Million of Units)	2013 Devices	Chips/ Device	TAM 2013 Chips	2013 ARM	2013 Share
Mobile	Smart Phone	1,100	3-5	3,900	3,400	90%
	Feature & Voice Phones	800	1-2	1,050	1,000	95%
	Mobile Computing* (apps only)	400	1	400	200	50%
Home	DTV & STB	450	1-3	600	300	50%
	Home Networking	900	1-2	990	500	50%
	Consumer Entertainment	350	1-2	500	400	80%
Enterprise	PCs & Servers (apps only)	200	1	200	-	0%
	Enterprise Networking	1,100	1-2	1,200	65	5%
	Computer Peripherals	400	1-2	500	330	70%
	Hard Disk & Solid State Drives	650	1	650	600	90%
Embedded	Automotive	3,000	1	3,000	300	10%
	SmartCard	7,000	1	7,000	1,000	14%
	Microcontroller	9,000	1	9,000	2,000	22%
	Embedded Connectivity	<100	1	<100	<100	>50%
	Others **	1,000	1	1,000	300	30%
	Total	**26,500**		**30,000**	**10,400**	**35%**

* Including tablets, netbooks and laptops

** Includes other applications not listed

Year	
2	
2	
2	
2010	25%
2011	29%
2012	32%
2013	35%

Source: Gartner, IDC, SIA, ARM estimates

Mobile合計 :
53億台:全体
46億台: ARM

’12年比3億台増は
全てARM 製

全合計 :
300億台:全体
100億台: ARM

’13年成長率 :
全体 : 11%
ARM : 15%

The Architecture for the Digital World® ARM

Source: https://seekingalpha.com/article/2128973-arm-holdings-stock-is-overvalued-by-the-market

ARM Instruction Format (Single Data Transfer : Load/Store)

4-bits	2-bits	6-bits	4-bits	4-bits	12-bits
Cond	01	modes	Rn	Rd	Offset

- Cond: 15 execute conditions
  - EQ, NE : equal, not-equal
  - CS, CC, HI, LS : unsigned comparison
  - GE, LT, GT, LE : signed comparison
  - MI, PL, VS, VC : neg/pos, overflow
  - AL : unconditionally execute
- modes: addressing information (next page)
- Rn: base reg-ID
- Rd: src/dest data reg-ID
- Offset: imm12 or shifted index-reg

CPSR register stores cond flags

全てのARM命令は条件実行可能

sa : shift amount
Rm : index reg-ID

imm12			
sa	st	0	Rm
5b	2b	1b	4b

st : shift type
- Logical left/right
- arithmetic right
- rotate right

ARM Instruction Format (Single Data Transfer : Load/Store)

4-bits	2-bits	6-bits	4-bits	4-bits	12-bits
Cond	01	modes	Rn	Rd	Offset

- modes: addressing information

豊富なアドレッシングモード

  - offset type (1-bit) : imm12 or shifted index-reg
    - offset = imm12 or (Rm << sa)
  - increment mode (3-bits)
    - post/pre : post-increment or pre-increment
    - up/down : positive or negative offset
    - writeback : update base-reg after increment
  - byte/word (1-bit) → halfword (16-bit) transfer uses different code format
  - load/store (1-bit)

インクリメントモードはDSP (Digital Signal Processor)で使用されている

Rd = M[Rn + imm12]; (pre-inc, no writeback)

Rd = M[Rn]; Rn += imm12; (post-inc, writeback)

ARM Instruction Format (Data Processing : "Compute")

4-bits	2-bits	6-bits	4-bits	4-bits	12-bits
Cond	00	modes	Rn	Rd	Operand2

- Cond: 15 execute conditions (same)
- modes:
  - Operand2-type (1-bit) : rotated-imm8 or shifted-reg
  - OpCode (4-bit)
  - condition flag update at CPSR reg (1-bit)
- Rn: 1st operand reg-ID
- Rd: dest reg-ID
- Operand2: rotated-imm8 or shifted-reg

sa : shift amount
Rm : index reg-ID
Rs : shift amount reg

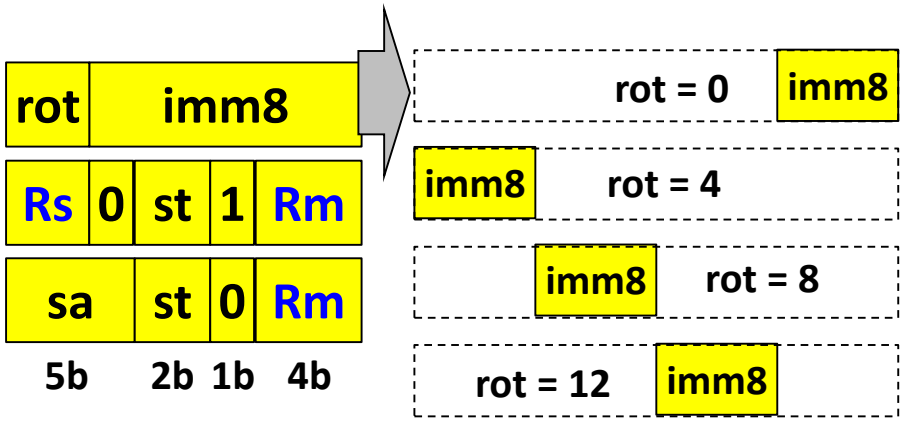
rot	imm8			
Rs	0	st	1	Rm
sa		st	0	Rm
5b		2b	1b	4b

st : shift type
- Logical left/right
- arithmetic right
- rotate right

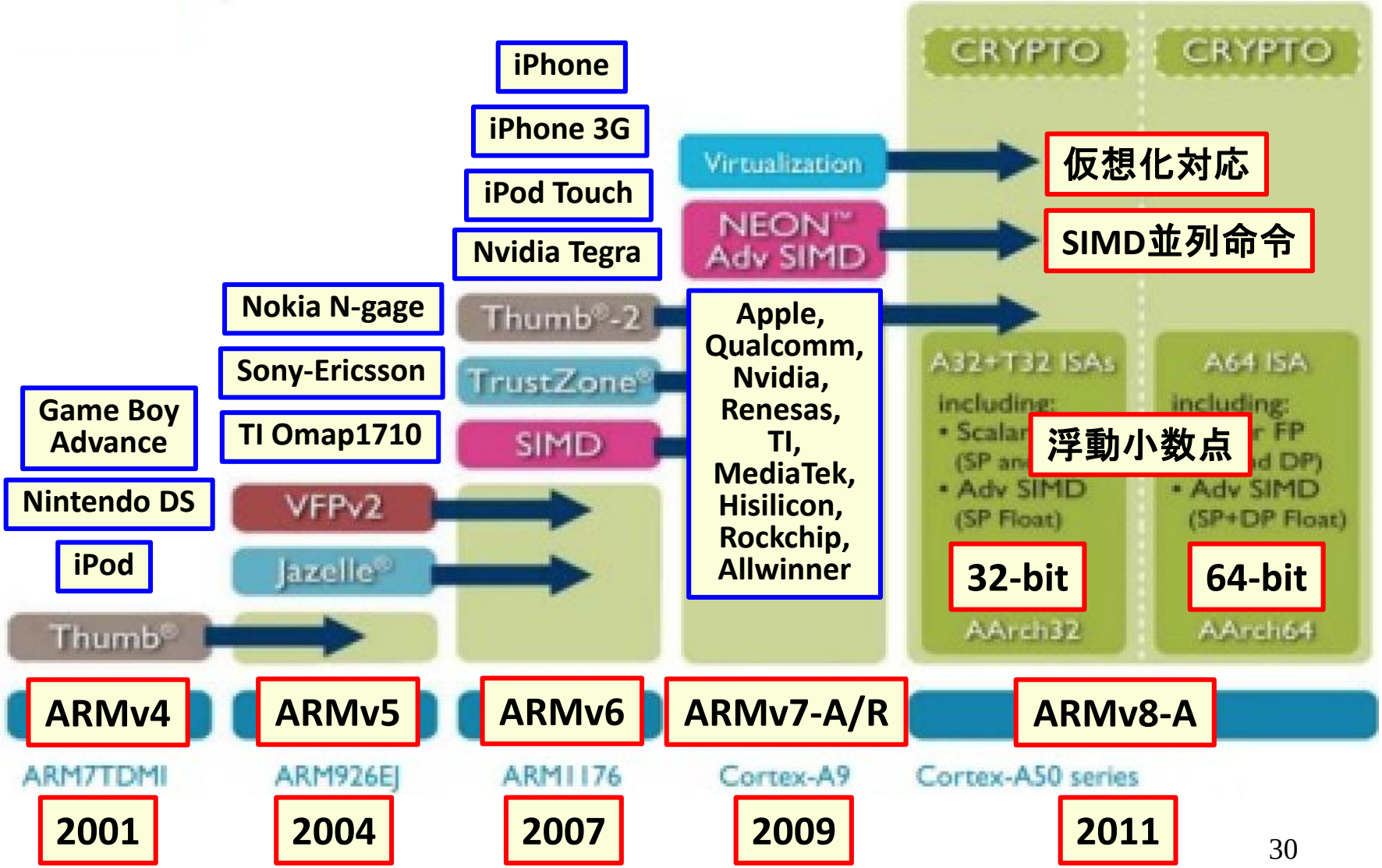
ARM Instruction Format (Data Processing : "Compute")

4-bits	2-bits	6-bits	4-bits	4-bits	12-bits
Cond	00	modes	Rn	Rd	Operand2

- **OpCode (4-bits inside modes):**
  - Add/Sub : SUB, RSB, ADD, ADC, SBC, RSC
  - Logical/Move : AND, EOR, ORR, MOV, BIC, MVN
  - Compare/Test : TST, TEQ, CMP, CMN
- **Compute format**
  - Rd ← Rn op Operand2
- **Operand2 format**
  - rotate(zeroExt(imm8), rot * 2)
  - Rm << sa
  - Rm << Rs



ARM命令セットの進化



Source: http://www.androidauthority.com/arms-64-bit-architecture-is-good-for-developers-407346/

ARMライセンスモデル

- ARM社はIP (Intellectual Property)を販売（自社チップ製品はない）→ SoC設計会社（Qualcomm, Nvidia, TI, Samsung等）がARMからIPを購入し、自社SoCに搭載
- Netlist IP License : 特定の半導体プロセスで製造可能なゲートレベル回路データを提供し、SoC設計会社は自社SoCに設計統合(integration)を行う → 動作検証済みであり、製造歩留りがある程度保証できるため、短期間でのSoC開発が可能
- RTL IP License : 論理合成可能なRTL設計記述を提供し、SoC設計会社は独自の回路最適化（省電力化、高速化等）、機能拡張（命令セット拡張等）を行う
- Architecture License : ARM命令セット互換の独自アーキテクチャを設計するためのライセンス形態 → Apple, Qualcomm, Nvidia, Samsungはそれぞれ ARM互換の独自コアを自社SoCに搭載している

Source: https://en.wikipedia.org/wiki/ARM_architecture

まとめ(3回分)

■ 組込みプロセッサ : マイクロコントローラ

- Internet-of-Things (IoT)への課題 → 旧来型組込み機器をどのようにしてConnectedにするか、セキュリティ問題

■ 車載用SoC

- ECU (electrical Control Unit)、システム構成、ADAS技術

→ 旧来型組込み機器(ECU)システムにモバイルSoC技術革新の波が来ている

■ 携帯電話・スマートフォン用SoC

- ARMプロセッサ、GPU、カスタムHW（画像信号処理、コーデック）→ SoC技術が最も激しく発展を遂げている分野

本日の小テスト

（配布用紙に学籍番号・氏名を記入し、講義終了後に回収します）

下記設問2問以上の回答と講義の感想（自由記述）

1. スマートフォンに搭載されているSoCの特徴を述べよ。また、これらの特徴はどのような背景によってもたらされたか説明せよ。
2. 専用回路（HW）とSW実装についてそれぞれ長所・短所を述べよ。
3. GPU技術の機能構成の変遷（4つの構成形態）を説明し、グラフィックス機能だけでなく汎用計算用途に使われるようになった要因を説明せよ。
4. スマートフォン用SoCのほとんどに搭載されているARMプロセッサの特徴（命令セットアーキテクチャ、ライセンスモデル）を説明せよ。