# 新材料パワーデバイス (増補版)

高田 育紀

平成 27 年 3 月 21 日

現在、パワーデバイスには専らシリコン Si が用いられているが、かってゲルマニウム Ge からシリコン Si に移行することでパワーデバイスが実用化した歴史に鑑みて、よりエネルギー ギャップ $E_g$ の大きい半導体材料を用いることが期待されている。エネルギー ギャップ $E_g$ が大きくなるほど、高電圧, 高温デバイスが実現できるからである。

これら新材料として、炭化シリコン SiC, 窒化ガリウム GaN, 酸化ガリウム $Ga_2O_3$, そしてダイヤモンド C が注目されている[1]。研磨剤 (カーボランダム) として有名な SiC や最良の絶縁体と呼ぶこともあるダイヤモンドが半導体材料になるのは不思議である。

これらが半導体としても振る舞うのは、いずれの結晶も共有結合で構成されているからであると、著者は考える。共有結合の存在が正孔と自由電子を生み出し得るからである[2]。そして、これら半導体の基本特性 (自由電子と正孔の振る舞い) はエネルギーギャップの大きさ以外はシリコンと変わらないので、基本的にシリコンと同じ素子機能が実現できる。

本文では、SiC, GaN, $Ga_2O_3$ そしてダイヤモンドを用いたデバイスの大まかな歴史を述べる。特に SiC については、パワーデバイスの開発経緯と結晶構造について説明を加える。

[1] “ワイド バンドギャップ” 半導体と呼んでいる。主な半導体の $E_g$ は、Sn $0.08eV$, Ge $0.66eV$, Si $1.14eV$, GaAs $1.4eV$, 3C-SiC $2.27eV$, 6H-SiC $3.02eV$, 4H-SiC $3.27eV$, 2H-SiC $3.33eV$, GaN $3.4eV$, $Ga_2O_3$ $4.7eV$, ダイヤモンド $5.5eV$, AlN $6.3eV$.

[2] 正孔は半導体原子の共有結合が解かれて不対状態になった最外殻軌道が 1ヶ欠落した状態で、自由電子は逆に 1ヶ過剰に存在する状況と、著者は考えている。 自由電子の移動は、この最外殻軌道が移動することに他ならないが、その時には移る箇所の共有結合が解かれることと、元居た箇所に残る 2ヶの不対電子から共有結合が修復される状況が伴う。 正孔の移動も、最外殻軌道が逆方向に移動すること以外は同様である。このため、正孔も自由電子とほとんど同等の力学的な作用を及ぼす。

## 1 ワイド バンドギャップ パワーデバイスの開発経緯

ある技術分野の歴史は、それに関する主要な会議の動向から辿ることが出来よう。ワイド バンドギャップ半導体分野のそのような会議として、1959 年に始まった “International Conference on SiC” があった。会議を主導した W. Shockley は、そこで “半導体は論理的に Ge, Si, SiC, C の順に発展するであろう” と早くも述べている[3]。ところが、この会議はその後 1968 年と 1973 年に開かれただけに終わった。Shockley の予想は外れたのである[4]。

ところで、SiC は、1898 年に米国の E. G. Acheson が人工ダイヤモンドを作ろうとして合成したものである[5]。$10m$ 以上もの電気炉で、通電する黒鉛の回りに珪砂 (石英粒) や木くずを置き、2,700 ℃に加熱すると、黒鉛の回りに竹輪状に微少な SiC 粒[6]の集合体が成長する。これを砕いて研磨剤とした商品名がカーボランダム (Carborundum) である。

この SiC 粒に金属針を接触させた鉱石検波器が試みられて、それに発光作用が認められたのは 1907 年であった。さらに、1930 年代には避雷器 (arrester)

[3] “What are the horses to put one’s money on? One approach is the logical sequence we see here: Ge, Si, SiC, C in that sequence ...” in the First International Conference on SiC 1959. この頃は、高温動作が注目されていた。

[4] 1974 年頃、GaAs($E_g = 1.4eV$) 系材料が赤色発光ダイオード用として先ず実用化されていた。その数年後に、高周波用トランジスタ用途が注目され始めた。SiC は発光ダイオードとして発売されたが、暗いためにほとんど流布しなかった。1970 年代前半には、結晶成長が未成熟と判断されて、NASA と米軍のそれまでの SiC 研究への財政的支援が打ち切られた。

[5] 微少粒が隕石中に見つけられることもある。

[6] 純粋な SiC は無色であるが、大量の不純物を含むために黒色になっている。

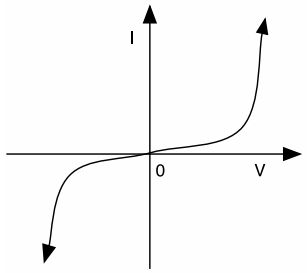



図 1: SiC 避雷器の $I-V$ 特性

[7]として用いられ始めた。1940 年には、固体物理学の先駆者である F. Seitz が SiC が半導体ではないかと言った[8]。まだ、シリコンとかゲルマニウムの単結晶は知られていない金属整流器の時代であった[9]。

1955 年 Phillips Lab. の J. A. Lely が、グラファイト製の筒の側面に配置した SiC 粒を昇華させ、筒の上面 (と底面) に結晶成長させる手法を発明した。Acheson 法より効率が上がり、数 $mm$ 以上の板状結晶が得られるようになったが、結晶形態 (15R, 6H, 4H, ...) は制御出来なかった。

NASA の支援は 1980 年に復活した。それは、1980 年頃、ソ連の Y. A. Tairov と V. E. Tsvetkov によって、SiC 粉末を高温部で昇華させて低温部に設置された種結晶上に再結晶化させることで $cm$ サイズの塊状の単結晶を育成する改良レーリー (Lely) 法 [3] が発明されたためであろう。

この方法で作成された単結晶 (6H-SiC, 4H-SiC) は、半導体デバイスを作成する品質に至らないのだが、結晶軸を傾けて研磨した面へのエピタキシャル成長によって高品質な結晶膜が得られるというステップ制御エピタキシー技術が 1987 年に京都大学 松波研究室で確立した [4]。 さらに、松波研究室は、シリコン ウエハに緩衝層を設けて 3C-SiC をエピタキシャル成長させる方法 [5] も見い出した。これら結晶成長技術の改善[10]によって、まず、構造が簡単な Schottky Barrier Diode (SBD) や MOSFET の試作が始まり、それがパワーデバイス開発者に注目され始めたのは 1990 年代の初めであった[11]。

そして、1993 年に、20 年前の名前を引き継いだ International Conference on Silicon Carbide and Related Materials (ICSCRM) が始まり、米国, 日本, 欧州を順に持ち回って開催され始めた[12]。

この頃、半導体材料としての SiC 研究者とデバイス開発者の情報交換がようやく緊密になり、それぞれの分野での問題と課題が明確になった。例えば、デバイス開発者は SiC が多様な結晶形態 (3C, 6H, 4H, ...) を有し、エネルギー ギャップ $E_g$ を始めとするそれらの電気特性が大きく異なることを知った。その結果、パワーデバイス用の SiC として 4H-SiC が相応しいことが常識となった。

> 1990 年頃には、SiC に注目していたデバイス開発者[13]は 3C-SiC に注目していた。 ドリフト移動度が良好とされ、Si の構造に似ていることから Si ウエハ上へのヘテロ エピタキシャル成長が期待できたからである。
>
> ところが、Si ウエハ上の 3C-SiC エピ層の品質が上がらなかったので、改良レーリー

[7]分厚い円盤状に焼結 (多結晶化) して両面に電極を付けると、図 1 のような電流-電圧特性を示すので、特定電圧以上のパルス電流をバイパスする機能を利用する。円盤を多数直列接続して ($\approx 2kV/cm$)、数 $kA$, 数 $kV$ の電力線を落雷から保護することが出来る。もっとも、1970 年代以降は、特性の良い酸化亜鉛 (ZnO) の焼結体に順次置き換えられた。

[8]そもそも、量子力学の知識によって半導体の本質が判りかけてきたのが、1930 年代に入ってからであった。

[9]天然に存在する金属 (多結晶) シリコンは、点接触形ダイオードとして使われていた。第二次大戦中に、Si や Ge の結晶製作技術が急速に進み、(トランジスタ用としては不十分だが) 高純度で不純物制御した Si や Ge 結晶がレーダー検波用点接触形ダイオードには、使われていた (Si 主、Ge 従であった)。なお、僅かに青色を示す IIb 型ダイヤモンドは、硼素やアルミニウムを含んだものが $p$ 型半導体で電気伝導性を有することも知られていた。

[10]同じ頃、米国ノースカロライナ州大の R. Davis 研究室でも SiC 結晶の研究が進み、その卒業生が 1987 年に Cree 社を設立して、SiC ウエハを供給し始めた。

[11]1988 年から始まったパワーデバイスの国際学会 ISPSD (International Symposium on Power Semiconductor Devices and ICs) の第 2 回 (1990 年) の招待講演 (松波教授:結晶成長) では余り注目されなかったが、第 4 回 (1993 年) の招待講演で Siemens からダイオード試作が紹介され注目を集めた。 国内でも、特に高耐圧構造を設けず単に電極を蒸着しただけのショトキー バリア ダイオード (SBD) が $1kV$ 以上の耐圧を示す試作例が報告されて、パワーデバイス開発者の関心が一挙に高くなった。

[12]2001 年までは隔年、それ以後は毎年開催。ちなみに、ISPSD も 1991 年以降は、日本, 米国, 欧州の順に毎年開催されている。この頃、スウェーデンや日本で国の SiC デバイス開発プロジェクトが発足した (日本の状況は文献 [6] に詳しい)。

[13]米国の伝統を受け継いだ (?)B. J. Baliga や T. P. Chow 等.

法で作り易い 6H-SiC に期待が移った[14]。

しかしながら、6H-SiC 基板の上下方向のドリフト移動度 $\mu_e$ が極端に低いことが判ったので[15]、この傾向が少なく $E_g$ も $\approx 3.3eV$ と少し大きい 4H-SiC が主流となった[16]。その結果、4H-SiC 単結晶のみを選択的に成長させるという困難な結晶成長技術が改良レーリー法に求められている[17]。

SiC デバイスの開発には、シリコン デバイスの開発になかった以下の技術が必要であった。 これらの基本要素が整ったのは、1990 年代の後半であった[18]。

- 改良 Lely 法結晶成長での結晶形態の制御, 高品質化, 大面積化, 高速化.
- エピタキシャル成長の高品質化, 大面積化, 高速化 (hot wall epitaxy 技術の寄与が大きい).
- 高温イオン注入による $p$, $n$ 領域の形成.
- 低接触抵抗の電極形成.
- 貫通欠陥 (マイクロ パイプ) の低減[19].
- 結晶評価 (結晶性, 結晶欠陥, 界面準位).
- 結晶の切断, 研磨.

そして、SBD, $pn$ ダイオード, MOSFET 等の試作が行われた結果、以下の課題が明らかになった。

1. 4H-SiC の自由電子のチャネル移動度がシリコンよりも 2 桁低い[20].
2. ゲート酸化膜の高信頼度化

   SiC デバイスが Si デバイスよりも高電圧化できるのは、より高い電界強度で使用することを前提としている。すると、MOS 系デバイスのゲート酸化膜にはシリコン デバイスよりも高い電界強度が加わる可能性がある。

1990 年代中頃から 2000 年頃に掛けて、パワーデバイス開発者の間では SiC デバイスがブームとなった。京都で開催された ICSCRM'95 は元より、SiC の研究会には国内主要なパワーデバイス開発者が顔を揃えて聴講する状況が続いた。ISPSD でも SiC デバイスのセッションが設けられた。

1996 年の電気学会のパワーデバイス先端技術セミナー "21 世紀情報化社会を支えるパワーエレクトロニクス" では、パワーデバイス用半導体材料としての SiC への期待 [7] やそのダイオード等の試作例[21]の紹介 [8] に大きな比重が置かれた。そして、SiC デバイスの将来予想として、2000 年にシリコン デバイスに並び、2010 年にそれを (Ge に対する Si のように) 凌駕するとの、大手パワーデバイス メーカーの開発主導者からの発言もあった [9] [22]。

SiC デバイスの製品化は、まず $600V$, $6A$ のショトキー バリア ダイオード (SBD) からなされた (2001 年 ドイツ Infineon 社) [23]。数 $kV$ $pn$ ダイオードも、Si IGBT の還流ダイオードとして ABB 社[24]が計画し、直流送電用の IGBT モジュールに使うとの予告まで行った。ところが、その計画は 2001 年に突然中断された[25]。それは、通常の動作電流での通電試験

[14] エネルギー ギャップ $E_g$ が、3C-SiC では $2.2eV$ であるのに対し、6H-SiC は $\approx 3eV$ であったことも大きな要因であった。

[15] 基板に平行な方向の約 1/5 になる。

[16] 絶縁破壊電界は 4H-SiC が 6H-SiC よりも少し低い (六方晶 SiC には絶縁破壊電界にも異方性があって c 軸方向が高い)。

[17] 異なる結晶形が混ざると、第一にその境界でリーク電流が極端に増えるので、高耐圧デバイスに使えない。

[18] もっとも、シリコン技術に較べれば遙かに低い段階であり、ほとんどの事柄は現在も未だ課題が残っている。 この頃、国内で SiC デバイスの開発を先導した京大 松波教授は、Ge や Si がそうであったように、多数の企業の総合力が必要で、時間と手間、金が掛かれば、必ず SiC デバイスはものになると力説していた。

[19] 貫通欠陥は、エピタキシャル成長を貫通する穴で、これを含むデバイスはショート状態となる。デバイス開発初期の最大の問題であった。現在では、この欠陥がほぼ存在しない品質となったが、リーク電流が異常に大きい現象の解明, 対策が残っている。

[20] 3C-SiC や 6H-SiC では 1 桁程度低下に止まる。4H-SiC と 6H-SiC は、(0001) 面上にチャネルを形成した場合である。

[21] $4.5kVpn$ ダイオード, $1kV$ SBD, $250V$ UMOSFET, etc.

[22] 予稿には SiC のことは何も書いてないが、口頭で明言した。

[23] Infineon 社は、Siemens 社の半導体部門が分離、独立した会社。国内メーカーの市販は、2010 年のローム社が最初。

[24] スウェーデン Asea 社とスイス BBC 社が合併した多国籍企業 (Asea Brown Boveri Ltd.)。重電部門で世界的な大電機会社で、例えば直流送電では、Siemens 社と共に最大メーカー。

[25] ABB 社は、スウェーデンの SiC プロジェクトにそれまで積極的に参加してきたが、SiC デバイス開発から撤退した。

中に $pn$ ダイオードのオン電圧 $V_F$ が増大するという、深刻な問題が発生したためである[26]。

> ただし、SBD やそれに $pn$ 接合を加えた JBS ダイオード[27]では、この現象は観測されていない。
>
> その原因は、(1.) 正孔と自由電子が再結合する際に発生する $\approx E_g$ のエネルギーによって、積層欠陥が基板とエピの間から c 面内に拡がって、(2.) その積層欠陥を横切る電流だけを阻害するためであった。

その後、この問題は基板表面の欠陥を低減すれば大幅に改善することが判ったが、抜本的な解決方法は今日まで見つかっていない。このため、$pn$ ダイオードに代表されるバイポーラ デバイスでは製品選別が必要とされている。

このため、Si デバイスから明白に差別化できる数 $kV$ 以上の $pn$ ダイオードや GTO を目指そうとした初期の開発の勢いは鈍って、$V_F$ 劣化問題が生じないと思われる SBD や MOSFET 等のユニポーラ デバイス[28]で、まずは高速動作や低電流部で IGBT よりもオン電圧が低い利点[29]を生かす開発に比重が移行した[30]。そして、それらデバイスの耐圧目標も市場規模が大きい $1,000V$ 程度となった。

2014 年 1 月現在、$1,200V$ クラスまでの SBD と MOSFET が市販されており、特に SBD はスイッチング電源等に広く使用されている。$1,200V$ $100A$ MOSFET と還流ダイオードを 2 組含む大容量パワーモジュールも市販されて、その $300A$ への拡大も近い将来に予定されている。

炭化シリコン SiC は、シリコン Si に続くパワーデバイス用の半導体材料として最も期待されている。最近では、産業経済省のパワーデバイスに注力する方針もあって、研究開発者も増えている。

さて、デバイス試作に何重もの障害を乗り越えるのに手間取っていた SiC を尻目に、窒化ガリウム GaN は、HFET 構造[31]で (AC100$V$ ラインではあるが) いきなりインバータ動作を 2002 年に実証した [10]。

窒化ガリウム GaN は、$GHz$ 以上の高周波パワーデバイス (HFET) と、特に青色発光ダイオードとの分野で大きく発展していた。いずれも、サファイア基板あるいは SiC 基板上にバッファ層を介してエピタキシャル成長させた層にデバイスを作成する。パワーデバイス用の HFET は、高周波デバイスの構造を基に高耐圧化したものである[32]。

GaN は、まとまった単結晶の作成が難しいために、他材料の基板の上にバッファ層を介して薄膜結晶を作り、その中に横形デバイスが形成されて来た。また、$p$ 形, $n$ 形を得るためには、それぞれ Mg や Si をエピタキシャル成長時に混入するしかなく、Si や SiC のようにイオン注入によって後から形成することが出来ないという制限もある。

このため、数 $kV$ で何百 $A$ のデバイスは難しいが、例えばパソコンとか小型の電気機器用の数 $A$ 程度以下 $1,000V$ 程度までの小容量電源用に期待されている。結晶成長を行う基板は、格子定数の似ている SiC が望ましいが、より廉価なサファイアや、さらには大口径 Si ウエハが用いられようとしている[33]。

簡単に試作が行われたので筋の良い材料と思われたが、発表から 10 年以上たっても広く製品化されな

[26] 通電開始と同時に劣化は始まり、電流密度が増えると劣化率は急速に増大した。

[27] Junction Barrier Schottky diode は、 MPS ダイオードと基本的に同じ構造で、ショトキー接合面に離散的に $p$ 領域を形成する。$p$ 領域は耐圧保持, リーク電流の低減が目的で、オン時には SBD としてだけ動作させたい。SiC では、Si よりも $pn$ ダイオードの立ち上がり電圧が高いので、それが可能である。

[28] ただし、縦形の MOSFET の内蔵 $pn$ ダイオードが動作すると、MOSFET のオン電圧が高くなることは確認されている。

また、SBD は大電流密度動作ではバイポーラ動作となることが昔から知られている。 さらに、どのようなデバイスでも衝突電離動作が起こると、正孔と自由電子が併存することになるので、$V_F$ 劣化の可能性があるとの指摘もある。

[29] SBD は、$pin$ ダイオードでは避けられないリカバリー電流が原理的にないことが大きな利点である。MOSFET は、高速動作が可能なだけでなく、(大電流動作は IGBT に遙かに劣るが) オン電流の立ち上がりに敷居電圧が無い利点がある。

[30] 4H-MOSFET のチャネル移動度が低い問題は、主にゲート酸化膜の形成方法やアニール方法の改善によって、シリコンの 1 桁程度の (6H-SiC とほぼ同等の) 値が得られるようになった。

[31] 富士通のこの構造の発見によって、室温で衛星放送の受信を可能にした高周波用 GaAs トランジスタが実用化した。

[32] HFET は、まず GaAs を使って実用化された。GaN は、誘起電荷量が多いことと、$E_g$ が大きいために、大電力化と高耐圧化が可能である。

[33] 単結晶 GaN 基板の青色 LED や縦型素子も試作され始めた。

いのは、電流コラプス (collapse) 問題があるためである。 これは、高電圧を加えると、デバイスの表面状態が影響を受けて、その後でオン電圧が増大したり、耐圧が低下する現象である[34]。

酸化ガリウム $Ga_2O_3$ は、融液成長法を用いて単結晶を容易に得ることが出来る上に、(GaN と同様に) 結晶構造が単一であることから、近年パワーデバイス用途にも注目されている。

ダイヤモンド C は、高耐圧パワーデバイスとして試作された例は未だない。結晶基板が開発されている段階である [11]。$p$ 領域, $n$ 領域を得るためにはそれぞれボロン B とリン P が使えるが、GaN と同様に結晶成長時に混入させるしかない。

Si にしろ、SiC や GaN にしろ、高耐圧, 大電流デバイスは、いずれもデバイス開発の最終段階で現れた。ダイヤモンドについても、パワーデバイスの実質的な開発は、発光デバイスや高周波デバイス開発の後になると予想される。

ダイヤモンドには、自然酸化膜がないとか、表面から緩やかな炭素原子の蒸発がある等の根源的な困難さが存在している。

[34]高電圧を加えた際に表面状態が変わって耐圧劣化を招く現象は、実は数百 $V$ 以上の Si デバイスをプレーナ形で開発する際に直面した問題であった。これが解決してこそ、Si パワーデバイスの発展があったと言える。

## 2 SiC パワーデバイスの開発経緯

SiC デバイスの実質的な開発は、ステップ制御エピタキシー技術が確立した 1987 年頃から、Schottky Barrier Diode (SBD) や MOSFET で始まって、1993 年には $60V$ や $150V$ の $0.1A$ 程度の U-MOSFET [35]が試作されるようになった。

現在 (2014 年)、SiC は専らパワーデバイスへの適用に期待が集まっているが、その動向は始めから定まっていた訳ではない。初期には、高周波デバイスとしても期待され[36]、実際にマイクロウェーブ通信の中継器として最初に実用化された。

1990 年代の SiC デバイス開発は、まず基板ウエハから引き継ぐ貫通欠陥 (micro pipe) の低減とウエハの径の拡大、価格の低減が主な問題であった[37]。

1990 年代中頃には、ウエハ加工技術は非常に初期的な段階で、結晶やエピタキシャル成長の分野以外に、$p$ 領域や抵抗性電極, ショトキー接合電極の選択と形成方法が試行されていた状況であった[38]。

SiC ウエハの加工は、シリコン ウエハに用いられる方法や装置を基本的に用いることが出来るのだが、熱処理温度が大幅に高いことが異なる。例えば、シリコンの LSI では微細化と共に熱処理の低温化が進み 600 ℃〜700 ℃程度以下で済むようになっているし、パワーデバイスでも通常 1,100 ℃以下で済む。ところが、SiC ではステップ制御エピタキシーは 1,200 ℃程度で出来るようになったものの、イオン注入後のアニールに 1,700 ℃以上を用いる[39]。コンタクト

[35]トレンチを掘り、その側面をゲートとした。$60V$ 品は 6H-SiC, $150V$ 品は 4H-SiC を用いた (Cree Research 社)。

[36]微細化を進めると $10V$ 程度の耐圧保持も問題になってくる。エネルギー ギャップの大きい SiC では、同じ加工精度で 1 桁近い電圧が得られるために大電力を扱い得る利点がある。

[37]2 インチ 1 枚が 50〜20 万円した時期もあった。量産効果がない上に、供給メーカーが (現在もトップメーカーである) Cree Research 社に限られていたことが大きい。なお、Cree Research 社は、京大のノウハウを引き継いだ North Carolina 大の R. Davis 教授の卒業生数人が 1987 年に米海軍の援助を受けて創立した。

[38]さらには、結晶からのウエハの切り出しやウエハ表面の研磨等の方法も確立されてなかった。

[39]アニールは、SiC 中に打ち込まれた不純物原子が、Si や C と置き換わって、ドナーやアクセプタとし働くために必要である。余り高温なので C 原子の蒸発を押さえるために、レジスト等の有機物で表面を覆うことも行われている。ちなみに、Si の結晶成長には 1,400 ℃、エピタキシャル成長では通常 1,100 ℃、さらに GTO や BJT の拡散工程では 1,200 ℃から 1,250 ℃を用いる。

電極後の熱処理にも 1,000 ℃が必要である[40]。

さらに、$p$ 形, $n$ 形領域の形成には、エピタキシャル成長時に不純物原子を導入する以外にはイオン注入を行うしかない[41]。それも、ダメージを軽減するために SiC 基板を数百℃に加熱しながら行わねばならないので、特殊な注入装置が必要になった。

パワーデバイス技術者の興味を引いたのは、まず、Schottky 電極用に金属を蒸着するだけで、$1kV$ 程度の耐圧が出るといったエキゾチックな高耐圧特性であった (1995 年頃)。デバイス開発の興味は、すぐに高耐圧 $pin$ ダイオードやサイリスタ, GTO のバイポーラ デバイスに移った。

MOSFET に開発の比重が移ったのは、2000 年頃に Schottky Barrier Diode が実用化されて、その高速特性を身をもって知り、同じ頃バイポーラ動作でオン電圧が増大する問題が発見された後であった。

何にしろ、SiC の材料、デバイスの研究, 開発において、我が国の果たした寄与は甚だ大きかった[42]。

## 2.1 ダイオードの開発

低オン電圧, 高速動作という特徴のある SBD がシリコンで傍流だったのは、動作電圧 ($\leq 200V$) と動作温度が低く制限されるためであった[43]。さらに、特性の表面状態からの影響を避けるために微妙なノウハウを要した。それに対して、SiC は高温リーク電流 $J_R$ が小さい利点があり[44]、さらに IC 製造技術の進歩に伴って進歩したプロセス技術がその表面処理を容易にした。SiC の SBD は、1995 年に $1.7kV$、1997 年には $3kV$ が試作された。

一方の $pn$ ダイオードは、1993 年に $2kV$ $1mA$、1995 年 $4.5kV$ $20mA$ ($V_F = 6V$)、1998 年には $2kV$ $5A$ ($V_F = 4.0V$), $3kV$ $7A$ ($V_F = 4.8V$) が報告された[45]([12] Table 7.7)。

この間、高耐圧ダイオード用の結晶構造は、1995 年を境にして 6H-SiC から 4H-SiC に変わった。6H-SiC の自由電子のドリフト移動度 $\mu_e$ は結晶方位依存性が大きくて c 軸方向ではそれに垂直な方向の 1/5 程度になるが、4H-SiC はほぼ等方的だからである[46]。

ダイオード高耐圧化には、エピタキシャル成長速度の向上とチップ終端処理の改善が不可欠であった。前者は、SiC 基板を保持する箇所の周囲容器を均一に高温にする “hot wall” エピタキシャル成長法が効果的であった。後者には、実働 $p$ 領域の周辺に浅く薄い $p^-$ 領域を設ける JTE (Junction Termination Extension) 構造か、FLR (Field Limting Ring) を設けることで対処された[47]。

何よりも試作を簡単に行えることから、SBD の試作がまず盛んに行われたが、実用化を目指す開発は $pn$ ダイオードが主流であった。$1 \sim 2kV$ 程度までは SBD でも使えようが、それ以上の電圧では $pn$ ダイオードが相応しいと見なすのが常識であった[48]。仮に $1kV$ 程度の SBD を製品化しても、高価格のために市場に受け入れられないと予想されていた。

2001 年に Infenion 社[49]が $600V$ $20A$ 定格の SBD を製品化した時、競合する会社はなかった。もっとも、彼らは、SiC SBD 単独でなく、それを組み込んで効率を上げた電源ユニット等の事業展開を狙った。

その後、デバイス中に電荷担体の蓄積がない SBD

[40] シリコン ウエハの加工は、伝統的に数十枚以上まとめて処理されてきたが、SiC では、強力な光を 1 ウエハ毎に照射して、数秒で昇温させるランプ加熱によって行われている。

[41] 不純物原子が、SiC に熱拡散によって拡がらないためである。

[42] 特に、京都大学 松波研究室, 木本研究室、産総研, 新日本製鐵、電力中央研究所、関西電力 等とその出身者達。

[43] 元々大きいリーク電流が高温で急激に増大する。

[44] $E_g$ が大きいので真性電荷密度 $n_i$ が Si よりも桁違いに小さいためである ($J_R \approx qn_i/\tau$, $n_i \propto \exp(-E_g/2kT)$)。もっとも、実際のリーク電流は理論値よりも桁違いに大きい。

[45] 1998 年を境に、$p$ 形領域の形成方法が、エピタキシャル成長以外に、Al 原子のイオン注入も用いられるようになった。

1998 年の $5A$, $7A$ 品は Siemens 社による試作である。

[46] むしろ c 軸方向が少し大きい。高耐圧デバイスではウエハの縦方向に電流が流れる場合が多いので、c 軸方向のドリフト移動度は最も寄与する。この現象は、京大 松波研が 1995 年に最初に報告した [13]。

なお、正孔のドリフト移動度の発表は少ないのだが、どの結晶構造においても異方性は報告されていない。

[47] JTE は、$p^-$ 領域を広く浅く形成して、$pn$ ダイオードの $p$ 領域か SBD のショトキー電極に接続する。$p^-$ 領域にも空乏層を積極的に延ばす狙いがある。高耐圧になるほど、シリコン素子の標準的な手法である FLR 構造を採用する傾向がある。

[48] 高電圧化に伴うオン電圧の増大率が、ユニポーラ デバイスの SBD よりもバイポーラ デバイスである $pn$ ダイオードが圧倒的に小さいためである。さらに、シリコンでのショトキー接合に対する信頼が乏しかったこともその傾向を増長したと推定される。

[49] Siemens 社の半導体部門が独立した会社。彼らは 1999 年には SiC SBD の長期信頼性をほぼ終えていた (学会での個人情報)。

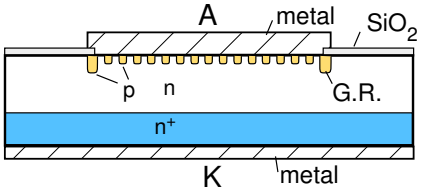



図 2: JBS ダイオードの基本構造

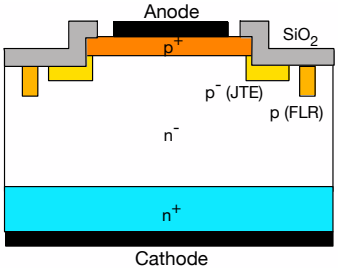



図 3: SiC $pn$ ダイオードの基本構造

の良好なリカバリー特性が実際に確認されたことで、パワーデバイスの主要な用途であるインバータの還流ダイオードとしての SiC SBD への期待が高まった。そして 2010 年頃から、電車用等の大容量インバータに $2kV$ 程度の Si IGBT と SiC SBD の還流ダイオードを組合せる用例が増えてきている[50]。

なお、$1kV$ 程度以上の SBD では、図 2 に示す JBS (Junction Barrier Schottky) ダイオード構造[51]をすることが多い。この構造は、逆方向電圧が加わった時にショトキー接触部の電界強度が表面 $p$ 領域によって緩和されるので、リーク電流を大幅に軽減することが出来ることに加えて、$pn$ ダイオードの動作電圧 ($\approx 3V$) までは SBD として働く[52]。

SiC $pn$ ダイオードの試作は、2013 年段階で $15kV$ まで行われている [14]。図 3 は、高耐圧 $pn$ ダイオードの基本構造である。$p^+$ アノード領域はエピタキシャル成長させた後に周辺をエッチングして作る[53]。$p^+$ 領域周辺には低濃度 $p$ 形 JTE 領域を設ける[54]。さらに高耐圧品では、それから離れてリング状に $p$ 形 FLR 領域を設けることもある。

しかしながら、$pn$ ダイオードの実用化は、2000 年頃以降ほとんど試みられていない[55]。それは、わずかな動作電流で $pn$ ダイオードのオン電圧が増大する問題が判明しためである [18]。この問題はエピタキシャル層の欠陥を減らせば改善されるのだが、完全には解決していない。このため、実際に使用する場合には、予備動作 (aging) 後に選別せねばならないと見なされている[56]。

> ところで、SiC の $pn$ ダイオードは、$n^+$ 基板の上に $n^-$ 形のエピタキシャル層を形成し、さらに $p^+$ 領域を設けるので、$p^+-n^--n^+$ 構造となっている。しかしながら、本書では、敢えて $pin$ ダイオードではなく、$pn$ ダイオードと呼ぶ。
>
> それは、(1.) $n^-$ 領域の不純物濃度が比較的高いために、逆方向電圧が加えられた際の空乏層中の電界強度が (シリコンのように) 平坦と近似できない。(2.) 小電流密度でのダイオード動作において、$n^-$ 領域の電荷担体密度が均一になるという $pin$ ダイオードの特徴が現れないためである。

## 2.2 MOSFET の開発

SiC はシリコンと同様に熱酸化によって $SiO_2$ を容易に形成できるので、ステップ制御エピタキシー技術の発見に合わせて早々と 3C-SiC で MOSFET が

[50] 大容量 SBD の実現には、SiC ウエハの品質の向上と価格の低下が必要であった。

[51] チップ内で、SBD と多数の $pn$ ダイオードが実質的に並列に接続されている。

[52] JBS 構造は、$pn$ ダイオードの動作電圧が大きい SiC では Si の場合よりも遙かに有効である。なお、SiC SBD の立ち上がり電圧はエネルギー ギャップ $E_g$ のほぼ半分の $1.5V$ 程度である。

[53] MOSFET の $p$ 領域を形成する際には、コスト低減のために努めてエピタキシャル工程を避けてイオン注入を使おうとするのだが、イオン注入で $p^+$ 領域を作るとオン電圧が大幅に大きくなるので、高耐圧 $pn$ ダイオードではイオン注入は避けられている。

[54] SBD の JTE と同じ原理だが、エッチングの角が有るのでより効果が期待できる。

[55] 2004 年から 2007 年に掛けて、関西電力が SiCGT と組み合わせてインバータの実証試験をした程度である [15], [16], [17]。

[56] 関西電力の SiCGT+$pn$ ダイオードによるインバータの実証試験では、この問題の対策が大きな課題であった [17], [19]。

試作された[57]。Si 基板上の 3C-SiC は結晶欠陥が多くリーク電流が大きいために、その後の MOSFET の試作は専ら 6H-SiC で行われた。

パワーデバイスと呼べるものは、1993 年の $60V$ $125mA$ (6H-SiC) や $150V$ $150mA$ (4H-SiC) のトレンチゲート構造の縦形 U-MOSFET が最初である (Cree 社)。1997 年には $450V$ $0.1A$ $11m\Omega cm^2$ と silicon limit を破る値が発表された[58]。1999 年には、6H-SiC を用いた $600V$ $5A$ $22m\Omega cm^2$, $1.6kV$ $1A$ $40m\Omega cm^2$ が試作された[59]([12] Table 7.8)。

高耐圧パワーデバイス用として 4H-SiC が適切であることが常識となった 1995 年の後も、6H-SiC による試作が続いたのは、6H-SiC では数十 $cm^2/Vs$ であった自由電子のチャネル移動度 $\mu_{ch.e}$ が 4H-SiC では 1 桁ほど小さかったためである[60]。

4H-SiC のチャネル移動度 $\mu_{ch.e}$ を向上させる目的で、以下の手法が試みられた。

1. $(11\bar{2}0)$ 面[61]や通常使用する (0001) 面の裏面[62]にチャネルを形成する方法。
2. ゲート酸化膜の形成やアニールの方法[63]。
3. チャネル部を $p$ 形エピタキシャル層にして[64]、イオン注入時のダメージを避ける。

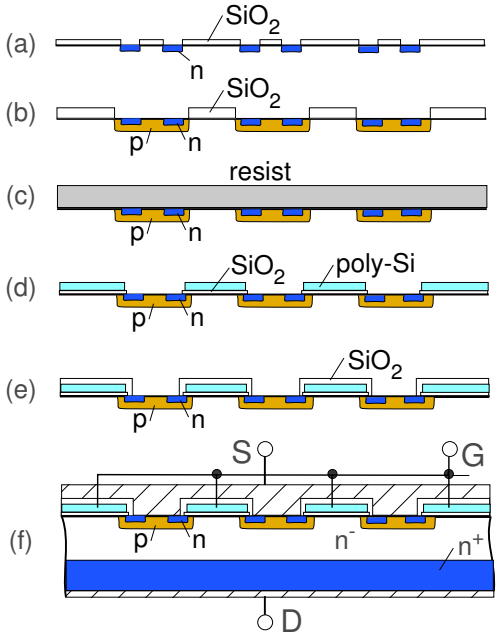



図 4: SiC 平面形 MOSFET とその製造順序

4. 表面から少し奥をチャネル領域として (burried channel)、表面の影響を軽減する。
5. ウエハ表面の平坦度を上げる。

これらの項目を説明する前に、最も単純な平面形の SiC MOSFET の作り方を図 4 で説明する。

SiC MOSFET では、ソース $n^+$ 領域と $p$-well 領域は各々異なるマスクを用いてイオン注入する (a.), (b.)。SiC は不純物原子が熱処理によってほとんど拡散しないので、不純物領域はマスク開口部から外側に実質的に広がらない。深さ方向にも拡散しないので、深さ方向に分布させるためには注入エネルギーと注入量を変えて複数回に分けて注入する。注入後には 1,500 ℃〜1,800 ℃の高温処理 (anneal) を行わねば、不純物原子はドナー原子やアクセプタ原子に活性化しない。この温度では酸化膜は無くなり、SiC 表面は原子が蒸発して荒れるので[65]、原子間力顕微鏡 (AFM) で観察すると全面に針状突起が乱立して

[57] シリコン基板上にヘテロ エピタキシャル成長させた 3C-SiC に作成された MOSFET が、1986 年に報告された [20]。
文献 [21] には、当時から 1995 年頃にかけての (Si 上の 3C-SiC やアチソン法による 6H-SiC 上のホモ エピタキシャル層での)MOSFET 開発状況が報告されている。既に、500 ℃での動作や 3C-SiC における $70cm^2/Vs$ の自由電子のチャネル移動度 $\mu_{ch.e}$ が確認されている。

[58] 4H-SiC を用い、平面ゲート構造 (D-MOSFET) で、反転層でなく蓄積層のチャネルであった (デンソー) [22]。Silicon limit は、シリコン MOSFET の理論的限界値で耐圧に応じて定まる。

[59] どちらも、イオン注入を用いた D-MOSFET (Siemens 社)。

[60] その値がシリコンの 1/10 程度に過ぎないことが、当時の SiC MOSFET に対する悲観的材料の大きな要素であった。

[61] 4 節 “付録:六方晶 結晶の表示方法” を参照。

[62] 通常使用する (0001) 面で Si 原子が現れる Si 面の反対側である。この面には C 原子が現れているので C 面 (カーボン面) とも呼ばれる (3 節 “SiC 結晶の構造” を参照)。なお、C 面を $(000\bar{1})$ 面と表し、Si 面を (0001) 面と表すこともある。

[63] SiC-$SiO_2$ 境界の界面準位を下げる効果を狙っている。

[64] 高耐圧用の縦型 MOSFET は、図 4 に示すように、$n^+$ 基板に $n^-$ 形エピタキシャル層を形成したウエハの表面に $p$ 形の島領域を設けるが、この $p$ 形領域もエピタキシャル成長で作る (SiC 表面をエッチングして島状領域とする)。

[65] ダイヤモンドも 900 ℃以上で昇華する特性を有する。

いる状況となる。この荒れを防ぐために、有機物を炭化させた膜[66]で覆うことが通常行われている (c.)。

ゲート酸化膜は、この高温処理の後に作成する。さらに、ゲート電極となるポリシリコン層を堆積させて、不要な箇所を取り除く (d.)。ゲート酸化膜の不要箇所を取り除いた後に、新たに絶縁膜を堆積させて、ソース電極接続部を取り除く (e.)。最後に、ソース側とドレイン側に電極金属を付着させて、1,000 ℃程度の熱処理を行って SiC と電気的に接触させる (f.)。

シリコンの平面形 MOSFET ではイオン注入した不純物原子が熱拡散した領域をチャネル領域として用いるが、SiC では、注入した箇所をそのままチャネルとして用いねばならない[67]。さらに、ゲート絶縁膜は、主要な熱工程の後に熱酸化するか酸化膜を付着して形成せねばならない[68]。このように、SiC で MOSFET を作るためには、シリコンの場合よりも格段に手数が掛かる。

さて、先に上げたチャネル移動度 $\mu_{ch.e}$ の改善手法を、項目 (1.)〜(5.) 毎に具体的に説明する。

**1.** (0001)Si 面, $(11\bar{2}0)$ 面[69], $(000\bar{1})$ C 面のチャネル移動度 $\mu_{ch.e}$ は、wet 酸化[70]で作ったゲート絶縁膜ではそれぞれ $\approx 50cm^2/Vs$, $\approx 100cm^2/Vs$, $\geq 200cm^2/Vs$ が報告されている ([2] §7.3.2)。

ところが、SiC 結晶塊の成長は c 軸方向以外は難しいので、$(11\bar{2}0)$ 面ウエハの大量供給は出来ない[71]。また、2005 年頃まで専ら Si 面が使われてきたのは、C 面上への $n$ 形低不純物濃度のエピタキシャル成長が難しいためである[72]。

**2.** (0001)Si 面, $(11\bar{2}0)$a 面, $(000\bar{1})$ C 面のチャネル移動度 $\mu_{ch.e}$ は、水素を含まない dry 酸化[73]で作ったゲート絶縁膜ではどれも $10cm^2/Vs$ 程度である。このように、$\mu_{ch.e}$ は熱酸化方法で大きく変わる[74]。さらに、その後のアニール処理でも変化する[75]。

**3.** SiC MOSFET では、注入した箇所をそのままチャネルとして用いねばならないが、不純物原子をイオン注入した SiC 結晶には多大な欠陥が発生する。そして、シリコンは注入後の熱処理 (anneal) で結晶がほぼ完全に回復するのであるが、SiC ではそれが難しい。注入時には SiC ウエハを数百℃に昇温し、注入後には 1,500 ℃〜1,800 ℃でアニール (焼鈍) するのは、不純物原子の活性化と共にこれらの欠陥を低減する狙いもある[76]。SiC MOSFET では、それでなくともチャネル移動度 $\mu_{ch.e}$ が小さいので、チャネル領域に欠陥を多発させるイオン注入を行うことは長い間タブーであった[77]。

しかしながら、チャネル領域の形成にもエピタキシャル成長を用いると、欠陥は減るのだが高価になるために商業生産としては成り立ち難い。

**4.** この burried channel 方法は、イオン注入の深さを調節することで可能で、シリコン MOSFET でも実績がある[78]。しかしながら、チャネル領域の再表面が実質的に蓄積層となるので、ドレイン電流が立ち上がるゲート電圧 $V_{th}$ がほぼ $\leq 0V$ となってパワーデバイスとして使い難い。

**5.** SiC MOSFET の低チャネル移動度 $\mu_{ch}$ の原因が、1,500 ℃〜1,800 ℃もの高温処理を行った際のウエハ表面の荒れにあることは早い段階で確

[66] 写真製版に用いるレジストを炭化したり、スパッタリングで作成する。それを除去するには、プラズマ状態の酸素ガス中や 900 ℃程度の酸素雰囲気中で燃焼させる。

[67] このため、注入時の欠陥がそのまま残って、$\mu_{ch.e}$ を減ずる。

[68] このため Si 平面形 MOSFET の基本である Diffusion Self-Alliment によるチャネル領域の作成方法が使えないので、微細な写真製版工程が必要となる。

[69] $(11\bar{2}0)$ 面に等価な $\{11\bar{2}0\}$ 面は a 面と言われている。

[70] 水中を通した酸素ガスを用いる。水蒸気は酸化炉中で水素と酸素に分解するので、水素を含む雰囲気中の酸化現象となる。

[71] さらに、a 面上に成長させた結晶には大量の欠陥が発生する。

[72] C 面は窒素 N 原子を取り込み易い。 そのため、現在でも Si 面を用いることが主流である。

[73] ちなみに、熱酸化速度は、Si 面を基準にして $\{11\bar{2}0\}$ 面で 3 〜 5 倍、C 面で約 10 倍と大きく異なる。

[74] 例えば、C 面 MOSFET のゲート酸化後アニール (POA) に $H_2$ を使うと $\mu_{ch.e}$ が $16cm^2/Vs$ から $111cm^2/Vs$ になった [23]。水素の有/無以外に、窒素の存在や、温度にも影響される。

[75] 水素雰囲気で行われることが多い。シリコンでは 400 ℃程度で効果があるが、SiC では 800 ℃以上が必要と言われている。

[76] この処理無しではドレインとかソース領域としても使えない。

[77] チャネル移動度 $\mu_{ch.e}$ 値は、$p$ 形エピタキシャル ウエハ上に形成した MOSFET で測った値で行われてきた。

[78] もっとも、主流となった技術ではない。

認されていた[79]。

ところで、ステップ制御エピタキシーを行うためにC面から傾けて研磨したウエハ表面[80]は、無数の平坦な面 (terrace) と段差 (step) から構成されている。それは、エピタキシャル成長後も変わらない。この表面段差も、チャネル移動度 $\mu_{ch}$ を低下させる要因ではないかと疑う声は昔からあった。シリコン MOSFET では、チャネルの縦方向電界強度が大きくなるとともに $\mu_{ch}$ が大きく低下するという "チャネル移動度の universality" と呼ばれる現象が広く知られていたからである。

ところが、段差方向とそれに直角な方向にソース-ドレイン電極を設けた MOSFET の $\mu_{ch.e}$ には違いが観測されない。このため、高温処理で生じる不規則な原子レベルの荒れと異なり、秩序性を有する数原子レベルで離散的な段差はチャネル移動度 $\mu_{ch}$ に影響しないと暗に解釈されて来たようである。

$pn$ ダイオードの $V_F$ 劣化問題が顕在化した 2000 年頃を境に、スイッチング素子の開発はバイポーラ系から MOSFET に比重が移った。SBD や MOSFET では $V_F$ 劣化は観測されなかったからである。

始め、SiC 結晶内に発生した積層欠陥部で正孔と自由電子が再結合するためにオン電流が減少して $V_F$ 劣化が起こると解釈された[81]。ところが、正孔が存在しない場合でも、自由電子は積層欠陥を横切り難いことが 2007 年に判明した[82]。すなわち、$V_F$ 劣化は、発生した結晶欠陥での再結合の問題でなく、結晶欠陥の存在がドリフト移動度 $\mu$ 自体を低下させる問題であることが判った。

このため、MOSFET も $V_F$ 劣化問題の対策を取らねばならなくなった。縦型 MOSFET には内部に $pn$ ダイオードが寄生しているので、このダイオードが動作して積層欠陥が発生した場合には、MOSFET のオン電圧も増大するからである[83]。

ともかく、SiC MOSFET は 2010 年頃から $600V$ 品が市販されるようになった。2014 年現在、逆並列に接続された JBS diode を含んだ $1.2kV$ $100A$ 素子を 2 組内蔵するモジュールも実用化され始めている[84]。

これらの MOSFET がチャネル移動度 $\mu_{ch.e}$ を上げるための主な手法は、上記項目 (2.) の "ゲート酸化膜の形成やアニールの方法" である。さらに、4H-SiC ウエハの傾斜角度を $4^\circ$ と小さくする傾向があるので、項目 (5.) の "ウエハ表面の平坦度を上げる" 手法も取られ始めたと言えよう。

## 2.3 SIT, MESFET の開発

最も早く実用化した SiC デバイスは高周波用途の SIT (Static Induction Transistor) で、$600MHz$ $1kW$ のマイクロウェーブの中継器に使われた (GaAs よりも 1 桁高い $250V$ 動作, Westinghouse 社) [25]。この SIT は、米海軍の援助で 1992 年〜1994 年に行った研究成果であった [26]。

GaAs で使われている MESFET 構造も 1993 年には発表されているが ($450V$ $10mA$, Cree 社)、この高周波分野では現在でも GaAs HFET が主要デバイスで、SiC デバイスの使用は広がってない。むしろ、GaN HFET が注目されている。

SIT は、高耐圧パワーデバイス用としても一部研究者から期待されてきた。MOSFET のチャネル移動度の低さとかゲート酸化膜の長期信頼性の心配がないからである。SiC は不純物原子が実質的に熱拡散しないために微細加工が行い易いので、縦型 MOSFET と同等のオン特性が期待できる[85]。しかしながら、

[79] 表面がなだらかでない限り、まともなチャネル移動度 $\mu_{ch}$ は得られないのはシリコン MOSFET においても同じである。

[80] <11$\bar{2}$0> 方向 (<1$\bar{1}$00> 方向が次善) から c 軸方向に、通常、6H-SiC では $4^\circ$、4H-SiC では $8^\circ$ 程度傾けている。4H-SiC では、近年 $4^\circ$ の傾斜角度を用いる傾向がある。

[81] 積層欠陥が通電量と共に成長して、その欠陥面を横切って電流が流れないことが $V_F$ を増大させることは、欠陥成長を実時間で観測することで初期の段階で確認されていた。

[82] 大津で開催された ICSCRM2007 のホットな話題となった。

[83] $pn$ ダイオードの $V_F$ 劣化問題が完全に解決していない現段階の最も効果的な対策は、MOSFET に逆方向電流を流さないように、直列に SBD を接続することであるが、実際には MOSFET に逆並列に (低オン電圧の)SBD を接続することが多い。

[84] 2011 年に $10kV$ $10A$ MOSFET 12 並列, JBS diode 6 逆並列が 2 組入った軍用のモジュールが実用化された (Cree, GE, Pwerex 社) [24]。MOSFET には、還流電流防止用に直列に SBD が挿入されている。 米空母のカタパルトに用いる電源の大きさを 1/2 に重さを 1/4 にすることが出来た。

[85] 2003 年には $2k$ V 5 A $15m\Omega cm^2$ の SIT が試作された。

ノーマリーオフ特性が出し難いという難点や、既存のIGBT用と異なるシステムとなるので人気がない。

## 2.4 GCT(GTO), BJT, IGBTの開発

SiCデバイスは、価格的にシリコンやGaAsデバイスに太刀打ち出来ないので、開発当初にはそれらと競合しない用途に活路を見い出そうとした。まず、高電圧動作する高周波デバイスと、$\geq 10kV$, 数百$A$以上[86]の高耐圧デバイスが目標となった。

高耐圧デバイスは、最も通電能力の高いGTO構造の実現が目標となった[87]。1997年には$600V$ $4A$ (Northrop Grumman社)、1999年には$2.6kV$ $12A$ (Cree社)のGTOが報告された[88]。関西電力はCree社と共同でGCTと同等の動作をするSiCGT (SiC Commutated Gate Turn-off thyristor)を2004年に開発して[15] [89]、2006年にはDC電圧$2kV$、動作周波数$2kHz$で$100kVA$の3相インバータの実証試験を行った[16] [90]。その後、GTOチップは$10kV$品が試作されるようになっているが、装置への実装例はない。

ところで、シリコンBJTがIGBTに置き換えられたのは、実使用領域での電流増幅率$h_{FE} \equiv I_C/I_B$が単体では10程度以下になって、しかも耐圧定格とともに急速に低下するためであった。その$h_{FE}$が低下する最大要因は耐圧保持領域の長さであったが、SiCではそれが1/10程度で済む。このため、2000年頃よりBJTも試作され初めて、2010年には$2.8kV$, $h_{FE} \approx 50$, $\approx 7\Omega cm^2$品が、2013年には$10kV$ BJTが報告された[27]。

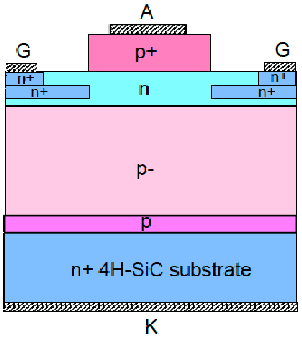



図5: SiCGTの基本構造 [15]

$p$-channel IGBT [91]の試作も2000年頃より始まって、2014年には$10kV \sim 20kV$ IGBT試作が発表されるまでになった[28], [29], [30]。MOSFET部の優秀さから本命であった$n$-channel IGBTは、2014年に$16kV$ $20A$品が試作されて、SiC $pn$ダイオードと組み合わせたチョッパー試験が報告された[31] [92]。

この$16kV$ $n$-channel IGBTの試作結果は、高耐圧SiCバイポーラ デバイスの可能性を大きく広げるものである。 しかしながら、極めて手の込んだ手法を用いている点や、$V_F$劣化問題の抜本的な対策が残っていることから、SBDやMOSFETに続く産業界への影響は未だ期待できない[93]。

## 2.5 デバイスを作成するSiC結晶面

従来、c軸方向に垂直なSi面がSiCデバイスに用いられて来たが[94]、近年その裏側のC面への期待が、次の観点から高まっている。

[86]極高電圧では小電流デバイスの用途はない。高温動作の潜在力の活用は、実装上の問題から後回しにされた。

[87]電力中研は、そのための高品質で高速なエピタキシャル成長技術を実用化した。

[88]オン電圧は$4 \sim 5V$程度であった (@$100A/cm^2$)。

[89]図5を参照。アノードが$p^+$領域でカソードが$n^+$領域と、SiのGCTと逆であるのは、SiCでは$p$形高不純物濃度の良質な基板を作成できないためである。 $p$形バッファ領域, $p^-$領域, $n$領域, そしてアノード$p^+$領域と4回のエピタキシャル成長を行い、$n$領域中の$n^+$領域はイオン注入で作成している。ゲート電極のほとんどは (図では省略している) 絶縁膜で覆われており、その上にアノード電極を設置する2層電極構造となっている。

[90]250 ℃動作が可能な特別なパッケージに実装された$4.5kV$ $120A$ SiCGTチップを用いた。翌2007年には$180kVA$化した。$t_{n^-} = 75\mu m$でオン電圧は$\approx 4.3V$ @$100A/cm^2$, $\approx 4.8V$ @$200A/cm^2$であった。ちなみに、ISPSD'04での$t_{n^-} = 60\mu m$の4H-SiC $pin$ダイオードのオン電圧は$\approx 4.0V$ @$100A/cm^2$。

[91]GCTと同じ理由で、シリコンのような$n$-channelは難しい。

[92]$V_{on} = 6.35V$: $5.3mm^{\square}$ (実効面積: $11mm^2$)。$n^+$基板に$200\mu m$以上の$n^-$層, $n^+$ buffer層, $p^+$コレクタ層を順にエピタキシャル成長させ、その後で$n^+$基板を除去しCMP研摩に因って$170\mu m$の$n^-$層を得た。さらに、この$n^-$層表面に、項目 (3.) と同様にインプラやエピ工程を用いてIGBTを作った。

[93]$10kV$ GCTの実用化を先ず目指すべきであろうと思われる。

[94]C面では低不純物濃度が得られなかったためである。ただし、C面では、Si面よりも平坦な表面が得られる。

**a. オフ角の低減:** Si 面のステップ制御エピタキシーでは、c 軸方向からの傾きが 4°〜8° 必要とされた。C 面では 0.5° まで低減できた [32] [95]。

**b. バイポーラ デバイスの $V_F$ 劣化対策:** 4.5$kV$ $pn$ ダイオードで $V_F$ 劣化が少なかった [33]。

## 3 SiC 結晶の構造

結晶構造は結晶体の物性値を定める第一の要因なので、どの半導体においても極めて重要である。しかしながら、単一元素半導体のシリコン Si とかゲルマニウム Ge では、結晶構造を問題にすることはまず無い[96]。ところが、SiC では、3C, 2H, 4H, 6H, 15R 等、数百もの結晶多形 (poly-type) が存在する。C は立方晶系 (Cubic crystal system) [97]、H は六方晶系 (Hexagonal crystal system) [98]、R は菱面体晶 (rhombohedral crystal system) [99]を表している[100]。

SiC 結晶では、図 6 に示すように、シリコン Si 原子 (A, B, C, D) と炭素原子 (a, b, c, d) が互いに四方に等角度で接触して[101]、(その中に異種原子を含んだ) 同種原子で構成する正四面体が入り込み合っている。例えば、Si-C 一対のそれぞれの原子の周りには、3ヶずつの炭素原子と Si 原子が存在している[102]。

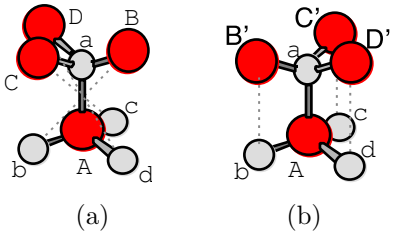



図 6: 点対称配位 (Cubic) と面対称配位 (Hexagonal)
大丸はシリコン原子, 白小丸は炭素原子を示す.
実際には各原子は接触している.

この時、底辺 3ヶの炭素原子 (b, c, d) と上辺 3ヶの Si 原子の位置関係が、図 6-(a) のように原子群の中心点に対して対称な状況 (B, C, D) と、図 6-(b) のように上下に面対称である状況 (B', C', D') があり得る。これらを上側から見ると、図 7 に示すように、(a) の点対称配置では底面の 3ヶの炭素原子の間に上面の 3ヶの Si 原子が位置し、(b) の面対称配置では底面の 3ヶの炭素原子に上面の 3ヶの Si 原子が重なっている。そして、点対称の形態を取れば図 8-(a) に示す立方晶 (Cubic) となる。面対称の形態では図 8-(b) に示す六方晶 (Hexagonal) となる[103]。

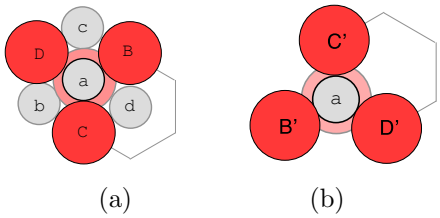



図 7: 点対称配位 (Cubic) と面対称配位 (Hexagonal)
(top view. 実際の原子寸法, 奥の原子を薄い色で表示)

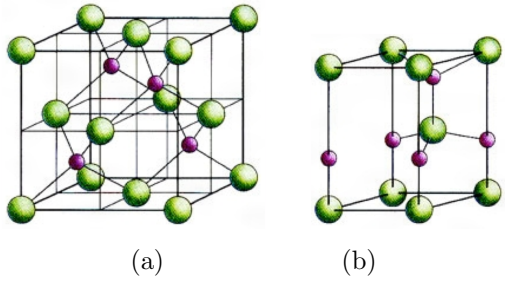



図 8: Zinc Blend (Cubic), Wurtzite (Hexagonal)
(室温安定形の ZnS と高温安定形の ZnS の単位格子)

[95] MOSFET チャネル移動度の向上が期待できる。
[96] MOSFET のチャネル移動度の結晶軸依存性は例外である。
[97] シリコン Si とゲルマニウム Ge も立方晶系である。2 元素化合物の 3C 構造は、閃亜鉛鉱形 (Zinc Blend) と呼ばれる。
[98] 2 元素化合物の 2H 構造がウルツ鉱形 (Wurtzite) である。
[99] 三方晶系 (trigonal crystal system) とも呼ばれる。
[100] 改良 Lely 法における結晶成長では、1,800 ℃以下では 3C が発生し易く、2,000 ℃以上では 6H, 15R, 4H が発生し易い。
[101] 各原子のなす角は 109° 28' である。各原子の半径はほぼ共有結合半径と見込めて、Si では 0.117$nm$、C では 0.077$nm$ である。周期律表の第 2 周期 (B, C, N, O, etc.) までの原子半径は、それ以後のものより際だって小さい (Ge は 0.122$nm$)。
[102] 図 6 において、同種原子は正四面体を形成している。この図では Si-C 間を離して表示しているが、Si と炭素原子は実際には接触している。すなわち、異種原子は正四面体の中央に位置する。
[103] 閃亜鉛鉱 (ZnS) は、室温では立方晶が、高温では六方晶が安定形である。前者は閃亜鉛鉱形 (Zinc Blend)、後者はウルツ鉱形 (Wurtzite) と呼ばれている。2H-SiC が、ウルツ鉱形 (Wurtzite) に相応している。

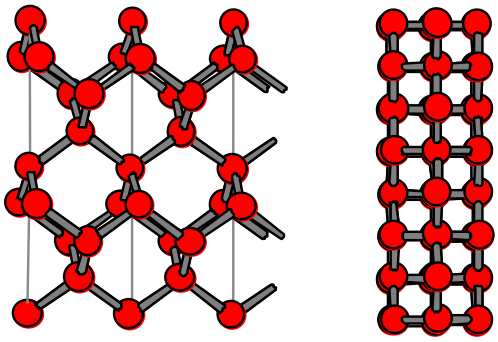


図 9: Si (3C) <110>方向, <100>方向 透視図

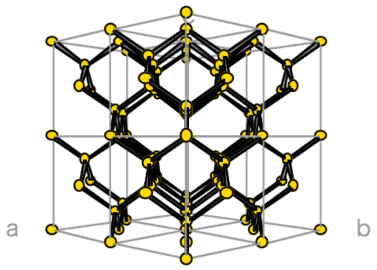



図 10: Si <110>方向のチャネル (channel)
(実際の Si 原子は互いに接触している)

結晶がどちらの構造になるかは、異種元素原子の間に現れる+, -のイオン性の大小に負う。 Si や Ge, 炭素のように単一元素であるためイオン性がない場合や、GaAs のようにイオン性が小さい場合には、立方晶となる。そして、GaN のようにイオン性が大きい場合には六方晶となることが経験的に知られている[104]。SiC では、イオン性が中くらいであるために[105]、立方晶 (3C-SiC) と六方晶 (4H-SiC, 6H-SiC, ...) の両形態が存在し得るものと思われる[106]。

[104]SiC, GaAs, GaN や ZnS 等では、共有結合性が主で、それにイオン結合性が加わっていると見なされている。電気陰性度が大きい (周期律表の右上側の) 原子が-電荷を有する。このため、各化合物は (Si:+, C: -), (Ga:+, As: -), (Ga:+, N: -), (Al:+, N: -), (Zn:+, S: -) というイオン性を示す。
なお、 氷の結晶も六方晶である。

[105]ポーリング (Pauling) の電気陰性度は、Ga-As: 1.81- 2.18= -0.37. Si-C: 1.90 - 2.55 = -0.65. Ga-N: 1.81-3.04= -1.23.

[106]立方晶と六方晶の SiC は各々$\beta$ 形, $\alpha$ 形 SiC とも呼ばれる。

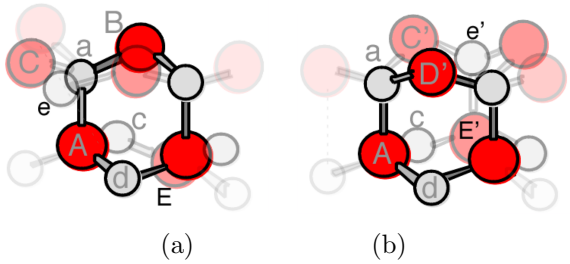



図 11: 立方晶と六方晶の部分原子配置 (⊥c 軸方向)

代表的な共有結合であるシリコン結晶の構造を図 9 と図 10 に示す[107]。 これらの図の Si 原子を一つ置きに炭素原子に置き換えたものが、立方晶 SiC (3C-SiC) である。 共有結合だけで構成される結晶が立方晶となるのは、共有結合が本質的に平面的であることが原因であると著者は考える。 なぜなら、ダイヤモンド形の結晶格子は、面内にジクザクの原子鎖群を含む互いに直交する平面[108]を繰り返し配置することで表し得るからである。

さて、図 6-(a) の基本形を右側に進展させ、隣り合う原子を繋げていくと、図 11-(a) に濃い色で示す六角形が出来る[109]。そして、この六角形を外枠とするトンネル様の経路 (channel) が、<110>方向や <1$\bar{1}$0>方向に出現する[110]。

> 図 11-(a) の下半分では、原子 c, A, d に右隣進展部のシリコン原子と炭素原子、そして新たなシリコン原子 E を結ぶと、新たな六角形が形成される。さらに、上半分でも、原子 C, a, B に右隣進展部の炭素原子とシリコン原子、そして新たな炭素原子 e を結ぶ別の六角形を形成することが出来る[111]。

一方、イオン性が強い結晶では、+, -イオン原子

[107]図 9 は、図 6-(a) が、縦方向に 60°, 横方向に 120° 回転しながら大規模に繋がった状況に当たる。 なお、Si 原子は実際には互いに接触している。

[108]例えば、{110} 面と {1$\bar{1}$0} 面の組合せ。

[109]始めの原子 B, a, A, d に右隣の 2 原子が加わっている。

[110]図 10 に示すシリコン結晶から分かるように、 他に<101>, <$\bar{1}$01>, <011>, <0$\bar{1}$1>方向でも出現する。

[111]上方から見ると、図 12-(a) の状況になる。

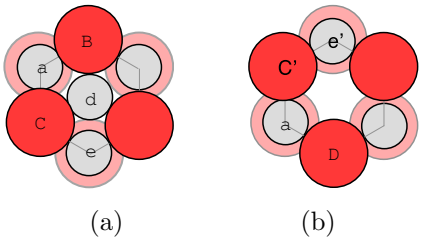



図 12: 立方晶と六方晶の部分原子配置 (c 軸方向)
(実際の原子寸法, 奥の原子を薄い色で表示)

が対向すると低エネルギー状態となるので、図 6-(b) のように上面のシリコン 3 原子 (B', C', D') と下面の炭素 3 原子 (b, c, d) がそれぞれ相対する。

そして、図 6-(b) の基本形を右側に進展させ、隣り合う原子を繋げていくと、図 11-(b) に濃い色で示す六角形[112]が出来る。立方晶の場合と同様に、この六角形を外枠としてその中に原子が存在しないチャネルが出現する[113]。

> この図 11-(b) の下半分では、原子 c, A, d に右隣進展部のシリコン原子と炭素原子、そして新たなシリコン原子 E' を結ぶと、新たな六角形が形成される。さらに、上半分でも、原子 C', a, D' に右隣進展部の炭素原子とシリコン原子、そして新たな炭素原子 e' を結ぶ別の六角形を形成し得る。 立方晶の図 11-(a) の場合と異なって、新たなシリコン原子 E' と炭素原子 e' は上下方向に重なった位置にある (図 12-(b))。

このような結合を横方向に順次増やすと、図 13 の (A) に示す、Si 層と C 層それぞれ 1 対からなる (六方晶の) 平面構造が 2 層できる (A 層と名付ける)。 この A 層を上下方向に繰り返し重ねたウルツ鉱形結晶が 2H-SiC である。2H の "2" は、基本構造に Si 層と炭素層をそれぞれ 2 層含むことを示している。

この 2H 構造を上方向から見ると図 12-(b) のように、六角形に配位した原子群の真ん中に全く原子が

[112]始めの原子 D', a, A, d に、右隣の 2 原子が加えた。

[113]その状況は、図 13 から窺うことが出来る。 この図の上下方向を軸として、60° あるいは 120° 回転させた方向にも、同様のチャネルが現れる。

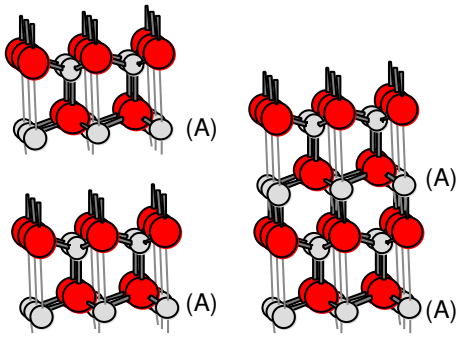



図 13: 2H-SiC ⊥c 軸方向 透視図
(ウルツ鉱形結晶)

存在しないトンネル構造 (チャネル) が出来て、きれいな蜂の巣パターンが認められる。 また、横方向にも、図 11-(b) に濃い色で示す六角形をした 3ヶのチャネルが互いに 120° をなす角度で存在する。

この図 13-(b) 構造の上下方向は、"c 軸" あるいは "主軸" と呼ばれている。六方晶の結晶では、この "c 軸" 方向の Si-C 結合で分けられた上側と下側の各々の層内の原子群は、ほぼ最密充填構造となっていることも大きな特徴である[114]。

さて、図 14-(a) には、2H-SiC 基本構造 (図 13 の A) と、それを左右反転させた構造 B を示している[115]。それらを上下に重ねたものが図 14-(b) 図である。4H-SiC 結晶は、この (b) 図の構造を上下 (c 軸) 方向に繰り返し延長したものである。

この 4H 構造では、c 軸 (上) 方向から見ると図 12-(a) のように六角形の原子群の真ん中に原子が見えて、2H 構造のようなトンネル構造 (チャネル) は出現しない[116]。ただし、この結晶を c 軸方向に近い図 15-(a) の矢印方向から見ると[117]、図 15-(b) のように

[114]"ほぼ最密充填構造" というのは、Si 中心を通る平面と C 中心を通る平面の高さが、少し異なっているためである。 なお、六方晶は結晶全体としては最密充填構造ではない。

[115]構造 (B) は構造 (A) が水平に 60° 回転した構造とも言える。

[116]上下に隣り合う 2H 基本層が六角形対角の半分ずれている。

[117]図 15-(b) に示すように、六方晶では a 軸と b 軸は 120° の角度を有する。 (4 節 "付録:六方晶 結晶の表示方法" を参照)

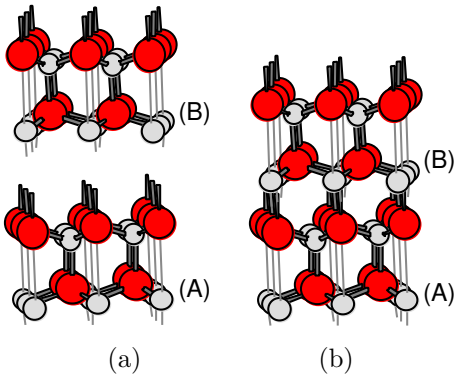
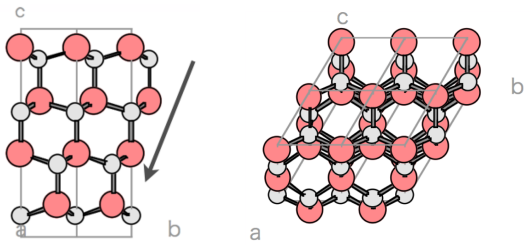



図 14: 4H-SiC ⊥c 軸方向 透視図




(a)<100> 方向透視図　(b) 矢印方向透視図

図 15: 4H-SiC ≈c 軸方向のチャネル

見える。すなわち、4H-SiC でも、c 軸から少し傾いた方向にはチャネルらしきものが見える[118]。

これに対して、図 16-(b) に示すように、図 13 の 2H-SiC 構造 (A-A) の上に構造 (B) を載せたものが、6H-SiC 構造 (A-A-B) である[119]。この構造は、c 軸に垂直な方向は 2H-SiC または 4H-SiC と基本的に同じなので、120°ずつ異なる 3ヶのチャネルが存在する。しかしながら、4H-SiC 構造が挟まるので、c 軸方向にはチャネルは存在しない[120]。

[118]2H-SiC と同様に、⊥c 軸方向にもチャネルが 3ヶ存在する。

[119]6H-SiC は、A 層と B 層の比率が 2:1(又は 1:2) であることが肝要で、順序は関係ない。仮に (A-B-A) の順であっても、それが繰り返されれば (A-A-B) 構造も現れる。また、結晶全体を左右反転すれば、A 層と B 層が入れ替わるからである。

確かに、この構造 (図 16-(c)) は、6H-SiC を模式的に表す際に良く例示される図 17 左のジクザク構造の特徴を有している。

[120]最もチャネルらしき様相が認められるのは、図 17-(a) に矢印で示した方向で、図 17-(b) のような様相となる。

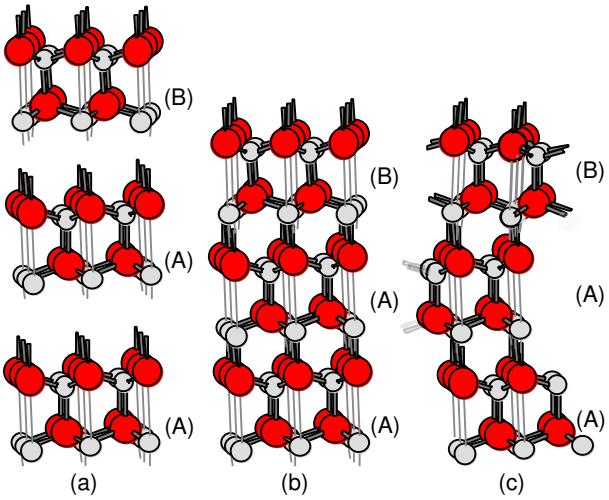



図 16: 6H-SiC ⊥c 軸方向 透視図

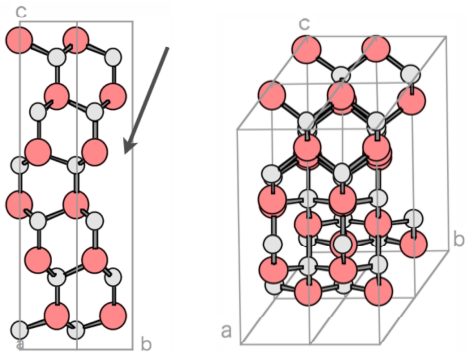
六方晶系結晶の基本となる 2H 基本層は、図 6-(b) に示すように、シリコン原子の正四面体と炭素原子の正四面体が互いに入り組んだ構造をしている。この基本層は、シリコン原子と炭素原子の互いの+電荷と-電荷が釣り合っている状況なので、かなり安定な構造となっている[121]。例えば、SiC 結晶の表面が c 面から幾らか傾いている時、それを加熱して SiC 原子を昇華させると、c 面を表面にした多数の平坦な段が積み上がって結晶表面が構成される状況となる。さらに、そのような SiC 結晶の表面にシリコン原子と炭素原子を含むガスを高温下で供給すると、各段の側面に Si-C 原子が付着することで (c 面に平行に) 成長する[122]。

この 2H 基本層の安定性のために、c 面からわずかに傾いた六方晶の SiC ウエハ[123]の最表面には、シリコン原子あるいは炭素原子のどちらかだけが存在する。そして、反対側の表面には、必ずそれと異なる

[121]六方晶系では c 軸に垂直な平面が最も安定な理由である。

[122]このエピタキシャル成長が、ステップ制御エピタキシーの原理である。結晶の成長は、Si-C 対がその端に付着することで段が横方向に伸展するだけでなく、ある段の表面に小さな島状の 2H 基本層が出来て、それが横方に成長して新たな c 面が出来ることを繰り返して成長する。

[123]特に断らない SiC ウエハはそうなっている。




(a)<100> 方向透視図　　(b) 矢印方向透視図

図 17: 6H-SiC の透視図

原子が現れる。これらの面にエピタキシャル成長を行っても、この状況は変わらない。さらに機械的な研磨を行ったとしても、その状況は高温処理をすれば (SiC には昇華現象があるので) 必ず再現する。

さて、2H 基本層は、図 6-(b) の基本構造を横方向に敷き詰めたものである。 この基本構造は、最上面と最下面のそれぞれの原子の中心を頂点とする正三角柱で模式的に表される[124]。2H 基本層は、この正三角柱が頂点を接しながら並んでいると見なせる。それを上から見て、正三角柱の上面を色づけした三角形で表すならば、図 18 のように見える。

2H-SiC はこの図がそっくり上下方向に (正三角柱の高さを隔てて) 重なっている構造になっているので、それを上方から見ても重ねる前と変わらない。それに対して、4H-SiC では上下の層の重なりが半周期ずれる点だけが異なる。このため、上方から見ると表面全体が色付き三角形で覆われる様相となる。

どちらの構造においても、全ての正三角柱の頂点に Si 原子と炭素原子が交互に位置している状況は変わらない。正三角柱内の Si 原子-炭素原子対が、2H-SiC では c 軸方向に垂直な平面の半分だけに集中するのに対して、4H-SiC ではその平面内に均等に分散されている点が異なっている。

Si 原子-炭素原子対は+イオンと-イオンからなる

[124]その中に、一対のシリコン原子と炭素原子を含んでいる。

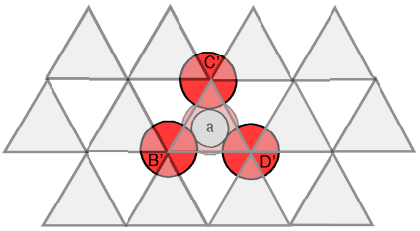



図 18: 2H-SiC c 軸方向の透視図
(図 6-(b) の基本構造は色付き三角形部にのみ存在する)

電気双極子 (dipole) と見なせる。六方晶系 SiC のように双極子が同じ向きに制限されている場合には、隣接する双極子を遠ざけて、均等に分布した方がより安定な配置となろう[125]。すなわち、4H-SiC 結晶は 2H-SiC 結晶よりも安定であると推定される。

このため、六方晶系 SiC の結晶成長が理想的に行われた場合には、2H 基本層が左右反転を順番に繰り返しながら c 軸方向に成長して 4H-SiC になると、著者は考える。 ところが、左右反転有無による内部エネルギー差は小さいので、往々にしてその反転の順番が乱れ得る。また、ある c 面上に複数の島が発生する場合には、それらの左右反転の仕方がそろわないことも起こり得よう。その結果、c 軸方向あるいは c 面内で、2H-SiC 形や 4H-SiC 形、さらにそれらの中間形態である 6H-SiC 形を始めとした多数の結晶形 (poly-type) が現れることになる。

以上まとめると、共有結合は立方晶系 (Cubic) 結晶を形成する。その際の原子配位は、図 6-(a) に示す点対称配置が基本となる。 ところが、化合物結晶を構成する異種原子の間に+, -のイオン性がある場合には、図 6-(b) のように、それから 60° ねじれた面対称配置となって六方晶系 (Hexagonal) 結晶となる。その際、対向する一対の原子面は、その間のクローン力によって安定な “2H 基本層” になる。

六方晶系結晶は、ある 2H 基本層 (A) か、その左

[125]双極子の方向が変わり得るのならば、隣同士の双極子の極性を逆にして、一対の双極子の間隔を短くすればより安定する。
自然界には「自由エネルギーを小さくするような方向に変化を起こす」という熱力学の大原則がある。

右反転形[126]の 2H 基本層 (B) が (c 軸方向に) 積み上がることで成長する。そして、この A 層と B 層が挟まる順序の組合わせパターン毎に異なる多数の結晶形が出現し得る[127]。また、c 軸方向に垂直な c 面内にも A 層と B 層が混在する状態も容易に起こり得る。このため、イオン性のある共有結合結晶では複雑な混晶になり易い。SiC は、正にそういう状況にあると考える[128]。

# 4 付録: 六方晶 結晶の表示方法

六方晶の結晶方位や結晶面は、4ヶの引数 $h, k, l, m$ を用いて表示されることが多い。ところが、結晶学では、どのような結晶も 3ヶの引数で表示できるとされている。 本節では、両者の関係を説明する。

図 19 は、これら 2 種類の方法による六方晶の基本ベクトルと幾つかの方向と面方位を示している。方向と面方位 (面指数) を、それぞれ $[hkl]$ と $(hkl)$ で示す場合には、基本ベクトル $a$ と $b$ は 120 ° の角度があり、$c$ はそれらに直交している。方向と面方位 (面指数) を、それぞれ $[hklm]$ と $(hklm)$ で示す場合には、$a_h = a$, $a_k = b$, $a_m = c$ に加えて $a_l$ も用いる。

3 次元の方向は 3ヶのベクトルで表示できるので、方向を表すには独立した 3 因子 $h, k, l$ で十分である。そして、特定の面方位はその法線方向を示せはよいのだから、やはり 3 因子 $h, k, l$ で十分表し得る。それにも拘わらず 4 因子 $h, k, l, m$ を使うのは、六方晶では、ある面方位とその法線方向が同じ $h, k, l, m$ の組で表すことが出来るからである。

例えば、図 19 では 2 つの面を薄く色づけている。奥の薄い面は $(\bar{1}00)$ と表す[129]が、この面の法線は $[\bar{2}\bar{1}0]$ [130]となる。ところが、$h, k, l, m$ を使うと、面は $(\bar{1}010)$

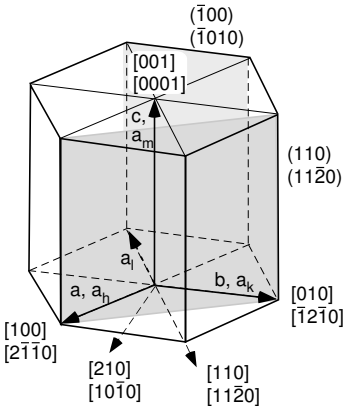



図 19: 六方晶の結晶方位と結晶面

で法線方向は $[\bar{1}010]$ となる[131]。すなわち、面方位とその法線方向が同じ 4 組の数字で表すことが出来る[132]。なお、4ヶの引数 $h, k, l, m$ の $h, k, l$ については、必ず (式 1) が成り立っている。

$$h + k + l = 0 \tag{1}$$

六方晶の面方位[133]は $(h, k, l, m)$ で簡潔に表示できるが、図 19 に示すように、方向の表示 $[h, k, l, m]$ は返って複雑になる場合がある。適宜に簡潔に現すことが出来る表式を選び、(式 1) を用いて換算すると便利である[134]。

なお、等価な方向をまとめて示す場合には、$[hkl]$ や $[hklm]$ の代わりに $<hkl>$ や $<hklm>$ を用いる。そして、等価な面方位をまとめて示す際には、$(hkl)$, $(hklm)$ の代わりに $\{hkl\}$, $\{hklm\}$ を用いる。

[126] あるいは、60 ° 回転した形とも言える。

[127] 例えば 4H-SiC 単結晶では、A 層, B 層, A 層, B 層, A 層, B 層, ... と組合わさる順序が延々と継続する。

[128] 六方晶系 SiC のエネルギー ギャップ $E_g$ が 6H-SiC: $3.02eV$, 4H-SiC: $3.27eV$, 2H-SiC: $3.33eV$ と似た値であるのは、それらの結晶構造がほとんど変わらないことに起因していると思われる。
なお、文献 [34] に結晶成長の極めて判り易い説明がある。

[129] この面の各軸の接点は、$a$ 方向で-1 単位、$b$, $c$ 方向にはない。

[130] $a$ 方向: -2 単位, $b$ 方向: -1 単位 (図に表示している [210] 方向を原点で反転した表示)。

[131] この面の各軸との交点は、$a_h$ 方向で-1 単位、$a_l$ 方向に 1 単位である。法線方向は、$a_h$: -1 単位, $a_l$: 1 単位で表し得る。

[132] ちなみに、広く濃い手前の面は (110) または $(11\bar{2}0)$ で表すのだが、この面の法線は [110] または $[11\bar{2}0]$ なので $h, k, l$ を用いても同じ組合せとなっている。

[133] 面指数とかミラー指数と呼ばれる。

[134] 当然であるが、$(hkl)$ 表示と $(hklm)$ 表示のどちらで現しても、$h$ と $k$ の値はそれぞれ等しい。

# 参考文献


[1] 荒井 和雄, 吉田 貞史, SiC 素子の基礎と応用, オーム社, 2003-3

[2] 松波 弘之, 大谷 昇, 木本 恒暢, 中村 孝, 半導体 SiC 技術と応用 第 2 版, 日刊工業新聞社, 2011-9

[3] Yu. M. Tairov and V. F. Tsvetkov, "Investigation of growth processes of ingots of silicon carbide single crystals," Journal of Crystal Growth, Vol. 43, Issue 2, pp.209-212, 1978-3

[4] N. Kuroda, K. Shibahara, W. Yoo, S. Nishino, and H. Matsunami, "Step-Controlled VPE Growth of SiC Single Crystals at Low Temperatures," Extended Abstract of the 19th Conference on Solid State Devices and Materials, p.227, 1987

[5] S. Nishino, H. Suhara, H. Ono, and H. Matsunami, "Epitaxial growth and electric characteristics of cubic SiC on silicon," J. Appl. Phys. Vol. 61, pp.4889-4893, 1987

[6] 荒井 和雄, "SiC 半導体のパワーデバイス開発と実用化への戦略 -新規半導体デバイス開発における産総研の役割-," Synthesiology, Vol. 3, No. 4, pp.259-271, 2010-10, <http://www.aist.go.jp/synthesiology /vol03_04/vol03_04_p259_p271.pdf >

[7] 大橋 弘通, "21 世紀におけるパワーエレクトロニクスの使命," H08 電気学会全国大会 先端技術セミナー資料, pp.1-8, 1996-3-27

[8] 松波 弘之, 伊藤 明, "ここまできた SiC - パワーデバイスの極限高性能化を目指す -," H08 電気学会全国大会 先端技術セミナー資料, pp.9-16, 1996-3-27

[9] 関 康和, "MOS 型サイリスタは IGBT を越えられるか?!," H08 電気学会全国大会 先端技術セミナー資料, pp.26-32, 1996-3-27

[10] 吉田 清輝, "ハイパワー AlGaN/GaN HFET," 電子情報通信学会論文誌 C, Vol. J86-C, No.4, pp.412-418, 2003-4

[11] 茶谷原 昭義, 杢野 由明, 坪内 信輝, 山田 英明, "単結晶ダイヤモンド・ウェハの開発 -マイクロ波プラズマ CVD 法による大型化とウェハ化技術-," Synthesiology, Vol. 3, No. 4, pp.272-280, 2010-10, <http://www.aist.go.jp/synthesiology/vol03_04/ vol03_04_p272_p280.pdf >

[12] T. P. Chow, "High Voltage SiC Power Devices," High-Temperature Electronics in Europe, Chap.7, International Technology Research Institute, Inc., <http://itri2.org/ttec/hte_e/report/ >

[13] A. Itoh, T. Kimoto, and H. Matsunami, "Low power-loss 4H-SiC Schottky rectifiers with high blocking voltage," Inst. Phys. Conf. Ser. No. 142, pp.689-692, 1995

[14] S. Sundaresan, M. Marripelly, S. Arshavsky, and R. Singh, "15kV SiC PiN diodes achieve 95% of avalanche limit and stable long-term operation," proceedings of ISPSD2013, pp.175-177, 2013

[15] Y. Sugawara, K. Asano, S. Ogata, A. Agarwal, S. Ryu, J. Palmour, S. Okada, and Y. Miyanami, "4.5 kV 60A SICGT and Its Half Bridge Inverter Operation of 20kVA Class," proceedings of ISPSD2004, HV5-2, pp.295-298, 2004

[16] Y. Sugawara, Y. Miyanagi, K. Asano, A. Agarwal, S. Ryu, J. Palmour, Y. Shoji, S. Okada, S. Ogata, and T. Izumi, "4.5 kV 120A SICGT and Its PWM Three Phase Inverter Operation of 100kVA class," proceedings of ISPSD2006, pp.1-4, 2006

[17] Y. Sugawara, Y. Miyanagi, K. Nakayama, K. Asano, S. Ogata, S. Okada, T. Izumi, and A. Tanaka, "180kVA Three Phase SiCGT Inverter Utilizing Novel VF Degradation Reduction Phenomena for SiC Devices," proceedings of ISPSD'07, pp.273-274, 2007

[18] H. Lendenmann, F. Dahlquist, N. Johansson, R. Söderholm, P. Å. Nilsson, P. Bergman, and P. Skytt, "Long Term Operation of 4.5kV PiN and 2.5kV JBS Diodes," Materials Science Forum, Vol. 353-356, pp.727-730, 2001

[19] 中山 浩二, "4H-SiC バイポーラデバイスにおける結晶欠陥と電気特性の関係に関する研究," 大阪大学大学院工学研究科 博士論文, 2013-1, Osaka University Knowledge Archive, <http://ir.library.osaka-u.ac.jp/dspace/>

[20] K. Shibahara, T. Saito, S. Nishino, and H. Matsunami, "Fabrication of inversion-type n-channel MOSFET's using cubic-SiC on Si," IEEE Electron Device Letters, Vol. 7, No. 12, pp.692-693, 1986

[21] 夫馬 弘雄, 村田 利生, 三浦 篤志, 杉山 尚宏, 岡本 篤人, 谷 俊彦, 加納 弘之, "SiC 半導体," 豊田中央研究所 R&D レビュー, Vol. 30, No. 2, pp.57-67, 1995-6

[22] K. Hara, "Vital Issues for SiC Power Devices," Materials Science Forum, vol. 264-268, pt.2, pp. 901-906, 1998

[23] K. Fukuda, M. Kato, K. Kojima and J. Senzaki, "Effect of gate oxidation method on electrical properties of metal-oxide-semiconductor field-effect transistors fabricated on 4H-SiC C(000$\bar{1}$)

face," Applied Physics Letters, vol. 84, pp.2088-2090, 2004

[24] M. K. Das, C. Capell, D. E. Grider, R. Raju, M. Schutten, J. Nasadoski, S. Leslie, J. Ostop, and A. Hefner, "10 kV, 120 A SiC half H-bridge power MOSFET modules suitable for high frequency, medium voltage applications," Energy Conversion Congress and Exposition, pp.2689-2692, 2011-9

[25] A. Morse, P. Esker, S. Sriram, J. Hwkins, I. Chen, J. Ostop, T. Smith, C. Davis, R. Barron, R. Clarke, R. Siergiej, and C. Brandt, "Recent applications of silicon carbide to high power microwave," IEEE int. Microwave Symp., pp.53-56, 1997

[26] R. C. Clarke, R. R. Siergiej, A. K. Agarwal, and P. A. Orphanos, "SIC Static Induction Transistors," DTIC Accession Number ADA299605, 1995-1, <http://www.dtic.mil/get-tr-doc/pdf?AD=ADA299605>

[27] S. Sundaresan, S. Jeliazkov, B. Grummel, and R. Singh, "10kV SiC BJTs ? static, switching and reliability characteristics," proceedings of ISPSD'13, pp.303-306, 2013

[28] A. Kadavelugu, S. Bhattcharya, B. J. Baliga, S-H. Ryu, D. Grider, and J. Palmour, "Zero Voltage Switching Characterization of 12 kV SiC N-IGBTs," proceedings of ISPSD'14, pp.350-353, 2014

[29] E. Van Brunt, L. Cheng, M. O'Loughlin, C. Capell, C. Jonas, K. Lam, J. Richmond, V. Pala, S. Ryu, S. T. Allen, A. A. Burk, J. W. Palmour, and Scozzie, "22 kV, 1 $cm^2$, 4H-SiC n-IGBTs with Improved Conductivity Modulation," proceeding of ISPSD'14, pp.358-361, 2014

[30] T. Deguchi, T. Mizushima, H. Fujisawa, K. Takenaka, H. Okumura, A. Tanaka, S. Ogata, T. Hayashi, K. Nakayama, and K. Asano, "Static and Dynamic Performance Evaluation of $>$13kV SiC P-Channel IGBTs at High Temperatures, proceeding of ISPSD'14, pp.261-264, 2014

[31] T. Mizushima, K. Takenaka, H. Fujisawa, T. Kato, S. Harada, Y. Tanaka, M. Okamoto, M. Sometani, D. Okamoto, N. Kumagai, S. Matsunaga, T. Deguchi, M. Arai, T. Hatakeyama, Y. Makifuchi, T. Araoka, N. Oose, T. Tsutsumi, M. Yoshikawa, K. Tatera, A. Tanaka, S. Ogata, K. Nakayama, T. Hayahi, K. Asano, M. Harashima, Y. Sano, E. Morisaki, M. Takei, M. Miyajima, H. Kimura, A. Otsuki, Y. Yonezawa, K. Fukuda, H. Okumura, and T. Kimoto, "Dynamic Characteristics of Large Current Capacity Module using 16-kV Ultrahigh Voltage SiC Flip-Type n-channel IE-IGBT, proceedings of ISPSD'14, pp.277-280, 2014

[32] 産総研 エネルギー半導体エレクトロニクス研究ラボ <https://unit.aist.go.jp/adperc/ci/eserl/unit/introduction/waferteam.htm>

[33] K. Nakayama, Y. Sugawara, H. Tsuchida, T. Miyanagi, I. Kamata, T. Nakamura, K. Asano, and D. Takayama, "4H-SiC pin Diodes on the (000-1) C-face with Reduced Forward Degradation," proceedings of ISPSD2004, pp.357-360, 2004

[34] 小林 禎作, 雪の結晶はなぜ六角形なのか, 第 6 章, ちくま学芸文庫, 筑摩書房, 2013