パワーデバイスの信頼性

極めて複雑・問題山積

- 高電圧
- 大電流
- 大寸法
- 温度上昇による破壊
- 電子的な破壊
- 構成材の疲労

複数の劣化過程

- 材料自体 (Si, SiO2, 金属接合)
- 表面構造因子の変化(電荷分布)
- 構成材の疲労

劣化機構が未分明

- 確認実験が難しい

使用方法は適正?

- 最大定格, 定格電流の意味?

(参考資料 2014 #13-p.1: 高田)

パワーデバイスの品質保証

- 初期品質：

  耐圧, リーク電流(pn接合, SiO_2)

  オン電圧, h_{FE}, 熱抵抗

  動作限界(SC.SOA, 遮断耐量, リカバリ耐量)

- 長期ストレス：電圧印加, 高温, (宇宙線露出),

  断続通電(パワーサイクル),

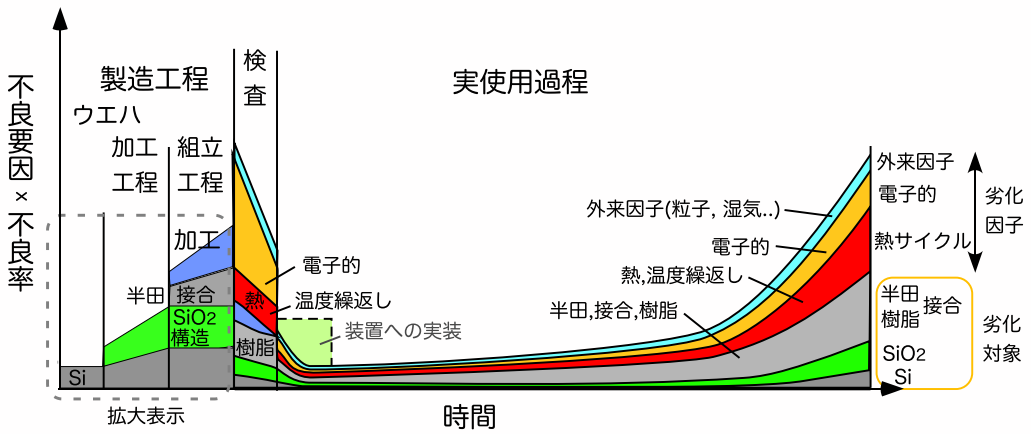
  耐湿性,

- 寿命評価?：熱抵抗, オン電圧, ...

(参考資料 2014 #13-p.2: 高田)

故障要因と故障率の時間変化

各過程での不良原因の目安の割合



(参考資料 2014 #13-p.3: 高田) 検査工程では、電気的なストレスが加わり、判定条件に近い欠陥にダメージが入ったまま良品と判定されることもあり得る。
また、電力用素子を装置に実装する方法や駆動条件によって故障が起きることもあり得る。半導体素子を使い始めると、試験から漏れたものが故障する可能性が高い。

パワーデバイスの劣化機構

	起因	過程	結果 微視的	結果 巨視的
結晶環境	歪み, (欠陥)	応力繰返し	**機械的疲労**	**クラック**
	温度：kT		結晶欠陥	τ小, μ小, I_R大, ρ変化
	電界：qEL_m	**電界局所集中-I**	**反転層伸展**	**耐圧劣化**
	光：$h\nu$	**最外殻電子剥離**	アバランシェ	**宇宙線破壊**
	外来粒子: $mv^2/2$		電子,正孔蓄積	絶縁体のリーク増大
担体	**熱運動：$mv_{th}^2/2$, ドリフト運動: $mv_d^2/2$**	**構成原子の移動**	金属断線	エレクトロマイグレーション
			結晶欠陥成長	τ小, μ小, I_R大, (ρ変化)
汚染物	異物 (表面, 内部)		**構成分子破壊**	**酸化膜の絶縁劣化**
	酸化膜中 可動イオン(Na^+)	電界局所集中-II	蓄積/反転層	V_{th}変動, 耐圧劣化
	半導体中 金属	再結合中心源	τ低下	(μ小), I_R大

(参考資料 2014 #13-p.4: 高田)
半導体結晶中の欠陥成長は、電流密度が大きいGaAs発光素子で問題になった。
程度の差こそあれ、Siでも起こりえると考えられる。現在、SiCで大きな問題となっている。

SiO_2のリーク電流と降伏特性

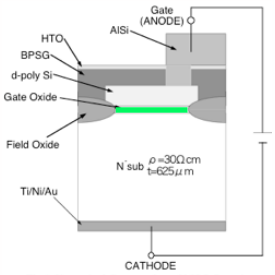


Fig.1 Shematical Crosssection of MOS Capacitor

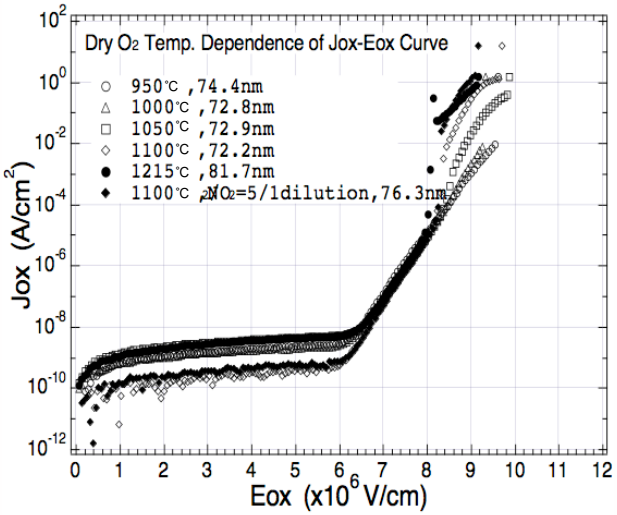


Fig.2 Temperature dependency of J_{OX} - E_{OX}, 75nm, dry SiO_2

電流-電界強度 特性

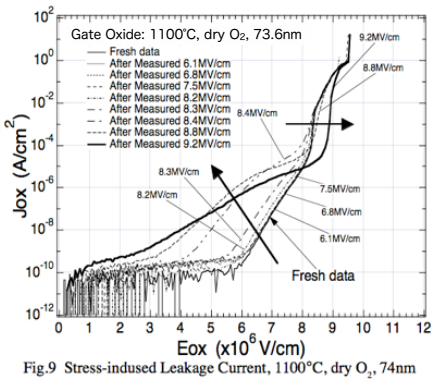


Fig.9 Stress-indused Leakage Current, 1100°C, dry O_2, 74nm

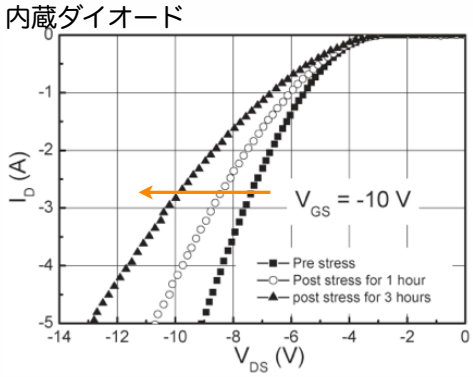
J-E 特性のストレス履歴による変化

ISPSD'95 Nakamura

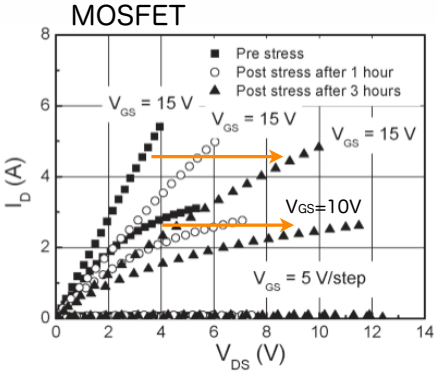
(参考資料 2014 #13-p.5: 高田)
酸化膜リーク電流は、ある値以上流すと履歴が残る(リーク電流が増大する)。
このため、製品出荷検査がきちんと出来ない。不良品が混ざっている可能性がある。

10kV 10A SiC MOSFETの劣化

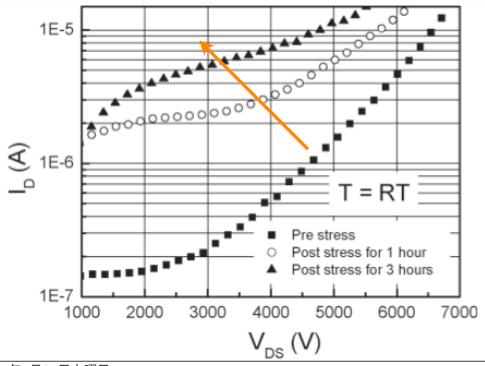
内蔵ダイオード



MOSFET



リーク電流



5A通電: 1hr〜3hr

- 正孔-自由電子の再結合エネルギーによる積層欠陥の伸展が原因.
- リーク電流が増える.
- ダイオードだけでなく、MOSFET動作にも影響.

(低耐圧品は影響小さい)

A.K. Agarwal, F. Husna, S. Haney, S.-H. Ryu, "A new degradation mechanism in high-voltage SiC power MOSFETs," IEEE Electron Dev. Lett., vol. 28, no. 7, pp. 587-589, July 2007.

(参考資料 2014 #13-p.6: 高田) (ウエハ製造方法で改善できるが、劣化機構上 高電圧ほど目立つ)
内蔵ダイオードに5A流すと、1hrで明瞭な劣化。
ダイオード オン特性だけでなく、リーク電流、MOSFETオン特性も劣化した。

まとめ (パワーデバイスの信頼性)

- 各検査で潜在的な不良品が入る可能性.
  - 微少な欠陥-I ：SiO_2は除去し難い. & 確実に劣化は進行.
  - 微少な欠陥-II：破壊限界は検出し難い.
- 材料, 接合の疲労は確実に進行する.
  - 金属, 半田, 特に熱膨張率の異なる材料の接合.
  - 半導体内の欠陥が成長し得る(GaAs(レーザー), SiC, Si).

✓ 劣化源-I：歪み(欠陥), 温度, 電界, 光, 外来粒子

✓ 劣化源-II: 汚染物, 可動イオン, 結晶中の金属

(今後の本格的な研究が望まれる)

- .

(参考資料 2014 #13-p.7: 高田)

各デバイス開発の鍵

- トランジスタ(BJT) → 寄生動作の抑制
- サイリスタ(GCT) → 電荷担体の排出機能の極限化
- 高速pinダイオード → オン時 最適な電荷担体(低)分布
  浅く, 低不純物のp, n領域
- IGBT → n^-領域の短小化
  オン時 最適な電荷担体(低)分布
  浅く, 低不純物のp-コレクタ領域
  p-エミッタ領域の存在を小さくする

高耐圧パワーデバイス

電界etc.緩やかな変化 (構造上の不均一の回避は大事)

各デバイスは欠陥がない限り, 構造固有の破壊耐量を示す

(参考資料 2014 #13-p.8: 高田)

オン過程/オフ過程の不均一動作を出来るだけ避けねばならない。