

14年10月28日火曜日

(参考資料 2014 #4-p.1: 高田)

二次破壊は、各デバイスに存在するが、スイッチング素子(BJT, IGBT, GCT)で厳しい。

下線項目の詳細な解析(simulation)は未だ行われていない。



(参考資料 2014 #4-p.2: 高田)



(参考資料 2014 #4-p.3: 高田) 方策(1),(2)は、新人時代の中川さんが気付いた。

GTO→GCTの改善は、ゲート回路全体の低インピーダンス化とIc= -IAの駆動方式に因る。



(参考資料 2014 #4-p.4: 高田) スナバは、SW素子の負担を軽減する一般的な方法である。 1970年中頃以前のBJTをインバータに用いるためには、大きなスナバが必要であった。



(参考資料 2014 #4-p.5: 高田) アルミニウム電極を取り除いたチップ表面。

≥1,000V BJTは、エミッタ領域の中抜きを徹底して行った(寄生トランジスタ動作を徹底して除去した)。



(参考資料 2014 #4-p.6: 高田)

BJTのL負荷ターンオフ破壊限界とその破壊機構の説明は1985年になされた。 B: bread down, V<sub>CBX</sub> : Open, Short, reverse biased



(参考資料 2014 #4-p.7: 高田)

温度上昇は(Primary) Breakdown (一次破壊).それ以外が Second Breakdown (二次破壊). 熱以外にも、瞬時に破壊するモードがある(例えば、シリコン結晶が局所で破壊する)。 そうでないと、GCTの破壊波形や 宇宙線が誘起する破壊事例を説明できない。



(参考資料 2014 #4-p.8: 高田)

サイリスタ パッケージには、棒状のゲート端子が付く。