平成26年度前期東京工業大学学部講義

電子デバイス

Electron Devices

講義資料（１）

Kazuya Masu
Director, ICE Cube Center
Frontier Research Center
Precision and Intelligence Laboratory
Dept. Electronics and Applied Physics

益　一　哉
異種機能集積研究センター
ソリューション研究機構
精密工学研究所
大学院・物理電子システム創造専攻

Tel & Fax: 045-924-5010 Email: masu@ieee.org,
http://masu-www.pi.titech.ac.jp/~masu/index-j.html

Green ICE Tokyo Tech Information Communication Energy
Semiconductor Solution Research

TOKYO TECH Pursuing Excellence

Today's agenda

TOKYO TECH Pursuing Excellence

1. 講義概要
   - ■日程・シラバス、試験、レポートなどなど
2. 金属と半導体
3. 半導体デバイス（基礎の基礎）
   - 学ぶべきは、MOSFETとバイポーラトランジスタ
4. 半導体物性（復習）
   - 半導体の基本式は？
5. pn接合（復習）
   - 拡散電位、電流電圧特性

Today's agenda

TOKYO TECH
Pursuing Excellence

1. 講義概要
   - ■日程・シラバス、試験、レポートなどなど
2. 金属と半導体
3. 半導体デバイス（基礎の基礎）
   - 学ぶべきは、MOSFETとバイポーラトランジスタ
4. 半導体物性（復習）
   - 半導体の基本式は？
5. pn接合（復習）
   - 拡散電位、電流電圧特性

講義日程・内容（平成26年度）

TOKYO TECH Pursuing Excellence

1. 4月 7日（月） pn接合の復習
2. 4月14日（月） 半導体デバイスと集積回路
3. 4月21日（月） ﾊﾞｲﾎﾟｰﾗﾄﾗﾝｼﾞｽﾀ（Ⅰ）：構造と理想I-V特性
4. 4月28日（月） ﾊﾞｲﾎﾟｰﾗﾄﾗﾝｼﾞｽﾀ（Ⅱ）：等価回路モデル
5. 5月 7日（水） ﾊﾞｲﾎﾟｰﾗﾄﾗﾝｼﾞｽﾀ（Ⅲ）：デバイス設計
6. 5月12日（月） ﾊﾞｲﾎﾟｰﾗﾄﾗﾝｼﾞｽﾀ（Ⅳ）：動作速度
7. 5月19日（月） MOSダイオード
8. 5月26日（月） 中間試験
9. 6月 2日（月） MOSトランジスタ（Ⅰ）：構造と基本I-V特性
10. 6月 9日（月） MOSトランジスタ（Ⅱ）：Scaling、SCE
11. 6月16日（月） MOSトランジスタ（Ⅲ）：動作速度
12. 6月23日（月） MOSトランジスタ（Ⅳ）：CMOS基本回路
13. 6月30日（月） MOSトランジスタ（Ⅴ）：作製プロセス
14. 7月 7日（月） メモリデバイス，パワーデバイス
15. 7月14日（月） 期末試験

5月26日（月）中間試験：試験範囲は4/7～5/12まで。　　前半：益、後半：大見

講義の評価

TOKYO TECH Pursuing Excellence

- 基本:
  - 出席、レポート、試験を総合的に評価。
  - 中間・期末試験:各約40%, 宿題等:約20%
  - 中間試験及び試験を受験しないときは、理由にかかわらず不合格。公用欠席の場合は4月中に連絡のこと。
- レポート(宿題)の提出
  - 締切厳守。締切過ぎのレポートは受け付けない。
- 不明の点は遠慮なくメイルを送付ください。
  - Subject欄に「電子デバイスの件」と記載。氏名、学籍番号記載のこと。
  - 益　一哉　　masu.k.aa@m.titech.ac.jp
  - 大見俊一郎　　ohmi@ep.titech.ac.jp

講義の概要と目的

TOKYO TECH Pursuing Excellence

● 講義概要

半導体物性を基礎にして、電子デバイス（半導体デバイス）の動作原理を学ぶ。pn接合からスタートし、バイポーラトランジスタ、MOSダイオードとMOSトランジスタについて学習する。デバイス性能の評価指標、性能を向上するための方法、性能向上の制限要因についても学習する。これらに加えてメモリ（DRAMや不揮発性メモリなど）やパワーデバイスについても紹介する。MOSトランジスタや集積回路作製プロセスの基礎についても紹介する。

● 講義の目的

電子デバイスには様々な種類が存在するが、集積回路の基本構成要素である「MOSトランジスタ」と「バイポーラトランジスタ」を主として取り扱う。バンド構造に基づいた電子デバイスの動作、回路動作理解への橋渡しである等価回路について理解する。MOSトランジスタは一括で多数のデバイスを高歩留まりで作製でき集積回路を構成できるところに特徴があることを理解する。デバイス設計や集積回路性能向上の考え方を学ぶ。

参考書

TOKYO TECH Pursuing Excellence

- 筒井一生「よくわかる電子デバイス」オーム社
  - オーソドックスに記述。
- 宮本恭幸「電子デバイス」培風館
  - デバイス動作をすぐにでも理解できるように意欲的に記述。

半導体物性

- 高橋　清 「半導体工学—半導体物性の基礎」（森北出版）
  - 学部レベルの教科書。
- 御子柴宣夫 「半導体の物理」（培風館）
  - 大学院で半導体物性を学びたい人は是非勉強して欲しい。

参考書

TOKYO TECH Pursuing Excellence

半導体物性

- 菅野卓雄「半導体物性」電気学会
- 有住徹弥・和田隆夫「トランジスタ物性工学」（朝倉書店）
  - 両方とも絶版。バンド理論から学びたい人にはお勧め。

電子デバイス

- 古川静二郎「半導体デバイス 」コロナ社
  - オーソドックスなデバイスの教科書（学部レベル）
- Simon M. Sze and Kwok K. Ng, "Physics of Semiconductor Devices“
  - 百科事典的。MOS diodeの記述は丁寧に記述。
- タウア・ニン（Taur and Ning)「最新VLSIの基礎」丸善
  - 大学院レベル。
- A. S. Grove, "Physics and Technology of Semiconductor Devices“
  - 古い本であるが、半導体の黎明期から含めて学ぶにはお勧め。

講義の位置づけ

TOKYO TECH Pursuing Excellence

- 電気物性・電子物性・半導体物性
  - 物理学（量子力学や統計力学）を基礎として、①金属の電気伝導、②半導体のバンド構造、③半導体中の電子や正孔の伝導、③pn接合での非線形特性が生じることを理解する。
- 電子デバイス
  - npnやpnp構造のバイポーラトランジスタ、MOS構造トランジスタの特性を理解する。メモリの基礎程度は学ぶ。
- 電子回路
  - トランジスタを利用した増幅回路、発振回路、OpAmpの動作を理解。
- 集積回路工学
  - デジタル回路、アナログ回路、回路レイアウト、集積プロセス等々
- 数学が基礎となる情報理論、デジタル信号処理や通信工学に基づいて構成されるシステムを実現するためには集積回路が必須。

「金属と半導体」から電子デバイスへ

講義で目指したいこと

TOKYO TECH Pursuing Excellence

- 半導体物性やデバイス分野
- 集積回路プロセス、製造分野
  - デバイス動作の基礎。プロセスの基礎、性能向上を物理的観点から理解できるようにする。
- 集積回路設計(物理設計、アナログ設計)
  - デバイスの基本動作理解。性能向上の決め手がどこにあるかを理解。
- 集積回路設計(高位設計)や利用する人
  - デバイス動作の基本。構造の基本。

どの分野に進んでも“それなり”に役に立つ基本を講義。

Today's agenda

TOKYO TECH Pursuing Excellence

1. 講義概要
   - ■日程・シラバス、試験、レポートなどなど
2. 金属と半導体
3. 半導体デバイス（基礎の基礎）
4. 半導体物性（復習）
5. pn接合（復習）

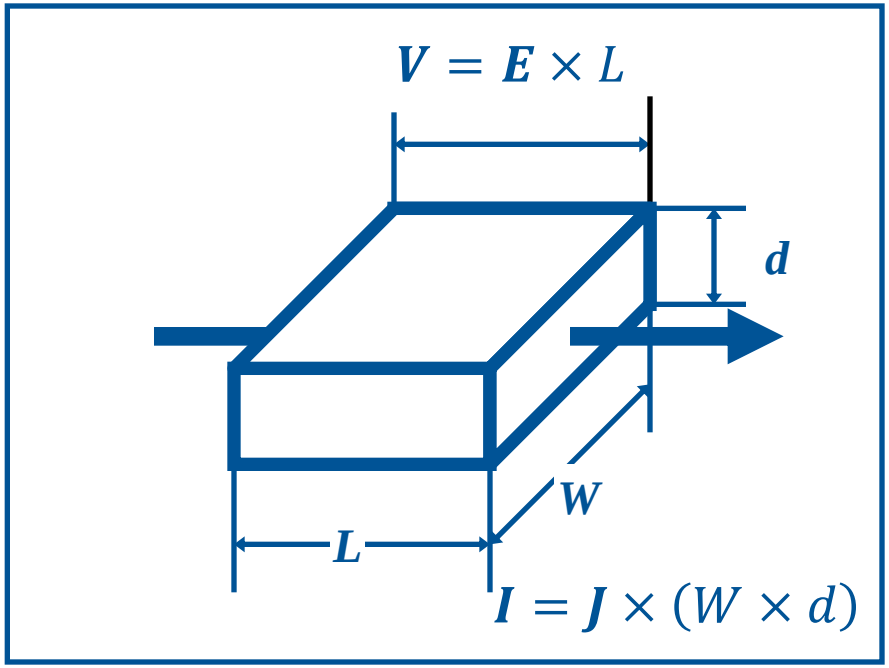
金属、半導体、絶縁体

		抵抗率
導　体　conductor	電気を通す	
半導体　semiconductor	適度に電気を通す	
絶縁体　insulator	電気を流さない	

$$J = \sigma E, or\ E = \rho J$$

J : 電流密度　(A/cm^2)
E: 電界強度　(V/cm)

σ : 導電率(conductivity)
ρ : 抵抗率(resistivity)
$\rho = 1/\sigma$



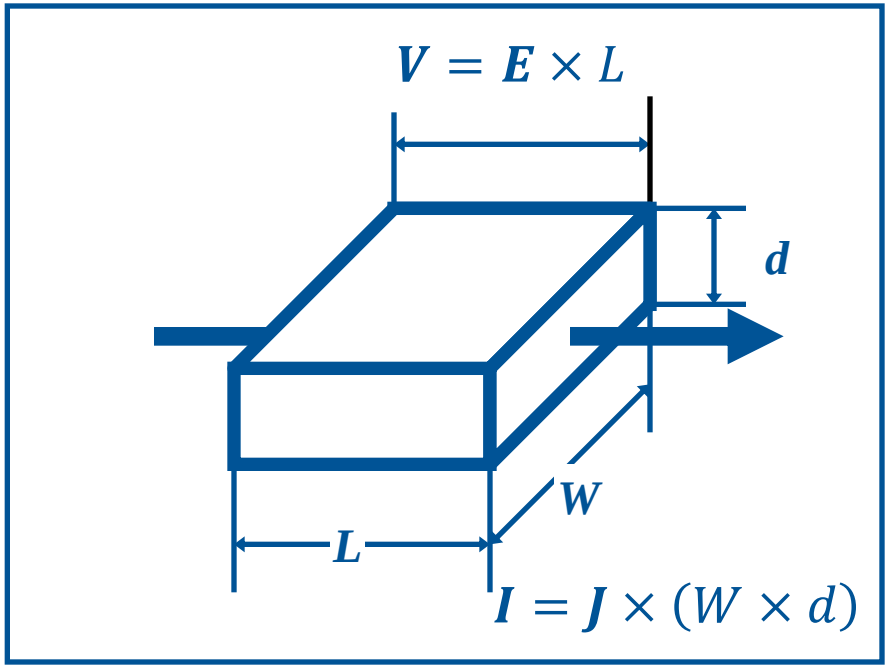
金属、半導体、絶縁体

		抵抗率
導　体　conductor	電気を通す	10^{-6} – 10^{-4} [Ωcm]
半導体　semiconductor	適度に電気を通す	10^{-4} – 10^{4} [Ωcm]
絶縁体　insulator	電気を流さない	10^{6} – 10^{14} [Ωcm]

$$J = \sigma E, or\ E = \rho J$$

J : 電流密度　(A/cm^2)
E: 電界強度　(V/cm)

σ : 導電率(conductivity)
ρ : 抵抗率(resistivity)
$\rho = 1/\sigma$



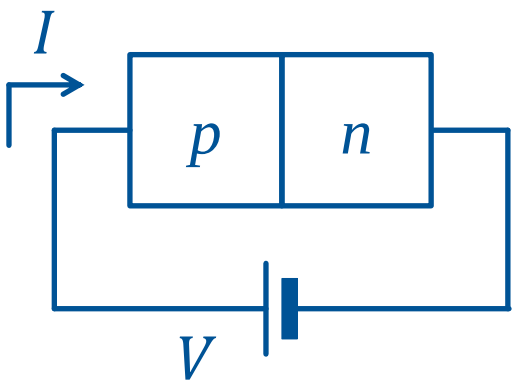
金属と半導体

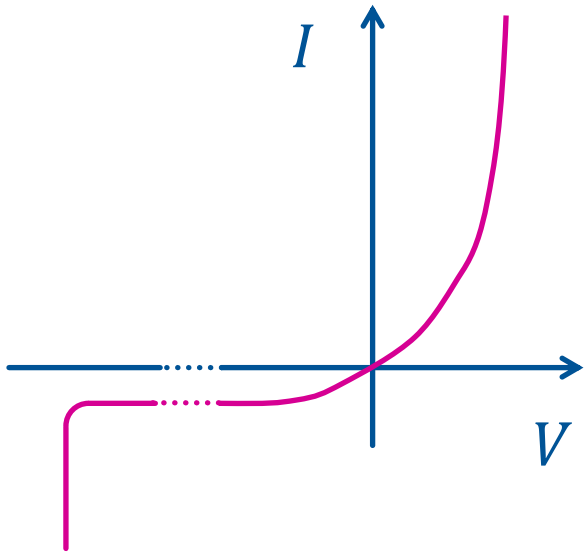
- 金属
  - 金属原子の束縛を解かれた電子（自由電子）が伝導に寄与する。
  - 電子の数≒原子数　（　　）
- 半導体（Si）
  - p形とn形
  - p形では正電荷を持つ正孔（hole）、n形では負電荷をもつ電子（electron）が電気伝導に寄与
  - 伝導形、正孔や電子濃度は不純物及びその量により制御できる。正孔（電子）濃度は、　　程度。

金属と半導体

- 金属
  - 金属原子の束縛を解かれた電子（自由電子）が伝導に寄与する。
  - 電子の数≒原子数　（約5×10^{22} 個/cm^3）
- 半導体（Si）
  - p形とn形
  - p形では正電荷を持つ正孔（hole）、n形では負電荷をもつ電子（electron）が電気伝導に寄与
  - 伝導形、正孔や電子濃度は不純物及びその量により制御できる。正孔（電子）濃度は、10^{15}～10^{21}　cm^{-3}程度。

pn接合（2端子デバイス）





- 「半導体物性」で学んだこと
  - ■P型、n型、バンド図
  - ■キャリア統計
  - ■電流連続の式
  - ■pn接合：バンド図
  - ■pn接合の整流特性
  - ■Pn接合に流れる電流の表式
  - ■空乏層容量

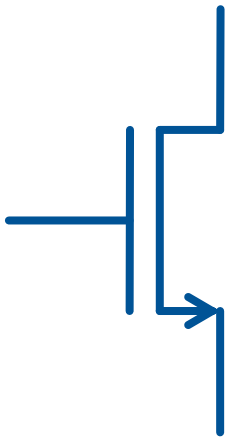
Today's agenda

TOKYO TECH Pursuing Excellence

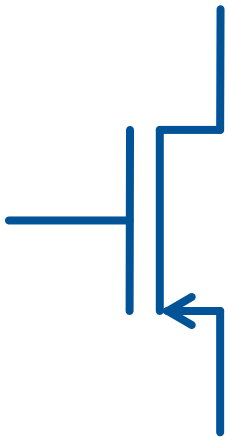
1. 講義概要
   - 日程・シラバス、試験、レポートなどなど
2. 金属と半導体
3. 半導体デバイス（基礎の基礎）
4. 半導体物性（復習）
5. pn接合（復習）

学ぼうとする3端子デバイス

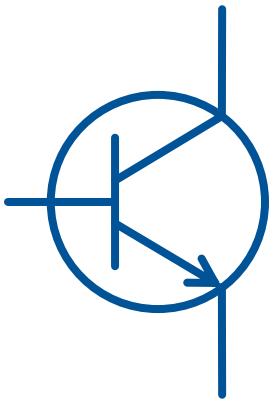
Unipolar	Bipolar
単極性	両極性
電子（または正孔）	電子と正孔
MOSFET MISFET J-FET（Junction FET）	Bipolar Tr HBT（Hetero Bipolar Tr）



nMOSFET



pMOSFET



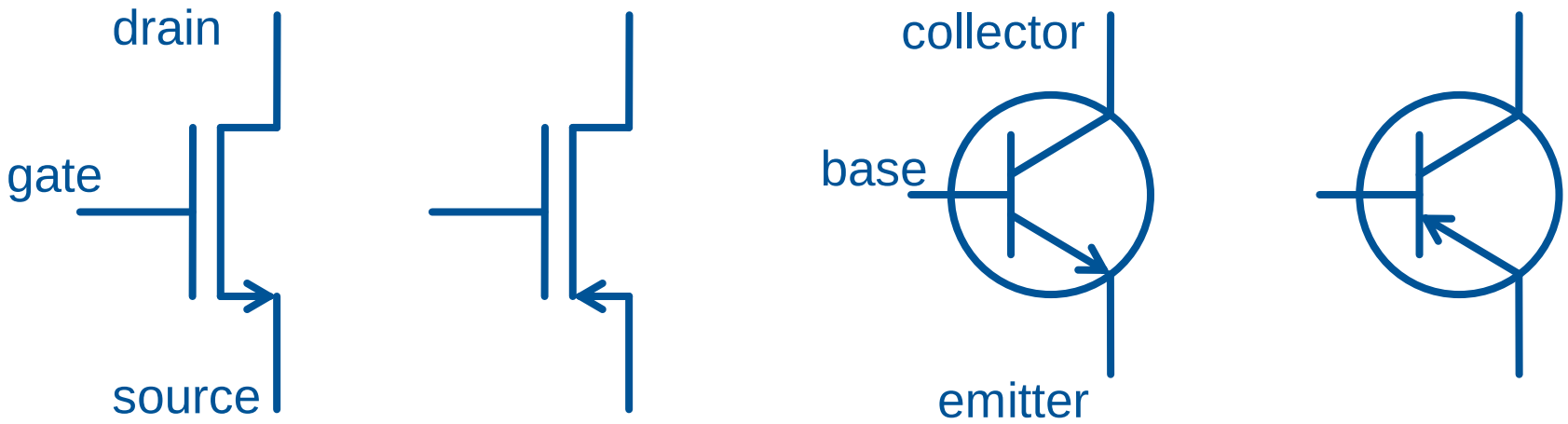
npn Bp

pnp Bp

学ぼうとする3端子デバイス

presentation
TOKYO TECH
Pursuing Excellence

Unipolar	Bipolar
単極性	両極性
電子（または正孔）	電子と正孔
MOSFET MISFET J-FET（Junction FET）	Bipolar Tr HBT（Hetero Bipolar Tr）



nMOSFET　pMOSFET　npn Bp　pnp Bp

用語

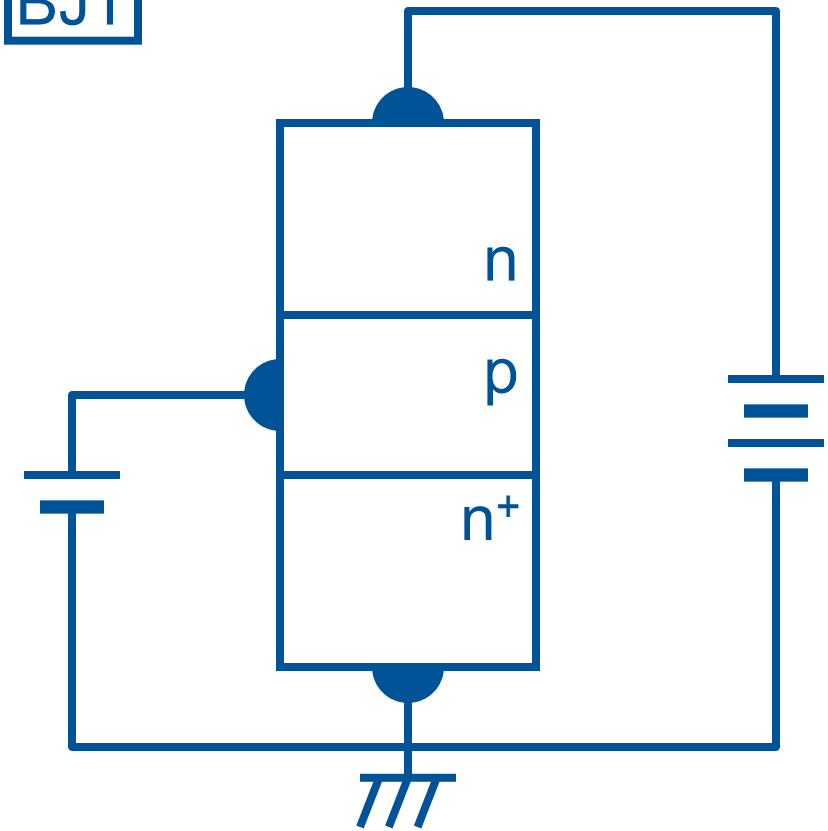
- Transistor
  - Transfer（伝達）＋Resistor(抵抗）
  - トランジスタの発明：1947年 by Bardeen, Brattain, and Shockley
  - Transistorは、Dr. John R. Pieaceによる造語.
- MOSFET
  - Metal-Oxide-Semiconductor
    金属-絶縁膜-半導体
  - Field Effect Transistor
    電界効果トランジスタ

Bipolar Transistor and MOSFET

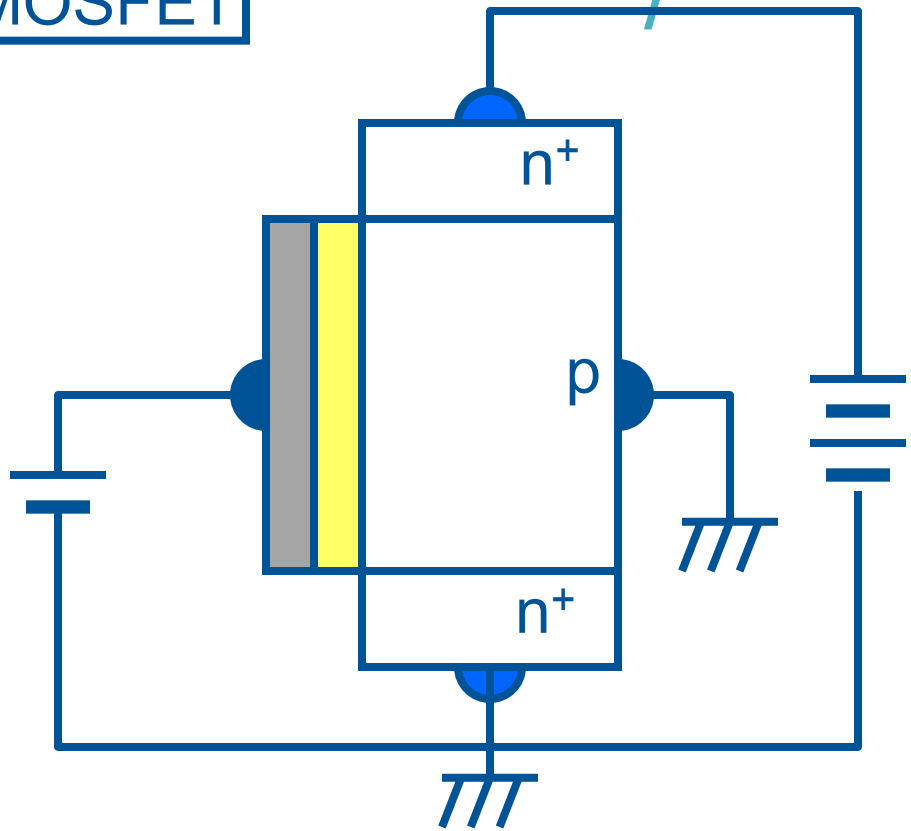
handout

TOKYO TECH
Pursuing Excellence

BJT

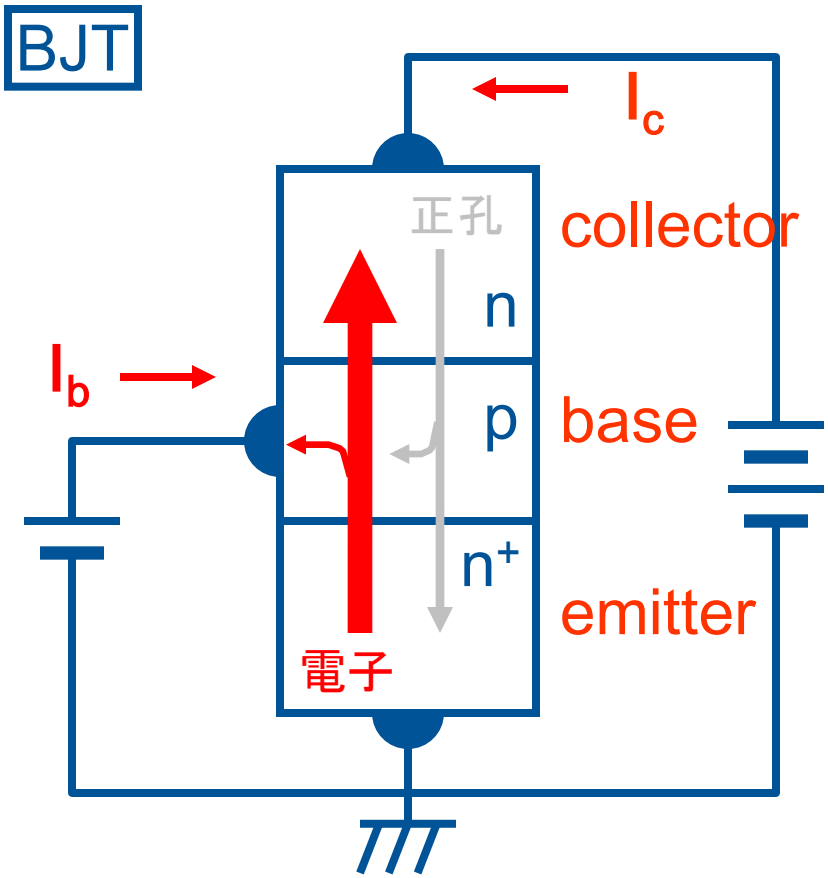


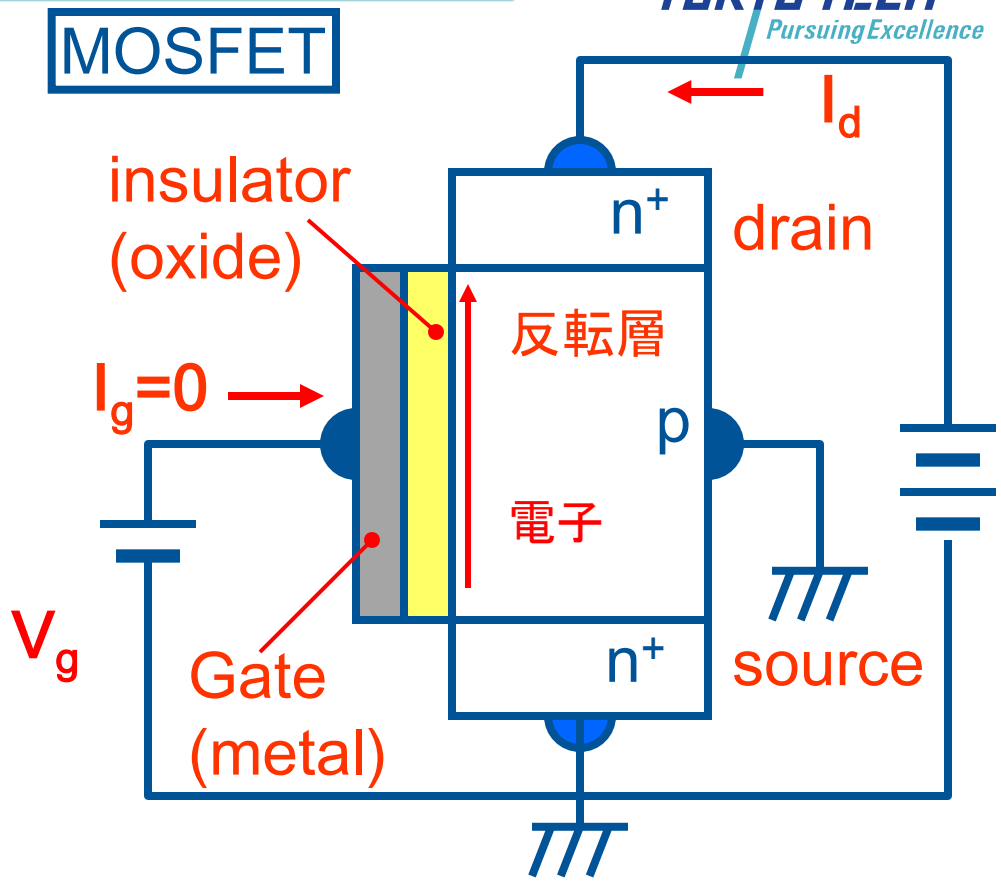
MOSFET



Bipolar Transistor and MOSFET

presentation
TOKYO TECH
Pursuing Excellence





コレクタ・エミッタ間を流れる電流I_cをベース電流I_bで制御する3端子デバイス

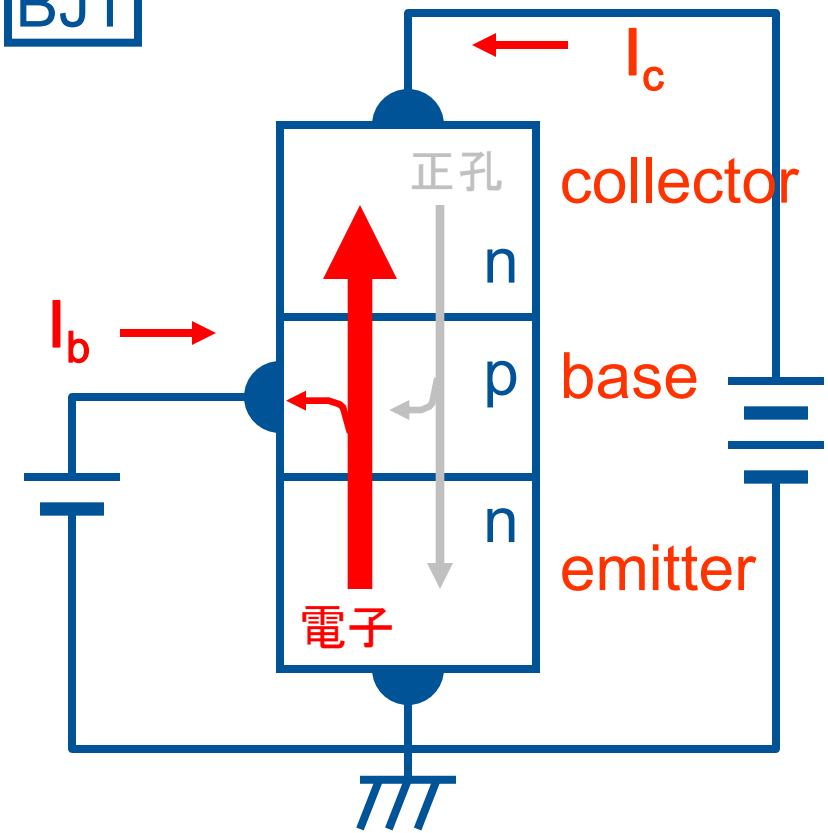
$I_c = h_{fe}\, I_b, h_{fe} > 100$

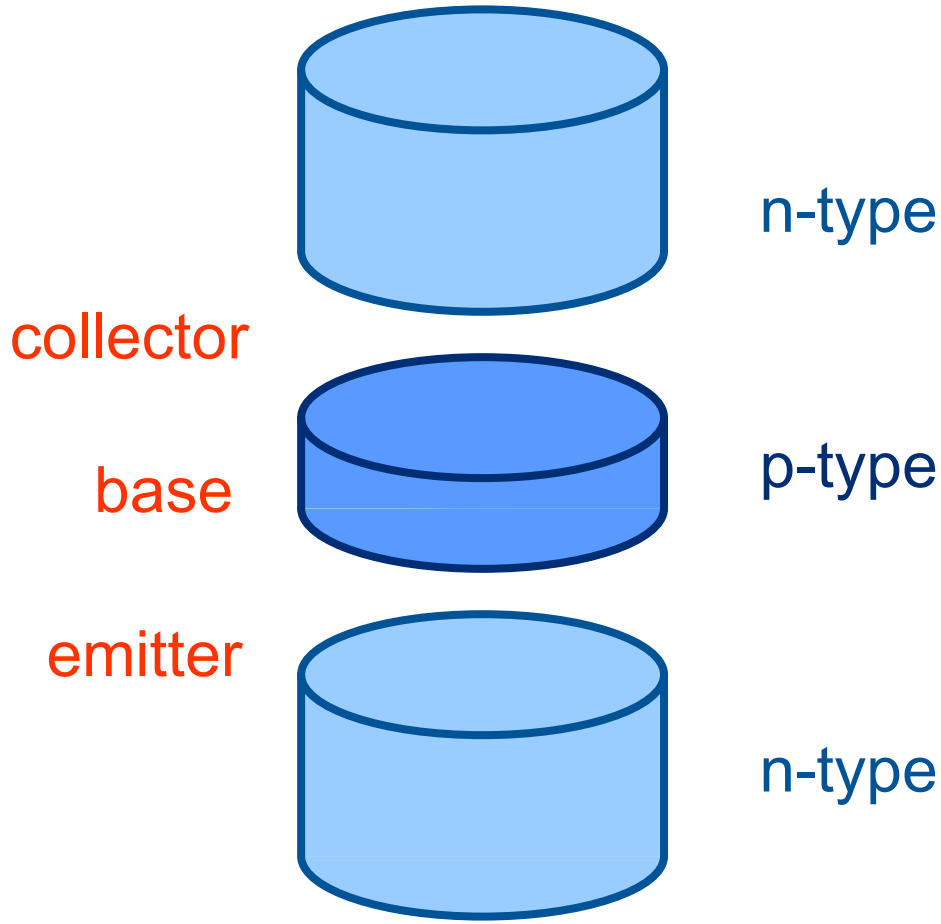
ドレイン・ソース間を流れる電流I_dをゲート電圧V_gで制御する3端子デバイス

$I_d = g_m\, V_g, g_m$:相互コンダクタンス

Bipolar Transistor and MOSFET

BJT



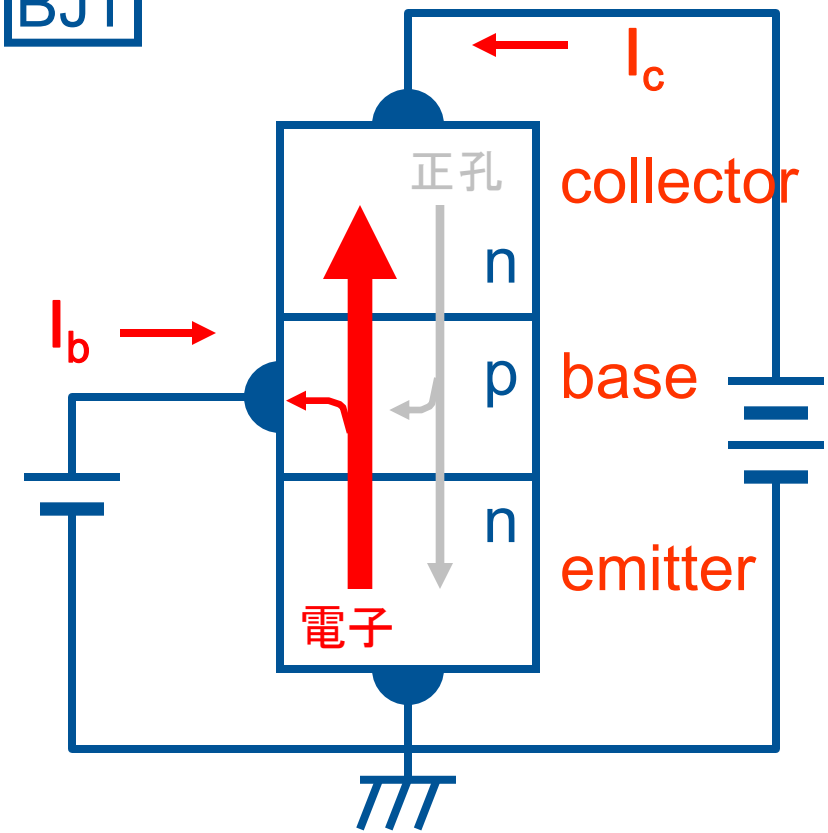


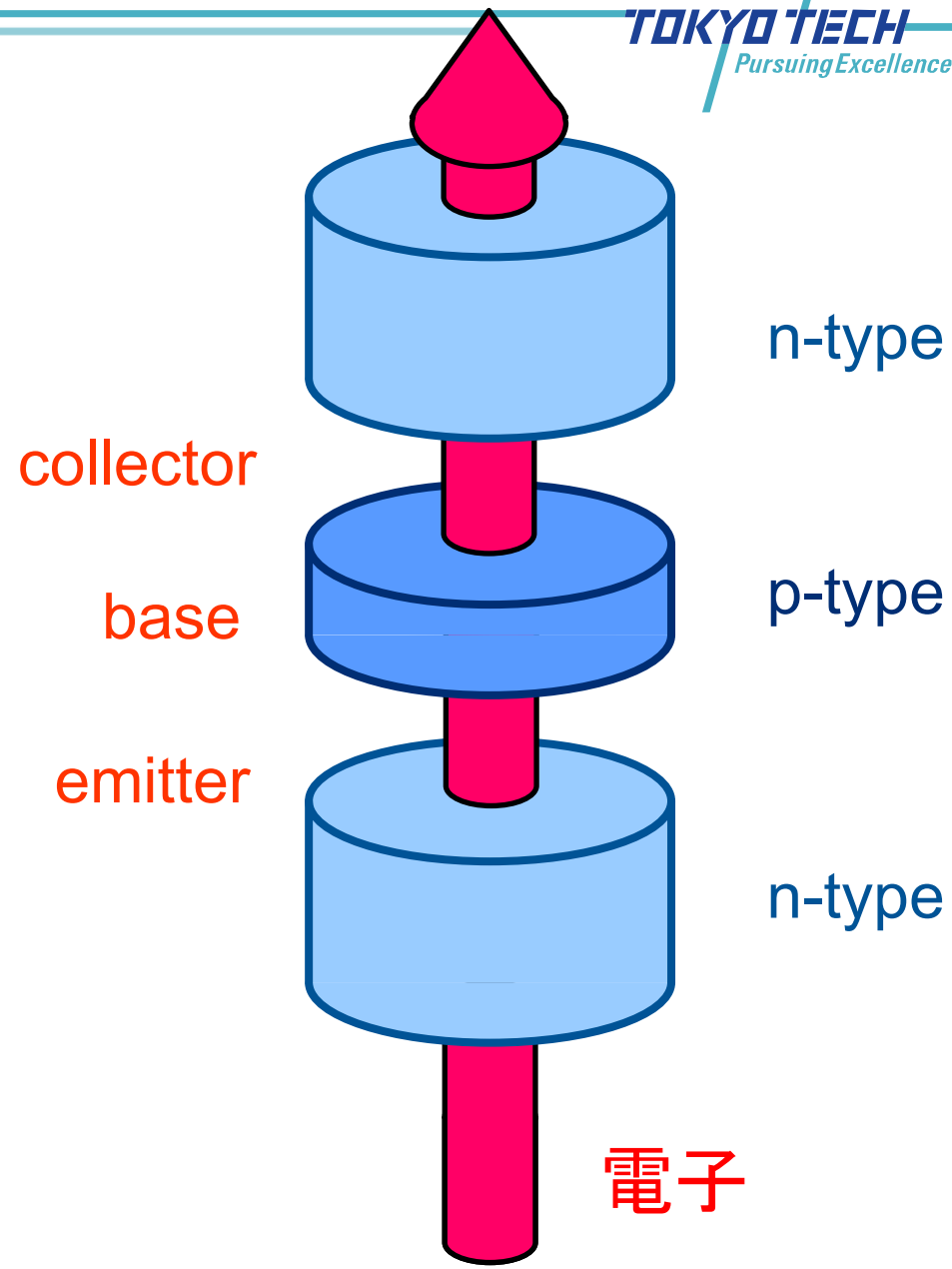
コレクタ・エミッタ間を流れる電流I_cをベース電流I_bで制御する3端子デバイス

$I_c = h_{fe}\, I_b, h_{fe} > 100$

Bipolar Transistor and MOSFET

BJT



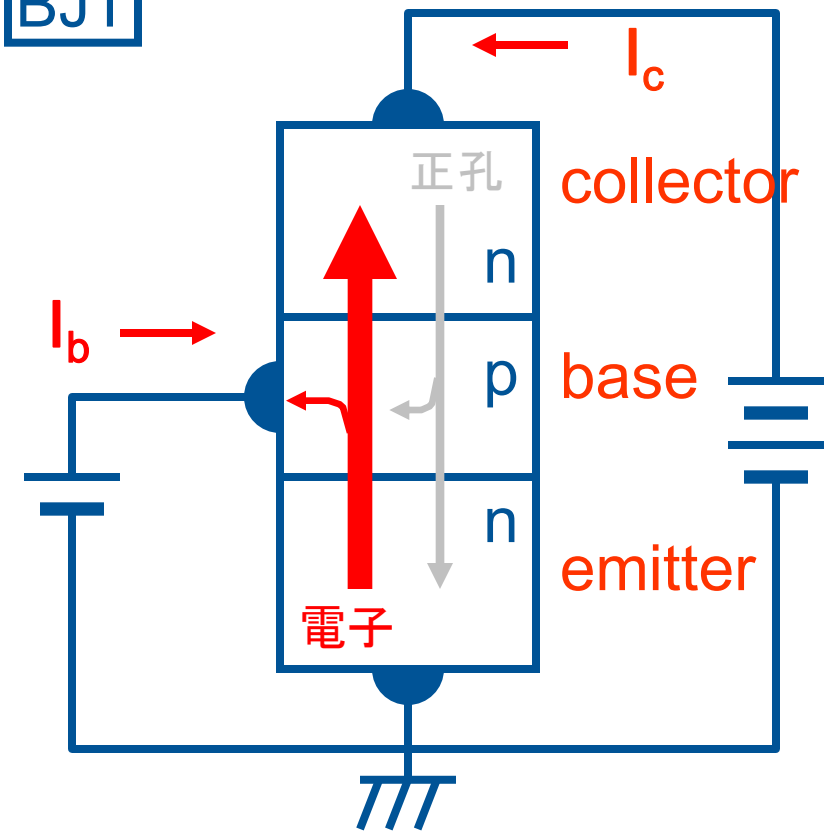


コレクタ・エミッタ間を流れる電流I_cをベース電流I_bで制御する3端子デバイス

$I_c = h_{fe}\, I_b, h_{fe} > 100$

Bipolar Transistor and MOSFET

BJT



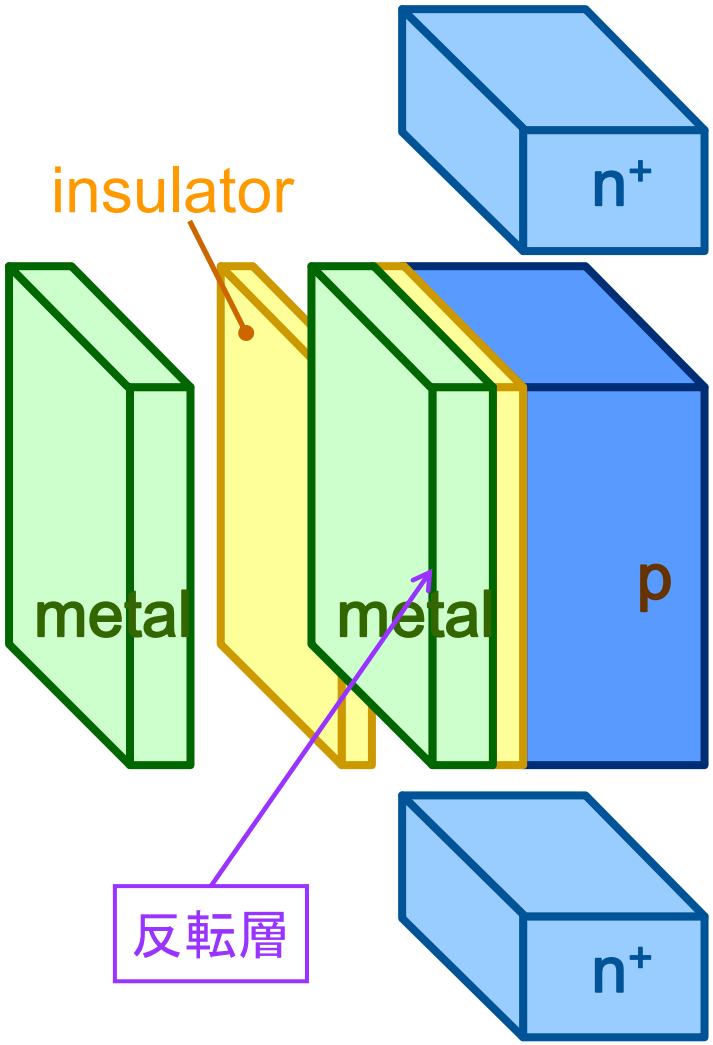
コレクタ・エミッタ間を流れる電流I_cをベース電流I_bで制御する3端子デバイス

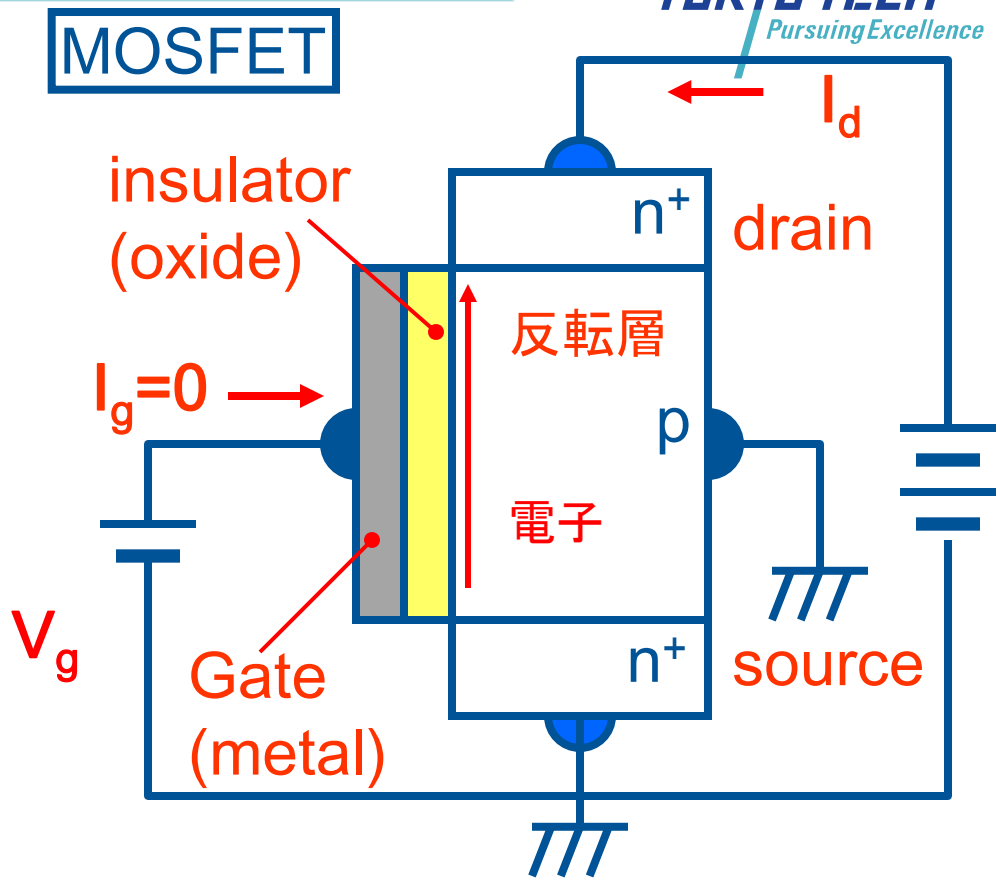
$I_c = h_{fe}\, I_b, h_{fe} > 100$

h_{fe}を大きくするには：

- **ベース電流を小さくする。**
- **電子電流について考えると、ベースに漏れる電流を小さくする。できるだけ沢山のエミッタ電流をコレクタに流す。**
- **ベース幅を薄くする。**
- **次は、電子電流成分を正孔電流に対して大きくする。エミッタのドーピング量を大きくする。コレクタを低濃度にする。**

これが理解できれば、合格です！





ドレイン・ソース間を流れる電流I_dをゲート電圧V_gで制御する3端子デバイス

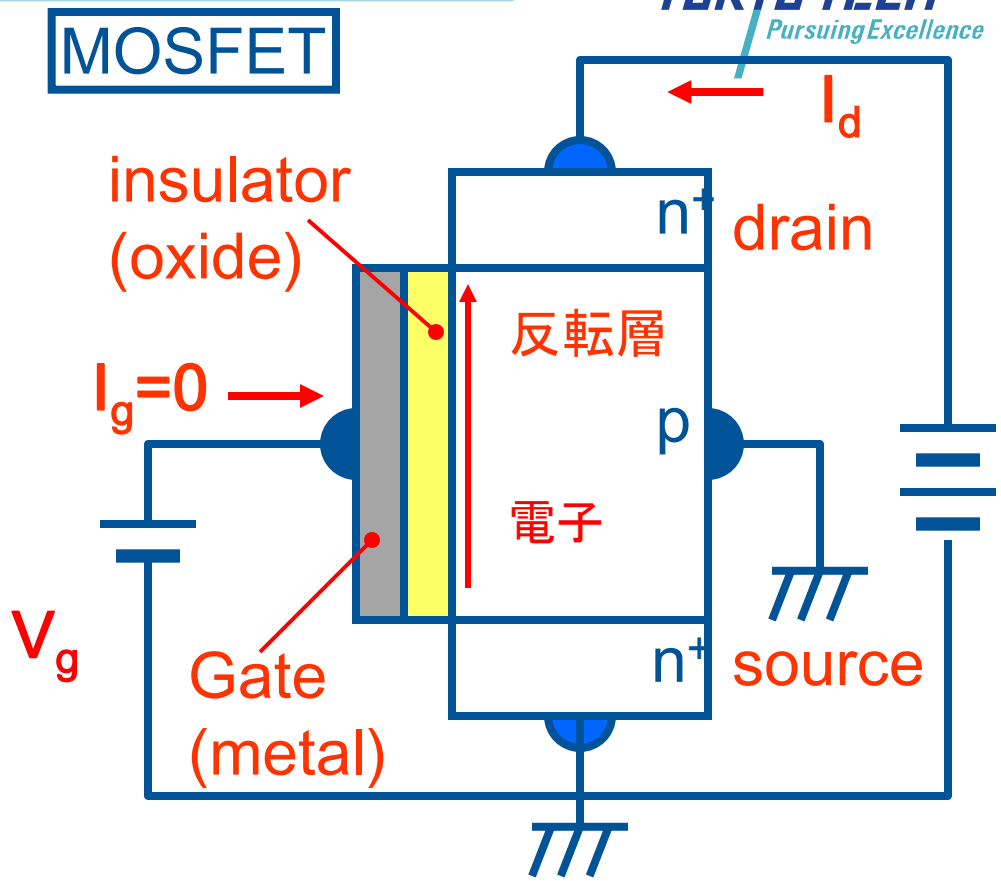
$I_d = g_m V_g$, g_m:相互コンダクタンス

g_mを大きくするには：

- 反転層を厚くする。これは不可能。
- ソースからドレインにいたる抵抗を小さくする。
- ソース・ドレインの距離を小さくする。

これを、微細化という。
微細化することが、これまでLSIの進歩（進化）させた唯一絶対の指導原理！（微細化だけとはいえ、しんどい！）

これが理解できれば、合格です！



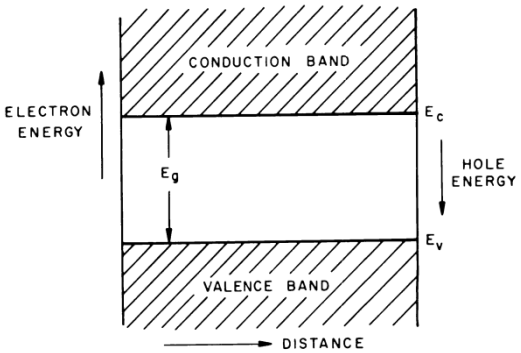
ドレイン・ソース間を流れる電流I_dをゲート電圧V_gで制御する3端子デバイス
$I_d = g_m V_g, g_m$:相互コンダクタンス

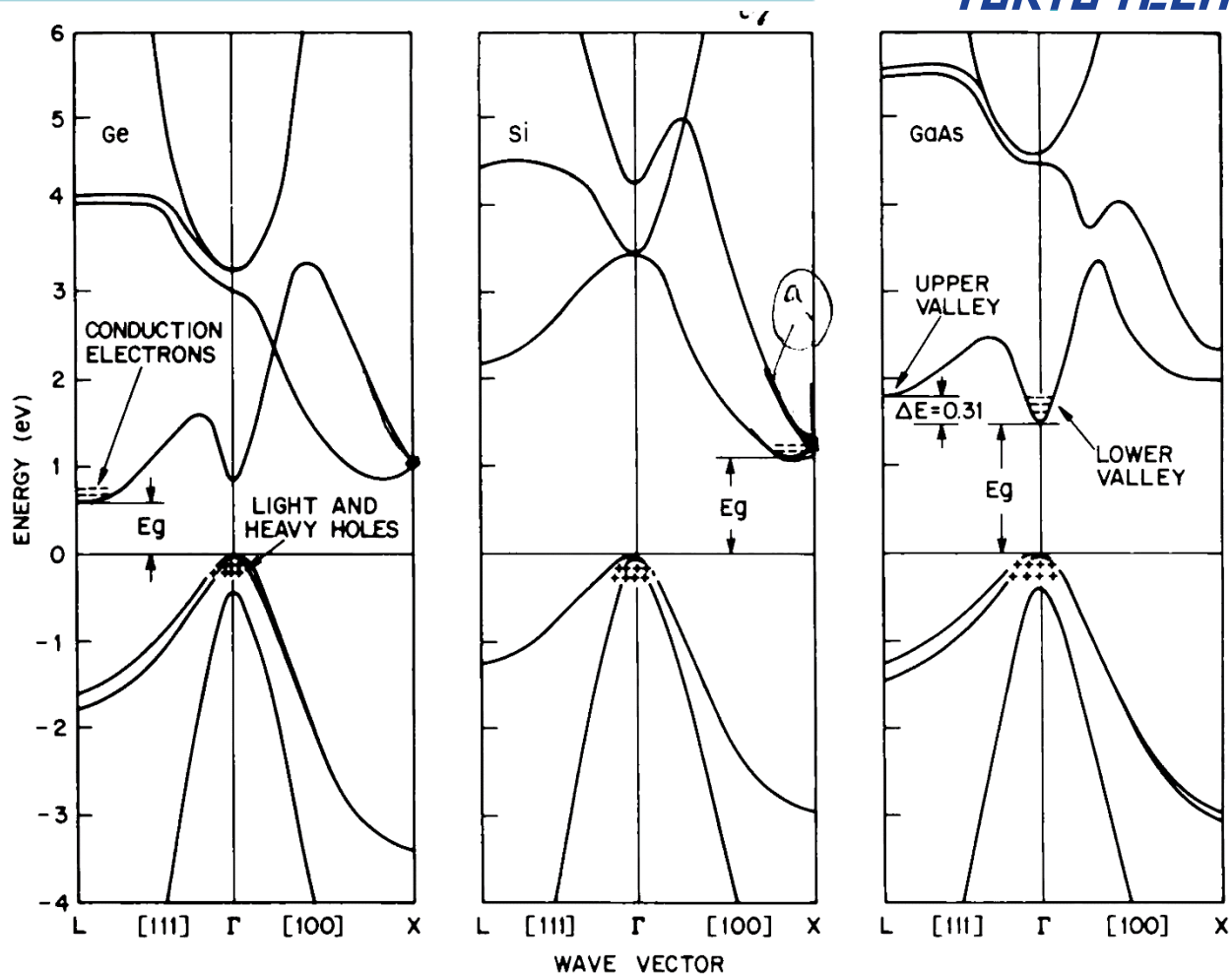
Today's agenda

TOKYO TECH
Pursuing Excellence

1. 講義概要
   - ■日程・シラバス、試験、レポートなどなど
2. 金属と半導体
3. 半導体デバイス（基礎の基礎）
4. 半導体物性（復習）
5. pn接合（復習）

Band structure





- 単純かしたバンド図
- 横軸は距離！

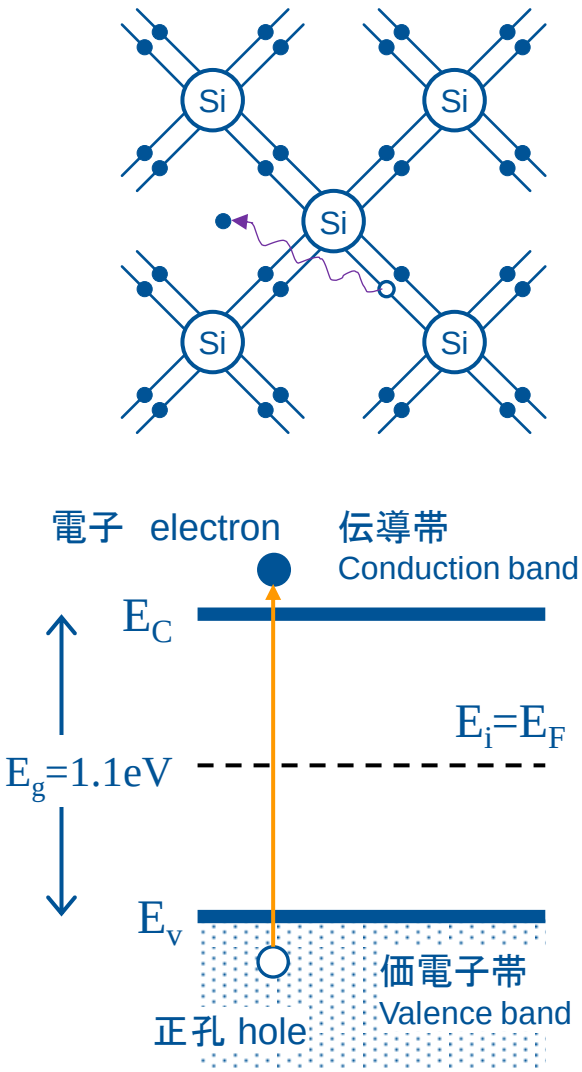
- エネルギーバンドは、三次元的に複雑な構造をしている。電子デバイスを学ぶ時は、これを単純なバンド図として論じる。
- バンド図を単純化したことで、デバイス動作の理解が容易になる。

Today's agenda

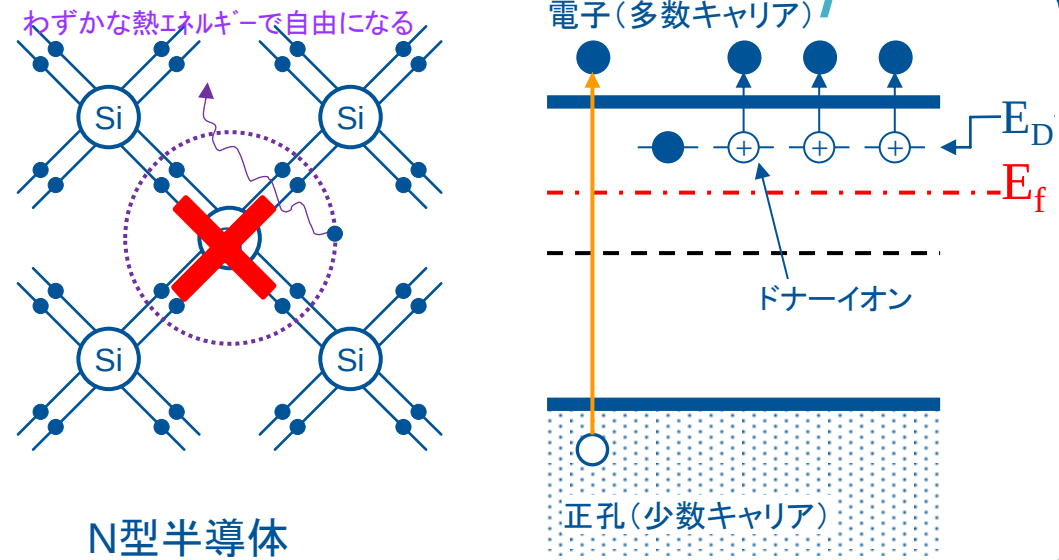
TOKYO TECH Pursuing Excellence

1. 講義概要
   - ■日程・シラバス、試験、レポートなどなど
2. 金属と半導体
3. 半導体デバイス（基礎の基礎）
4. 半導体物性（復習）
5. pn接合（復習）

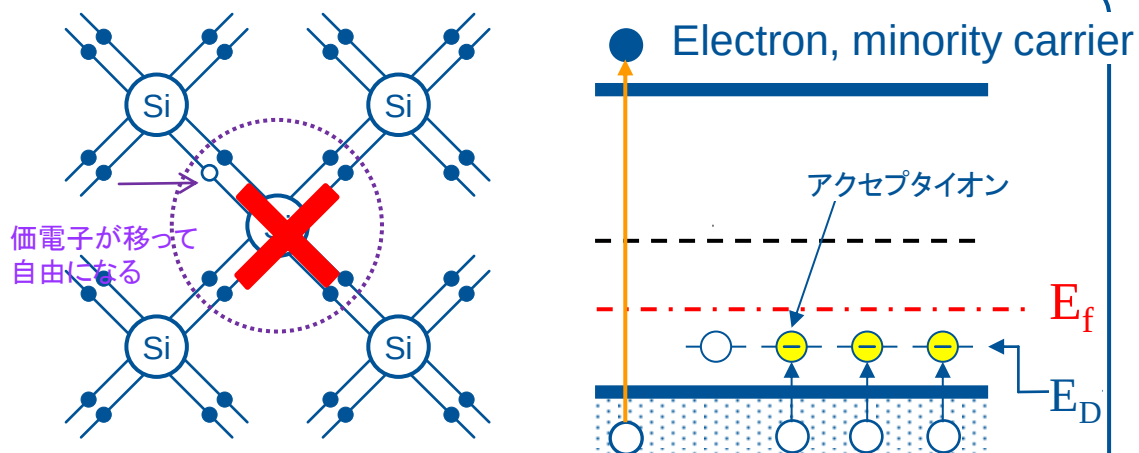
真性半導体と不純物半導体



真性半導体 intrinsic （T>0）

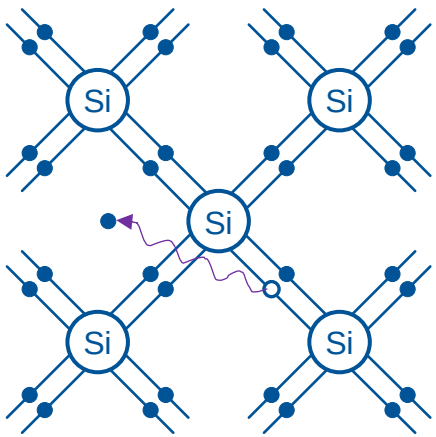


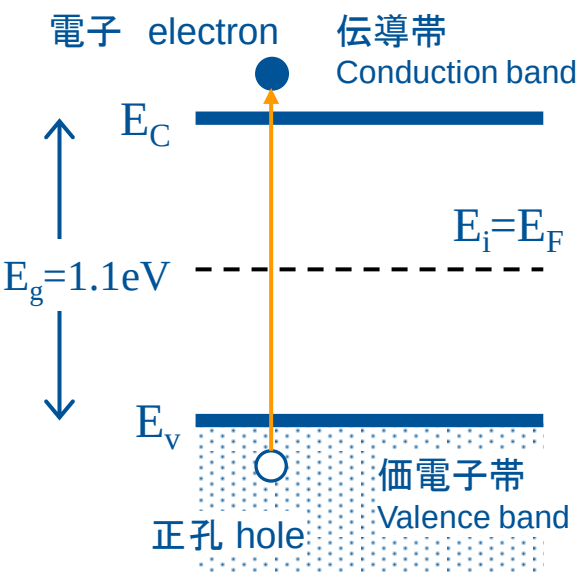
N型半導体



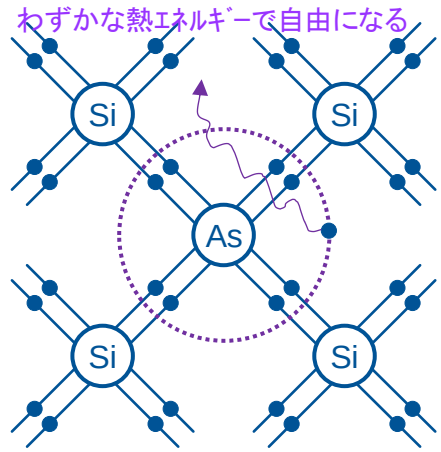
P型半導体

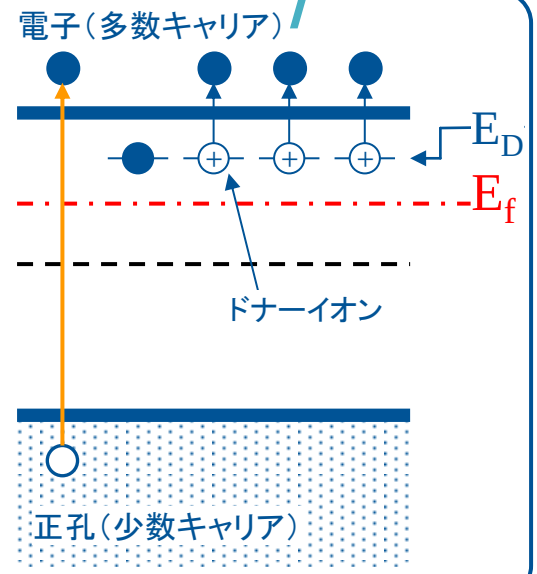
真性半導体と不純物半導体



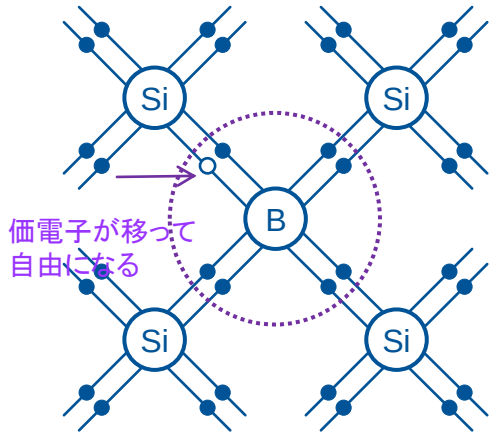


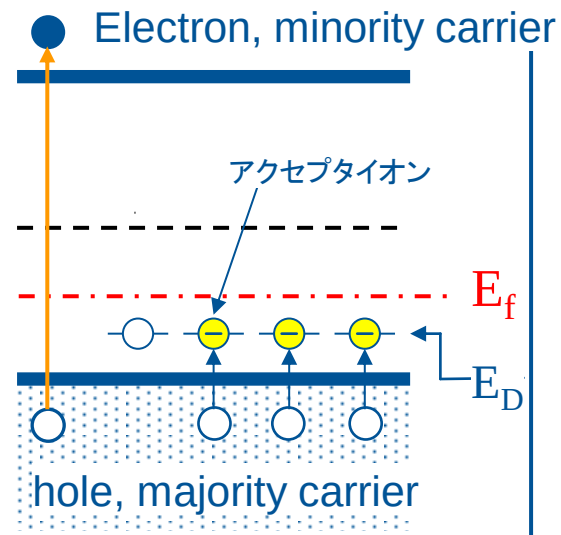
真性半導体 intrinsic （T>0）





N型半導体





P型半導体

不純物半導体

- 熱エネルギー $kT = 25.8meV$

  $k = 1.38 \times 10^{-23}$ [Joule/K]　*Boltzmann constant*

  $1\ [\mathrm{eV}] = 1.602 \times 10^{-19}$[Joule]

- Band gap of Si:　$E_g{}^{Si} = 1.1\ [e\mathrm{V}]$
- 不純物準位　$|E_c - E_D|, |E_A - E_v| \approx$ 数十 meV
- 室温で、不純物順位のドナー、アクセプタ原子はほぼ全部イオン化している。

n型半導体	電子密度＝ドナー密度
p型半導体	正孔密度＝アクセプタ密度

Derivation of carrier density （参考）

TOKYO TECH Pursuing Excellence

正孔密度 = ∫(正孔の状態密度)×(正孔の分布関数)

$$p = \int_{-\infty}^{E_v} g_h(E)\cdot f_h(E)dE$$

ここで、 $g_h(E) = (4\pi/h^3)(2m_h)^{3/2}(-E-E_v)^{1/2}$

$$f_h(E) = 1 - f_e(E) = \frac{1}{1+\exp\{-(E-E_f)/kT\}}$$

$$p = N_v \cdot \frac{2}{\sqrt{\pi}} F_{1/2}\left(+\frac{E_v - E_f}{kT}\right) \approx N_v \cdot \exp\left(-\frac{E_f - E_v}{kT}\right)$$

$$N_v = 2\left(\frac{2\pi m_{dh} kT}{h^2}\right)^{3/2}, \quad m_{dh} = \left(m_{lh}^{*\,3/2} + m_{hh}^{*\,3/2}\right)^{2/3}$$

$m_{\ell h}^*$:軽い正孔、 m_{hh}^* :重い正孔

$m_{\ell h}^*/m_o = 0.16$ and $m_{hh}^*/m_o = 0.49$ for Si

$$Fermi\ Integral\ \ F_n = \int_0^{\infty} \frac{\eta^n\, d\eta}{1+exp(\eta-\eta_f)}$$

キャリア密度の導出は、「半導体物性」を復習のこと。

電子密度 = ∫(状態密度)×(分布関数)

$$n = \int_{E_c}^{\infty} g_e(E)\cdot f_e(E)dE$$

ここで、 $g_e(E) = (4\pi/h^3)(2m_e)^{3/2}(E-E_c)^{1/2}$

$$f_e(E) = \frac{1}{1+\exp\{(E-E_f)/kT\}}$$

$$n = N_c \cdot \frac{2}{\sqrt{\pi}} F_{1/2}\left(-\frac{E_c - E_f}{kT}\right) \approx N_c \cdot \exp\left(-\frac{E_c - E_f}{kT}\right)$$

$$N_c = 2\left(\frac{2\pi m_{de} kT}{h^2}\right)^{3/2} M_c,$$

$$m_{de} = \left(m_1^* m_2^* m_3^*\right)^{1/3} = \left(m_l^* m_t^{*2}\right)^{1/3}$$

M_c: 伝導体の最低エネルギー点の数

M_c=6 for Si, M_c=8 for Ge and M_c=1 for GaAs

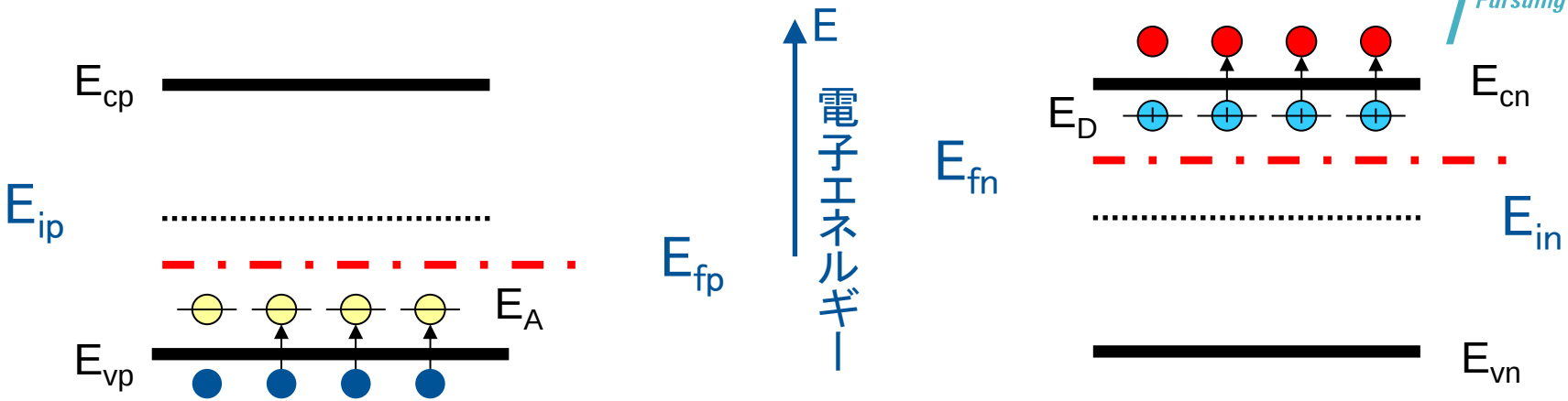
m_1^*, m_2^* and m_3^*: 楕円エネルギー面の曲率

$m_\ell^*/m_o = 0.98$ and $m_t^*/m_o = 0.19$ for Si

m_{de} and m_{dh} :状態密度有効質量

density-of-states effective mass

p形、n形半導体のキャリア密度



$$n_p = N_c \cdot \exp\left(-\frac{E_{cp} - E_{fp}}{kT}\right) \qquad n_n = N_c \cdot \exp\left(-\frac{E_{cn} - E_{fn}}{kT}\right)$$

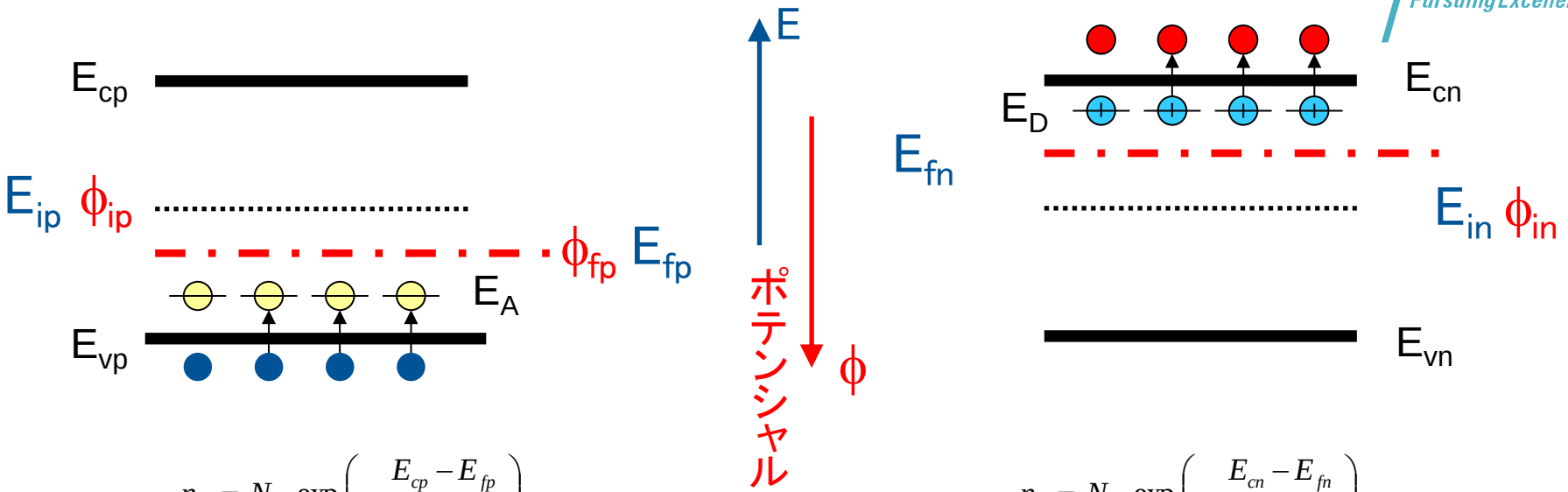
$$p_p = N_v \cdot \exp\left(-\frac{E_{fp} - E_{vp}}{kT}\right) \qquad p_n = N_v \cdot \exp\left(-\frac{E_{fn} - E_{vn}}{kT}\right)$$

- N_c, N_v, （実効状態密度 Effective Density of Function）
- エネルギー的に分布する電子の状態密度が伝導帯の底にあると考えたときの状態密度

$$n_i = \sqrt{N_c N_v} \cdot \exp\left(-\frac{E_c - E_v}{2kT}\right) = \sqrt{N_c N_v} \cdot \exp\left(-\frac{E_g}{2kT}\right) \approx 1.5 \times 10^{10} cm^{-3} \quad at\ RT$$

p形、n形半導体のキャリア密度（参考）

TOKYO TECH
Pursuing Excellence



$$n_p = N_c \cdot \exp\left(-\frac{E_{cp}-E_{fp}}{kT}\right)$$

$$p_p = N_v \cdot \exp\left(-\frac{E_{fp}-E_{vp}}{kT}\right)$$

$$n_n = N_c \cdot \exp\left(-\frac{E_{cn}-E_{fn}}{kT}\right)$$

$$p_n = N_v \cdot \exp\left(-\frac{E_{fn}-E_{vn}}{kT}\right)$$

$$n_p = n_i \exp\left(-\frac{\phi_{fp}-\phi_{ip}}{kT/q}\right) < n_i$$

$$p_p = n_i \exp\left(+\frac{\phi_{fp}-\phi_{ip}}{kT/q}\right) > n_i$$

$$n_n = n_i \exp\left(-\frac{\phi_{fn}-\phi_{in}}{kT/q}\right) > n_i$$

$$p_n = n_i \exp\left(+\frac{\phi_{fn}-\phi_{in}}{kT/q}\right) < n_i$$

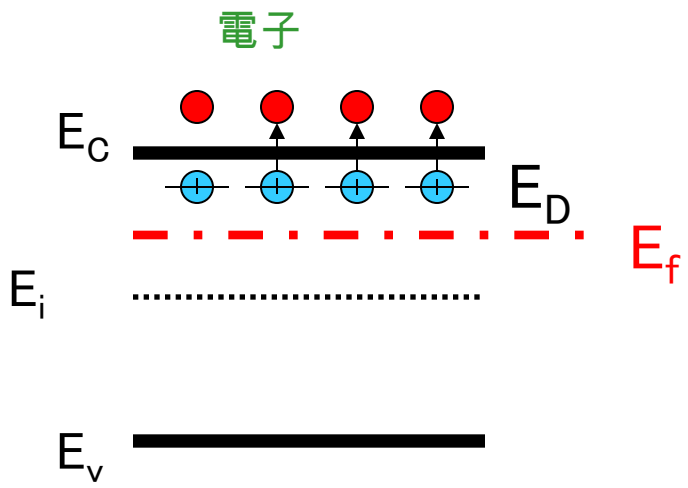
$$n_i = \sqrt{N_c N_v} \cdot \exp\left(-\frac{E_c-E_v}{2kT}\right) = \sqrt{N_c N_v} \cdot \exp\left(-\frac{E_g}{2kT}\right) \approx 1.5\times10^{10}\,cm^{-3} \quad at\ RT$$

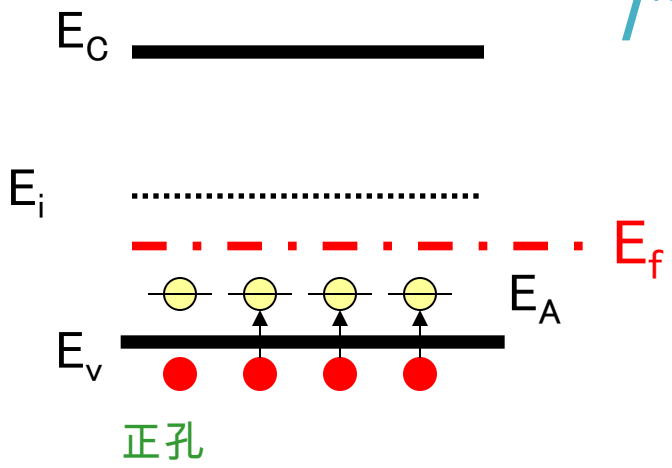
真性キャリア密度

n形半導体とp形半導体：動くものと動かないもの

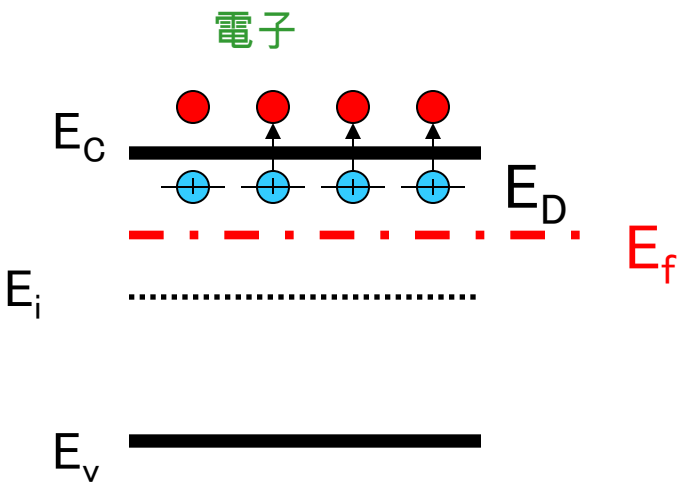
TOKYO TECH
Pursuing Excellence

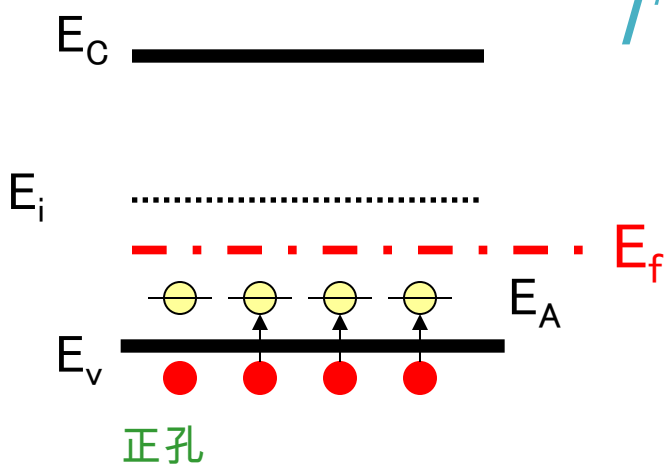
handout





n形半導体とp形半導体：動くものと動かないもの





電子、正孔：電界が存在すれば動く。

アクセプタイオン、ドナーイオン

→　動かない。

→　空間電荷を形成する。

有効質量（effective mass）

TOKYO TECH Pursuing Excellence

真空中の電子

半導体中の電子（及び正孔）

但し、有効質量のm_e*（m_h*）の電子（正孔）の電荷量は、

有効質量（effective mass）

真空中の電子

質量　$m_o = 9.1 \times 10^{-31}$ kg　をもつ荷電粒子として振舞う

半導体中の電子（及び正孔）

有効質量m*をもつ荷電粒子

（ 周期的な原子配列からなる空間ー結晶中ー）を運動するから）

Siの場合　　$m_e^* = 0.33\ m_o$　　$m_h^* = 0.55\ m_o$

但し、有効質量のm_e^*（m_h^*）の電子（正孔）の電荷量は、

$e = 1.602\ 1 \times 10^{-19}$ [C]　［真空中と同じ］

Current equation

handout

TOKYO TECH Pursuing Excellence

一次元の場合

電子電流 $J_n = \boxed{e\mu_n n E} + \boxed{eD_n \cdot \frac{dn}{dx}}$

正孔電流 $J_p = \boxed{e\mu_p p E} - \boxed{eD_p \cdot \frac{dp}{dx}}$

ドリフト電流　　拡散電流

三次元の場合

μ：移動度、D：拡散係数、n and p:キャリア濃度、E:電界強度

Current equation

presentation TOKYO TECH Pursuing Excellence

一次元の場合

電子電流 $J_n = \boxed{e\mu_n n E} + \boxed{e D_n \cdot \frac{dn}{dx}}$

正孔電流 $J_p = \boxed{e\mu_p p E} - \boxed{e D_p \cdot \frac{dp}{dx}}$

ドリフト電流　　拡散電流

三次元の場合

scalar

$$\overrightarrow{J_n} = e\,\mu_n\, n\,\vec{E} + e D_n \nabla n$$

vector　　vector　　vector

scalar, generally tensor

μ：移動度、D：拡散係数、n and p:キャリア濃度、E:電界強度

半導体を流れる電流

digression

1. ドリフト電流　drift current
2. 拡散電流　diffusion current
3. 変位電流　displacement current

$$Displacement\ current \propto \frac{\partial D}{\partial t}$$

- $\omega_d = \frac{\sigma(\text{導電率})}{\epsilon(\text{誘電率})}$
- ω_dより小さな周波数では考える必要はない。一般に電子デバイスの利用されるTHz帯程度では考える必要はない。

4. 電気磁気学の教科書から、変位電流と伝導電流の比をとればすぐにわかります。

物理量と対称性

digression

Rank of Tensor		
0	Scalar	温度、比熱
1	Vector	電界、磁界
2		応力、ひずみ、誘電率、導電率
3		圧電定数、非線形光学定数
4		弾性コンプライアンス、スティフネス

M階のテンソルとn階のテンソルの関係を表すのは(m+n)階のテンソル。

$$\begin{pmatrix} J_1 \\ J_2 \\ J_3 \end{pmatrix} = \begin{pmatrix} \sigma_{11} & \sigma_{12} & \sigma_{13} \\ \sigma_{21} & \sigma_{22} & \sigma_{23} \\ \sigma_{31} & \sigma_{32} & \sigma_{33} \end{pmatrix} \begin{pmatrix} E_1 \\ E_2 \\ E_3 \end{pmatrix}$$

１階のテンソル（電界）と１階のテンソル（電流）の関係を表す導電率は、２階のテンソルである。パラメータは９つ！

物理量と対称性

digression

- 導電率σは、2階のテンソル
  - ■パラメータは9つ。（一般的にはスカラではない）
- 導電率テンソルは、一般に対称テンソル（$\sigma_{ij} = \sigma_{ji}$）← $P = \boldsymbol{E} \cdot \boldsymbol{J} = \boldsymbol{J} \cdot \boldsymbol{E}$ より証明可。
- 結晶の対称性を考慮すると、Siでは対角要素しか残らない

立方晶系	六方晶系
● 面心立方格子 ● 体心立方格子 ● ダイヤモンド構造 ● Zinc Blende構造、 $\begin{pmatrix} \sigma & 0 & 0 \\ 0 & \sigma & 0 \\ 0 & 0 & \sigma \end{pmatrix}$	$\begin{pmatrix} \sigma_{11} & 0 & 0 \\ 0 & \sigma_{22} & 0 \\ 0 & 0 & \sigma_{22} \end{pmatrix}$

Einstein's relation （復習）

TOKYO TECH Pursuing Excellence

- キャリア濃度がBoltzmann分布で表現されるとき移動度と拡散係数の間には下記の関係がある。

$$D = \frac{kT}{q}\mu$$

重要なのはここだけ！

- キャリア濃度がFermi分布で表現されるとき移動度と拡散係数の間には下記の関係がある。

Digression!

$$D = \left[\frac{kT}{q}\mu\right] \times \frac{F_{1/2}(\varepsilon_f)}{F_{-1/2}(\varepsilon_f)},$$

$$where\ \ F_j(\varepsilon_f) = \frac{1}{j!}\int_0^\infty \frac{x^j\,dx}{1+\exp(x-\varepsilon_f)}$$

導出（半導体物性の講義参照））

1. 電流の式で、電流＝０とする。

$$J_n = e\mu_n nE + eD_n \cdot \frac{dn}{dx} = 0$$

2. キャリア濃度の式で、ポテンシャルφが x の関数であると考える。

3. 電流の式で、電流＝０とする。

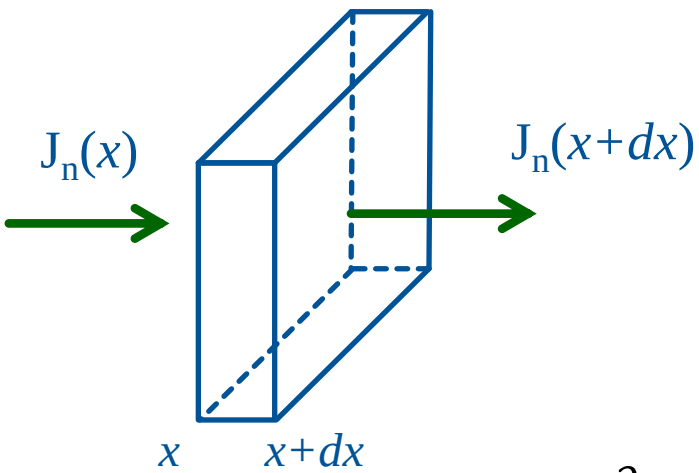
$$n = n_i \exp\left(-\frac{\phi_f - \phi_i(x)}{kT/q}\right)$$

4. このとき、電界強度Eとポテンシャルφの間に次の関係があるとする。

$$E = -\frac{d\varphi(x)}{dx}$$

Continuity equation キャリア連続の式

（復習）半導体物性を参照

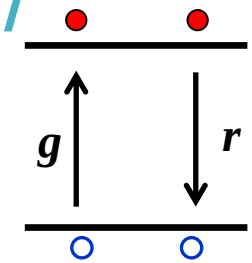


- キャリアの連続: $\dfrac{\partial n}{\partial t}$

1. 位置xで微小領域dxに流れ込む電子数（電流）
2. 位置x+dxで流出する電子数（電流）
3. 微小領域dx内で発生（生成）する電子数
4. 微小領域dx内で再結合（消滅）する電子数

- 1～4がバランスすること。

- 生成・再結合分



$$\frac{\partial n}{\partial t} = g - r$$

$$= g - \frac{n - n_o}{\tau_e} = g - \frac{\Delta n}{\tau_e}$$

n：電子密度、n_o：平衡時の電子密度
Δn：過剰（小数）電子密度

- 電流による成分

$$\frac{\partial n}{\partial t} = +\frac{1}{q}\frac{J_n(x+dx) - J_n(x)}{dx}$$

$$= +\frac{1}{q}\frac{d\,J_n(x+dx)}{dx}$$

$$= \frac{d}{dx}\left\{\mu_n\, n(x)\, E(x) + D_n \cdot \frac{d\,n(x)}{dx}\right\}$$

$$= \mu_n \frac{d}{dx}\{\, n(x)\, E(x)\} + D_n \cdot \frac{d^2\, n(x)}{dx^2}$$

一般に、電子密度、電界は位置（x）の関数

Continuity equation キャリア連続の式

TOKYO TECH Pursuing Excellence

● 電子

$$\frac{\partial n(x)}{\partial t} = g - \frac{n(x) - n_o}{\tau_e} + \mu_n \frac{d}{dx}\{n(x)\,E(x)\} + D_n \cdot \frac{d^2\,n(x)}{dx^2}$$

● 正孔

$$\frac{\partial p(x)}{\partial t} = g - \frac{n(x) - n_o}{\tau_h} + \mu_h \frac{d}{dx}\{p(x)\,E(x)\} + D_h \cdot \frac{d^2\,p(x)}{dx^2}$$

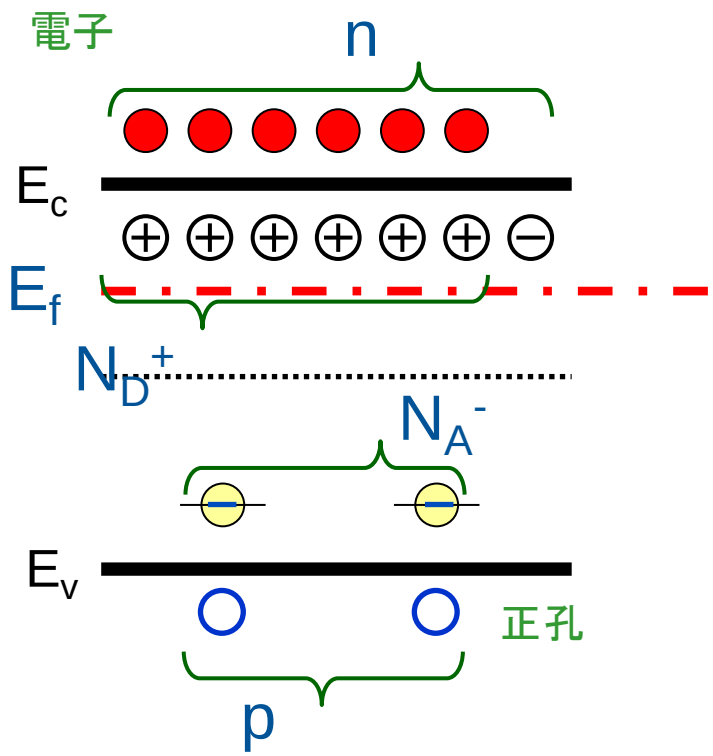
↑ 生成（発生） generation

↑ 消滅（再結合） recombination

↑ ドリフト電流 Drift current

↑ 拡散電流 Diffusion current

Poisson's Equation



N_D : N形不純物ﾄﾞｰﾋﾟﾝｸﾞ密度
N_A : P形不純物ﾄﾞｰﾋﾟﾝｸﾞ密度
N_D^+ : ｲｵﾝ化ﾄﾞﾅｰ密度
N_A^- : ｲｵﾝ化ｱｸｾﾌﾟﾀ密度
p : 正孔密度
n : 電子密度

Poison's equation

$$\nabla^2 \varphi(x,y,z) = -\frac{\rho(x,y,z)}{\varepsilon}$$

ρ(x): 電荷密度

$$\rho(x) = q(\underbrace{N_D^+ - N_A^-}_{\text{固定電荷}} \underbrace{+ p - n}_{\text{可動キャリア}})$$

一般的には、N_D^+, N_A^-, p, nは場所の函数となる。

半導体中の電子・正孔の運動を記述する。

1. ポアソンの方程式 Poisson’s equation
2. 電流の式 Current equation
3. 連続の式 Continuous equation
4. キャリア分布の式 Carrier distribution

- これらの式を利用すれば、電子デバイス動作は記述できる。
- デバイスシミュレータ（Device simulator）は、これらの式を数値的に解いている。

Today's agenda

TOKYO TECH Pursuing Excellence

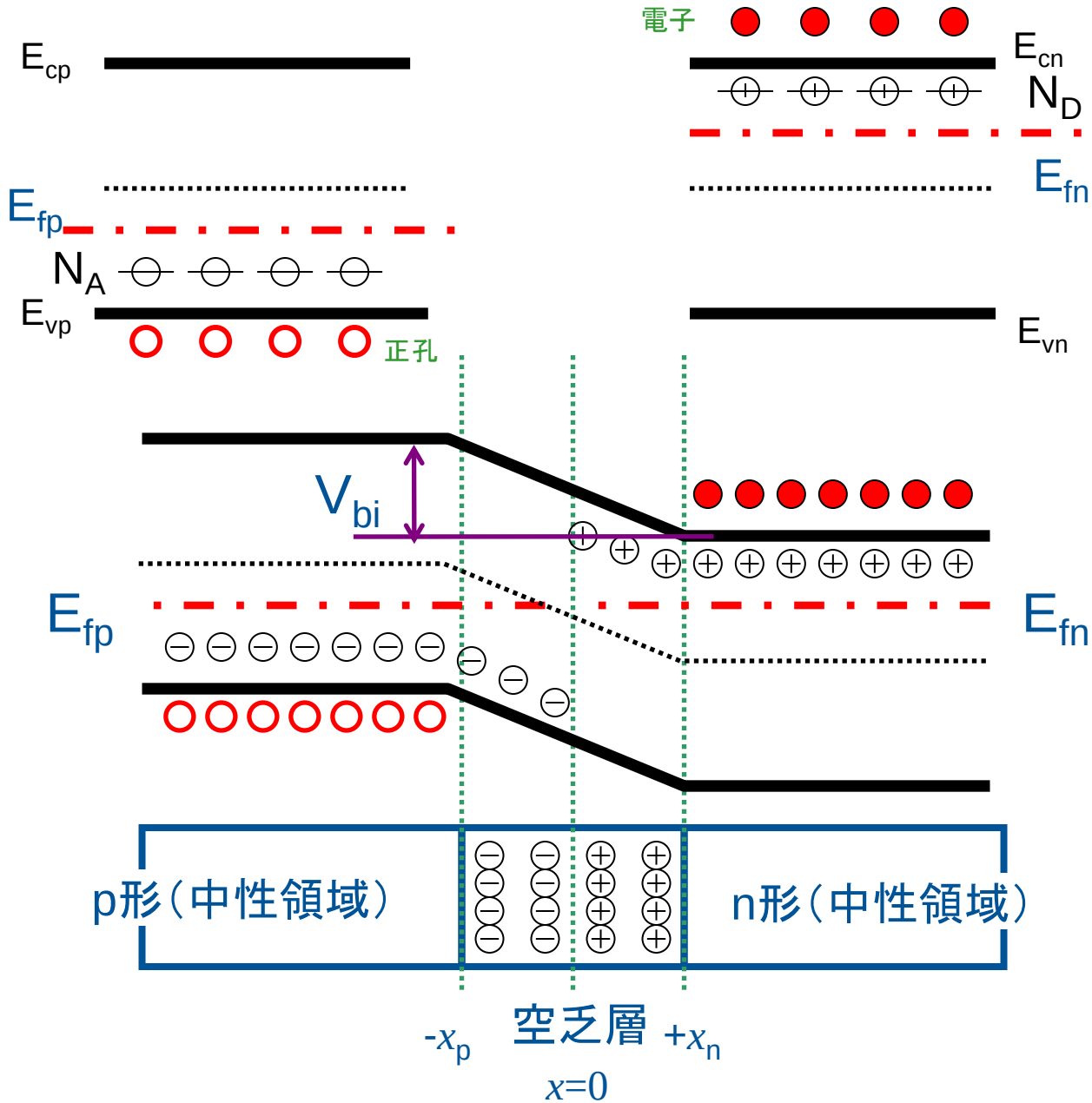
1. 講義概要
   - ■日程・シラバス、試験、レポートなどなど
2. 金属と半導体
3. 半導体デバイス（基礎の基礎）
4. 半導体物性（復習）
5. pn接合（復習）

Today's agenda

TOKYO TECH Pursuing Excellence

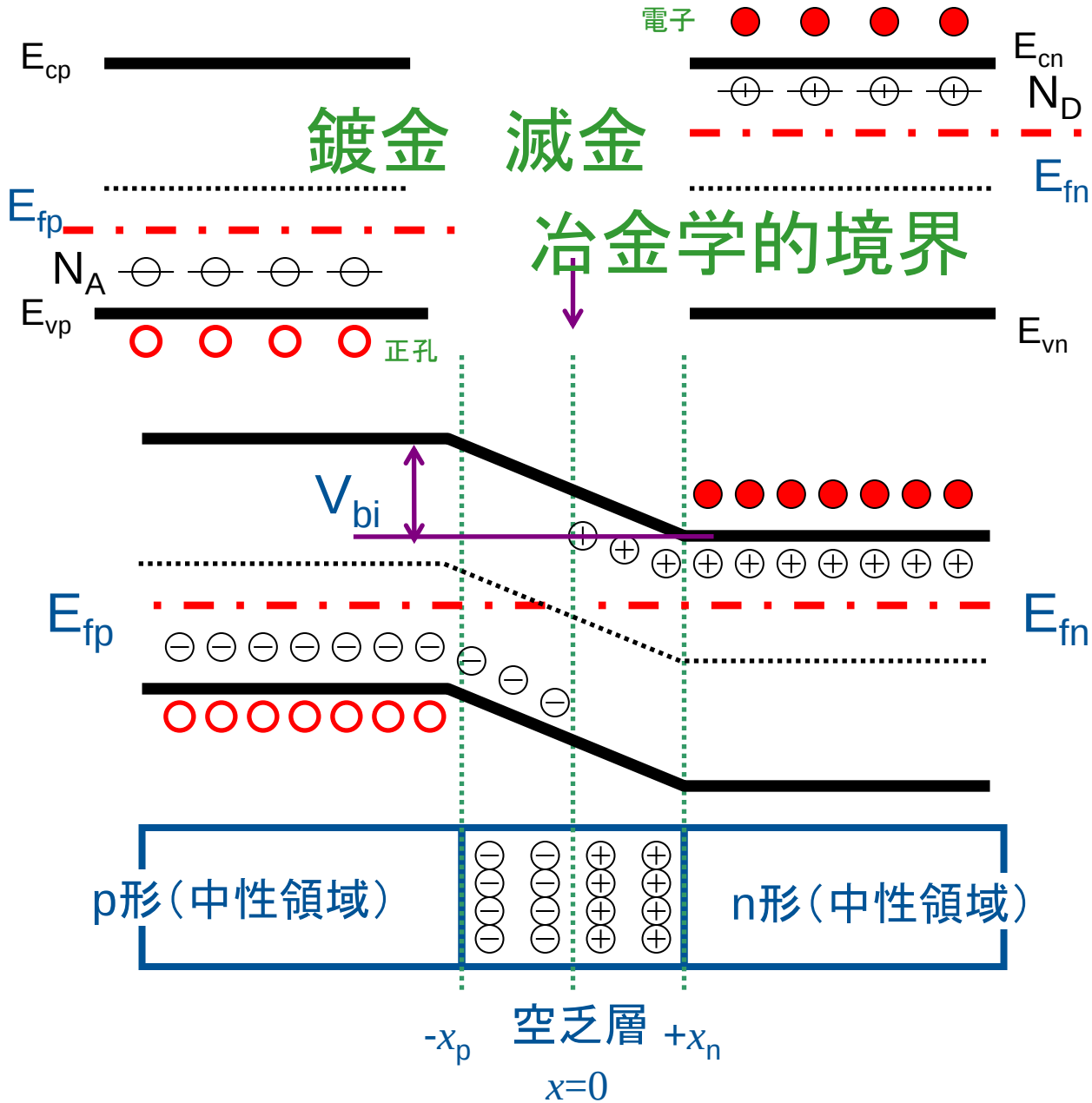
1. 講義概要
   - ■日程・シラバス、試験、レポートなどなど
2. 金属と半導体
3. 半導体デバイス（基礎の基礎）
4. 半導体物性（復習）
5. pn接合（復習）

pn接合　pn junction



1. p形とn形半導体を接合する。P形の正孔はn形へ、n形の電子はp形半導体へ移動し、界面には電位差が生じる。
2. p形、n形半導体のフェルミ準位が一致するところで平衡に達する。（$E_{fn}=E_{fp}$）
3. その電位差：拡散電位（Diffusion potential）
4. 界面の電子、正孔が出払った領域：空乏層（Depletion layer, depletion region）

pn接合　pn junction



1. p形とn形半導体を接合する。P形の正孔はn形へ、n形の電子はp形半導体へ移動し、界面には電位差が生じる。
2. p形、n形半導体のフェルミ準位が一致するところで平衡に達する。（$E_{fn}=E_{fp}$）
3. その電位差：拡散電位（Diffusion potential）
4. 界面の電子、正孔が出払った領域：空乏層（Depletion layer, depletion region）

拡散電位 built-in voltage

TOKYO TECH Pursuing Excellence

- 拡散電位 $$\Phi_{bi}(or\ \ V_{bi}) = \frac{kT}{q} log_e \frac{N_a N_d}{{n_i}^2}$$

真性キャリア密度 (intrinsic carrier density for Si)

$n_i = 1.5 \times 10^{10} [cm^{-3}]$ at room temperature

Digression：式を見る限り、ドーピング量Na、Ndを増やせば拡散電位はいくらで大きくなる。上限はあるのだろうか？

拡散電位 built-in voltage

presentation
TOKYO TECH
Pursuing Excellence

- 拡散電位 $\Phi_{bi}(or\ \ V_{bi}) = \frac{kT}{q} log_e \frac{N_a N_d}{{n_i}^2}$

真性キャリア密度 (intrinsic carrier density for Si)

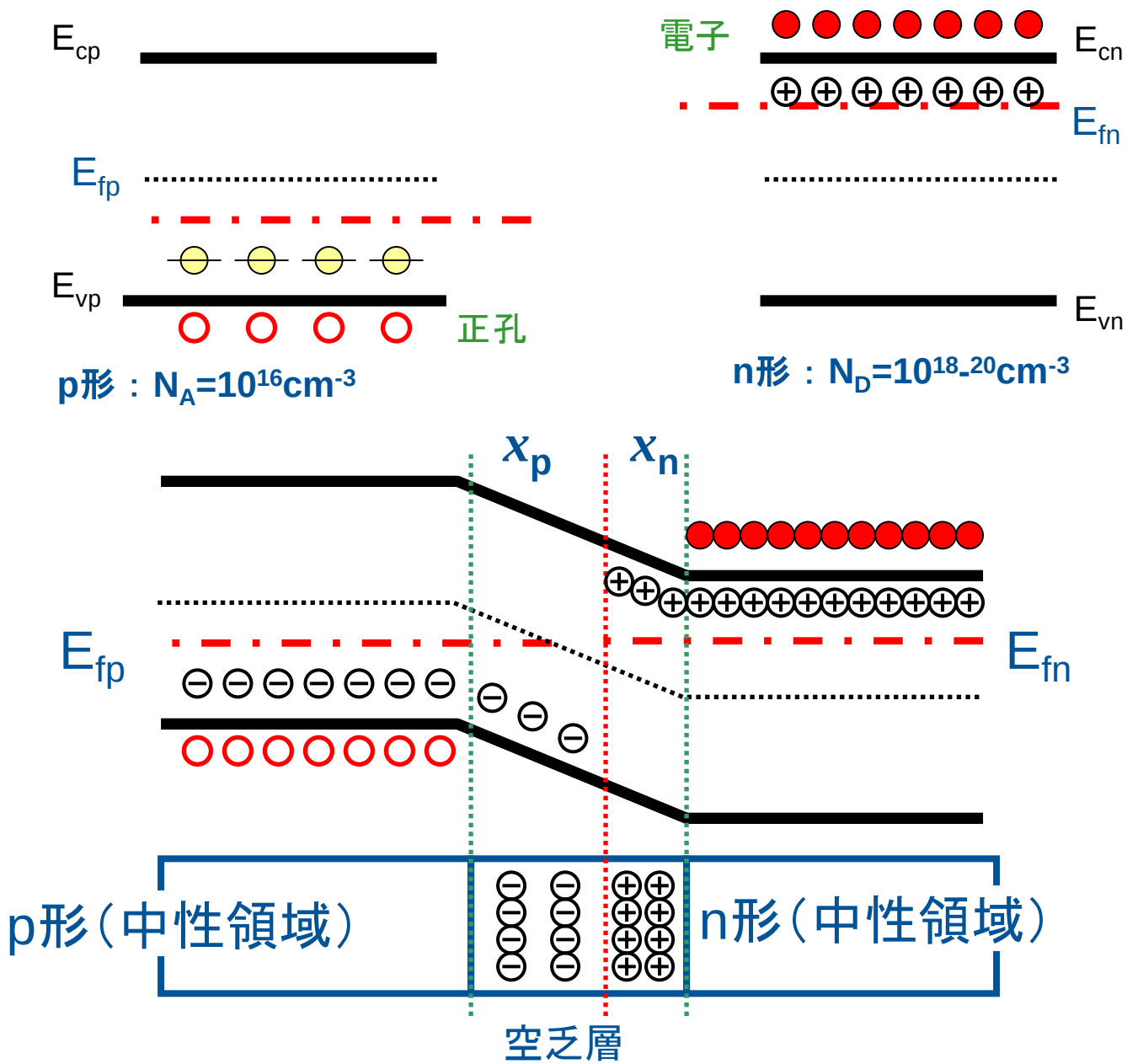
$n_i = 1.5 \times 10^{10} [cm^{-3}]$ at room temperature

- $N_a = N_d = 10^{16} [cm^{-3}] \Rightarrow \ \Phi_{bi} = 0.69[\mathrm{V}]$
- $N_a = 10^{16} [cm^{-3}]\ and\ \ N_d = 10^{18} [cm^{-3}]$

$$\Rightarrow \Phi_{bi} = 0.81[\mathrm{V}]$$

Digression：式を見る限り、ドーピング量Na、Ndを増やせば拡散電位はいくらで大きくなる。上限はあるのだろうか？

ちょっとした応用問題　n⁺p接合



空乏層は低濃度側にのびる。

$$\frac{x_n}{x_p}=\frac{N_a}{N_d}$$

上記の例では、

$$x_p = 0.3\mu m$$

$$x_n = 0.3/100\ \mu m$$

pn接合　pn junction

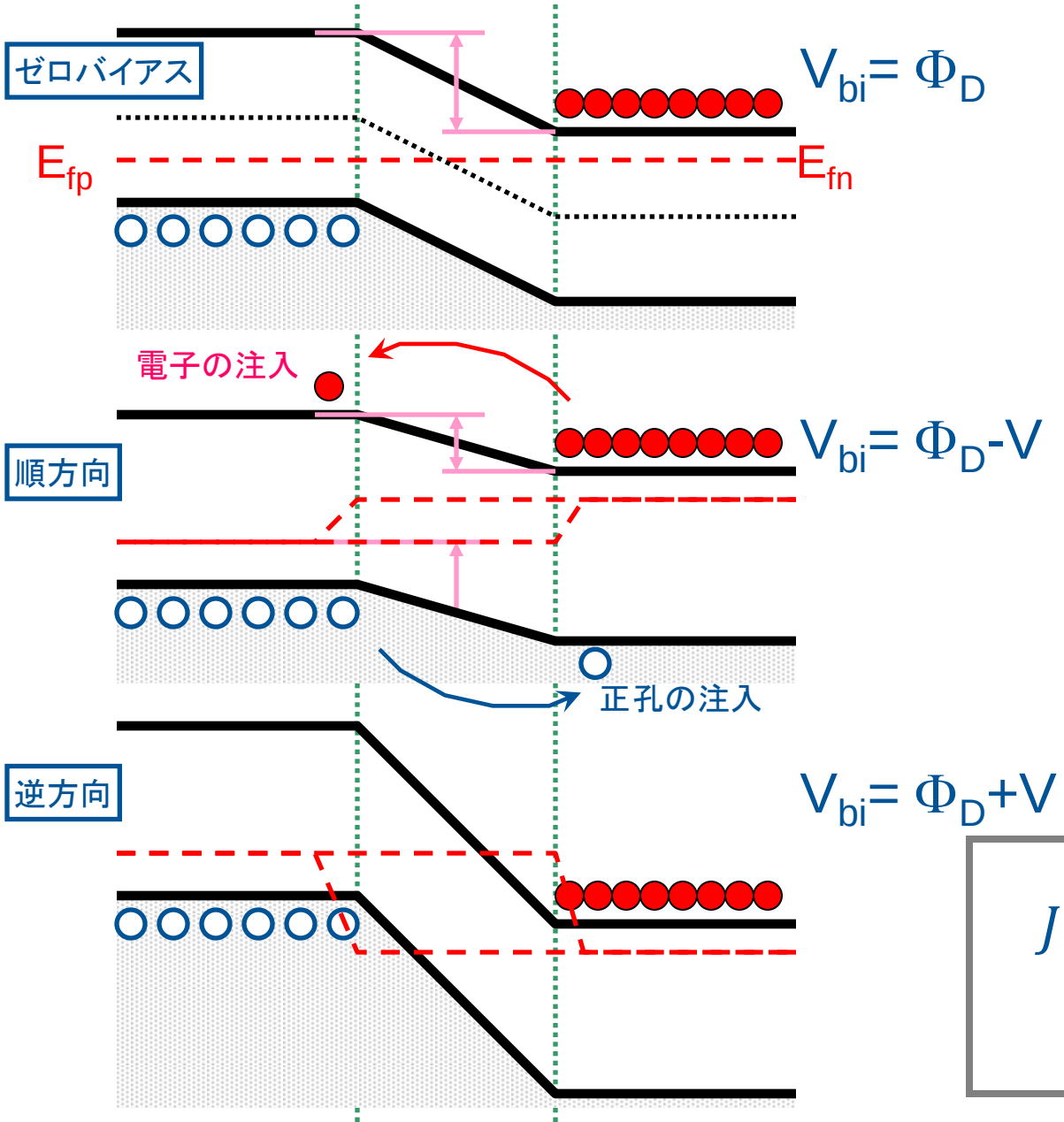
TOKYO TECH Pursuing Excellence

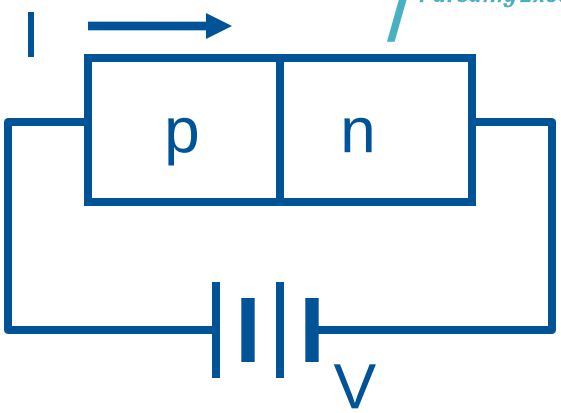
仮 定

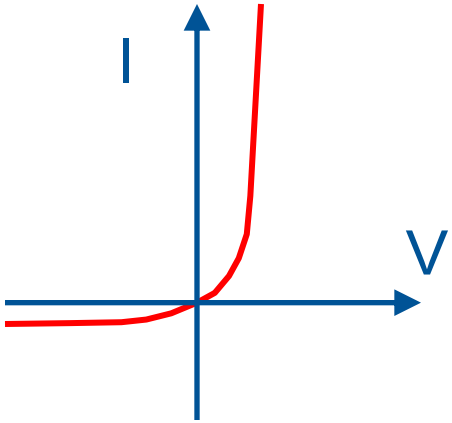
1. 急峻な階段接合。印加された電圧はすべて空乏層に印加される。
   - 空乏層以外に電界は存在しない。
2. 空乏層を介して、Boltzmannの関係が成立する。
3. 注入されたキャリアは多数キャリアに比較して少ない。（低注入条件）
4. 空乏層において、生成再結合はないとする。
   - 空乏層で正孔電流、電子電流は一定。

- 導出は「半導体物性」参照。バイポーラトランジスタの基本となるので、よく復習しておくこと。
- pn接合ならびにバイポーラトランジスタの電流の式は、2階の線形微分方程式に非常に良い演習問題であるので、一度は自分でトレースすることを強く奨める。

Current-voltage characteristics of pn junction







$$J = J_o \left\{ exp\left(\frac{qV}{nkT}\right) - 1 \right\}$$

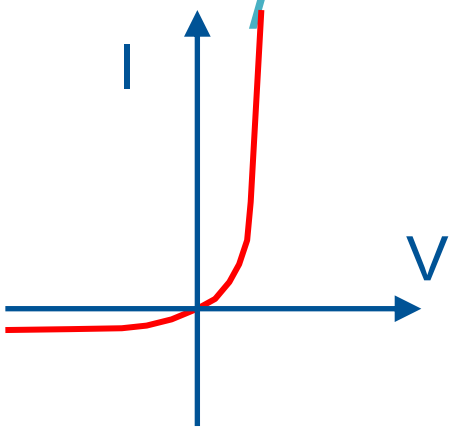
$$n = 1 \sim 2$$

pn接合　電流ー電圧特性

1. $$J = J_o\left\{exp\left(\frac{qV}{kT}\right) - 1\right\}$$

2. J_o : 逆方向飽和電流 saturation current

$$J_o = q\left(\frac{D_e n_{po}}{L_e} + \frac{D_h p_{no}}{L_h}\right)$$



3. 電流比　$$\gamma = \frac{\text{電子電流}}{\text{正孔電流}} = \frac{D_e}{D_h}\frac{L_h}{L_e}\frac{n_{po}}{p_{no}} = \left(\frac{D_e}{D_h}\frac{L_h}{L_e}\right)\frac{N_d}{N_a}$$

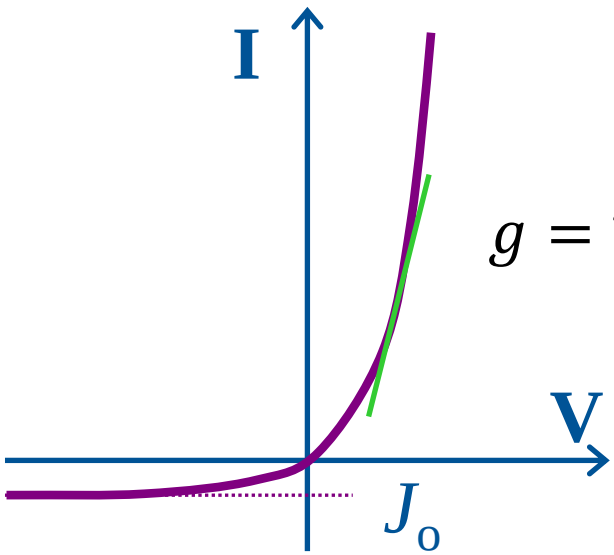
4. 小信号に対するコンダクタンス　$$g = \frac{\Delta J}{\Delta V} \approx \frac{q}{kT}J$$

5. n^+p接合では、流れる電流のほとんどは電子電流である。

D:拡散係数、$L = \sqrt{D\tau}$:拡散長
n_{po}: p型中の少数キャリア（電子）の熱平衡密度
p_{no}: n型中の少数キャリア（正孔）の熱平衡密度

D:拡散係数、$L = \sqrt{D\tau}$:拡散長
N_a: p型アクセプタ密度$(\approx p_{po})$
N_d: n型ドナー密度$(\approx n_{po})$

pn接合　電流ー電圧特性

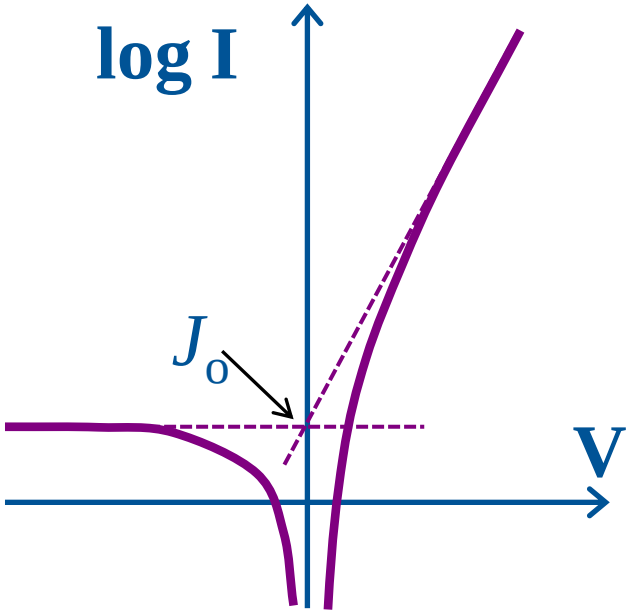


$$g = \Delta J / \Delta V$$

$$J = J_o \exp\left\{ \left(\frac{qV}{n\,kT} \right) - 1 \right\}$$

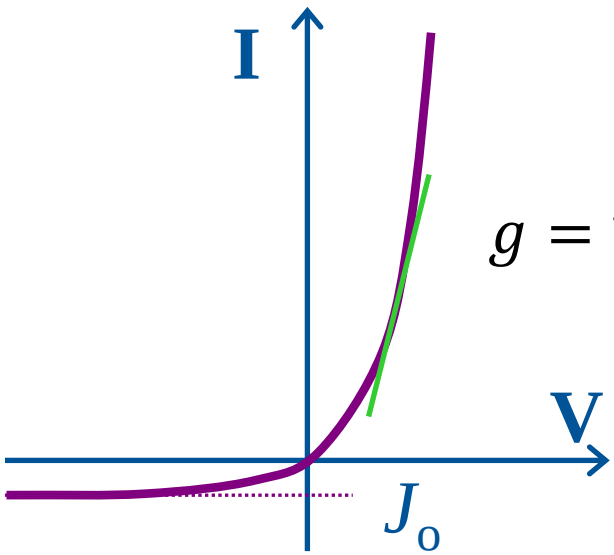
$$n = 1 - 2$$

配付資料にミス有り



1. 拡散電流のみ支配的なとき、n=1 （理想pn接合）
2. 生成再結合電流が支配的なとき、n=2
3. 一般に、 1<n<2
4. Si pn接合では、n=1.05程度

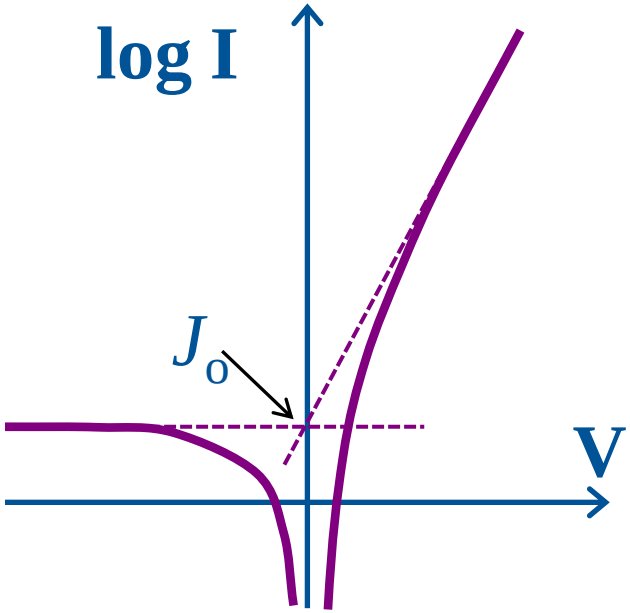
pn接合　電流ー電圧特性



$$g = \Delta J / \Delta V$$

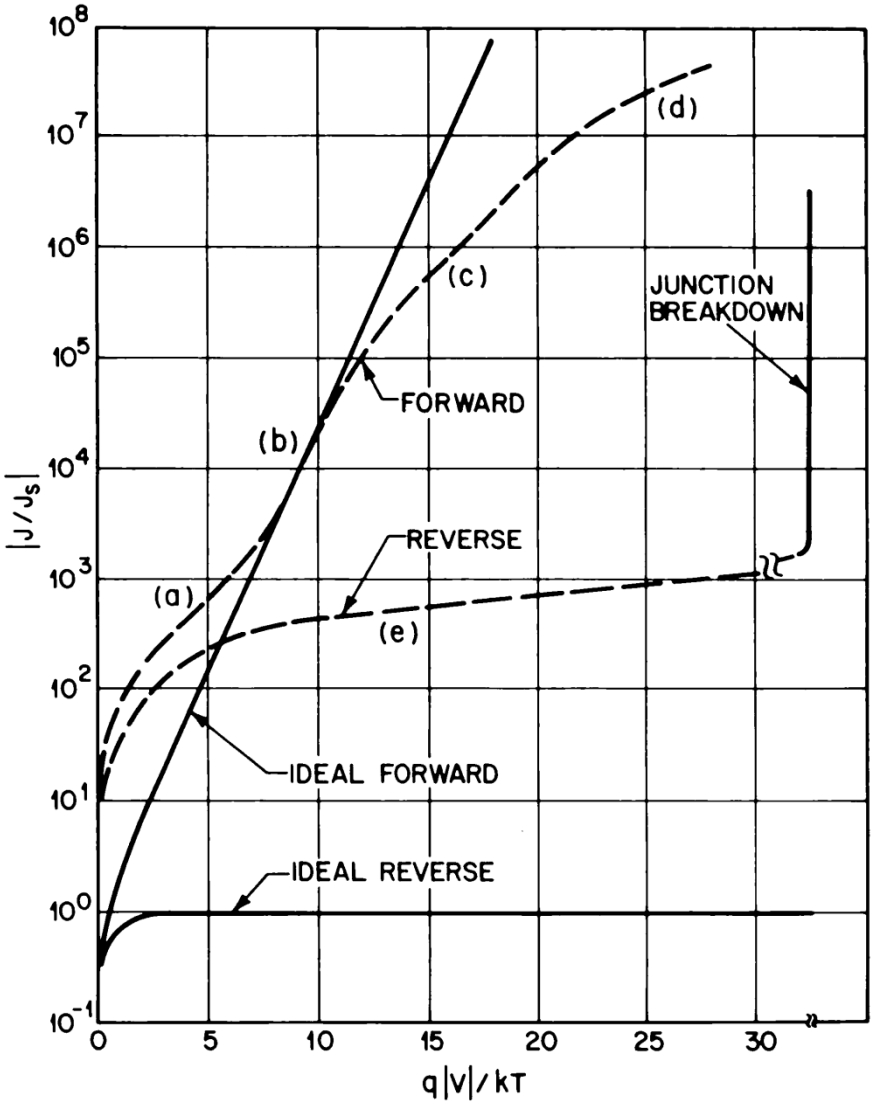
$$J = J_o \left\{ \exp\left(\frac{qV}{n\,kT} \right) - 1 \right\}$$

$$n = 1 - 2$$



1. 拡散電流のみ支配的なとき、n=1 （理想pn接合）
2. 生成再結合電流が支配的なとき、n=2
3. 一般に、 1<n<2
4. Si pn接合では、n=1.05程度

pn接合　電流ー電圧特性



a. 生成再結合、generation and recombination current

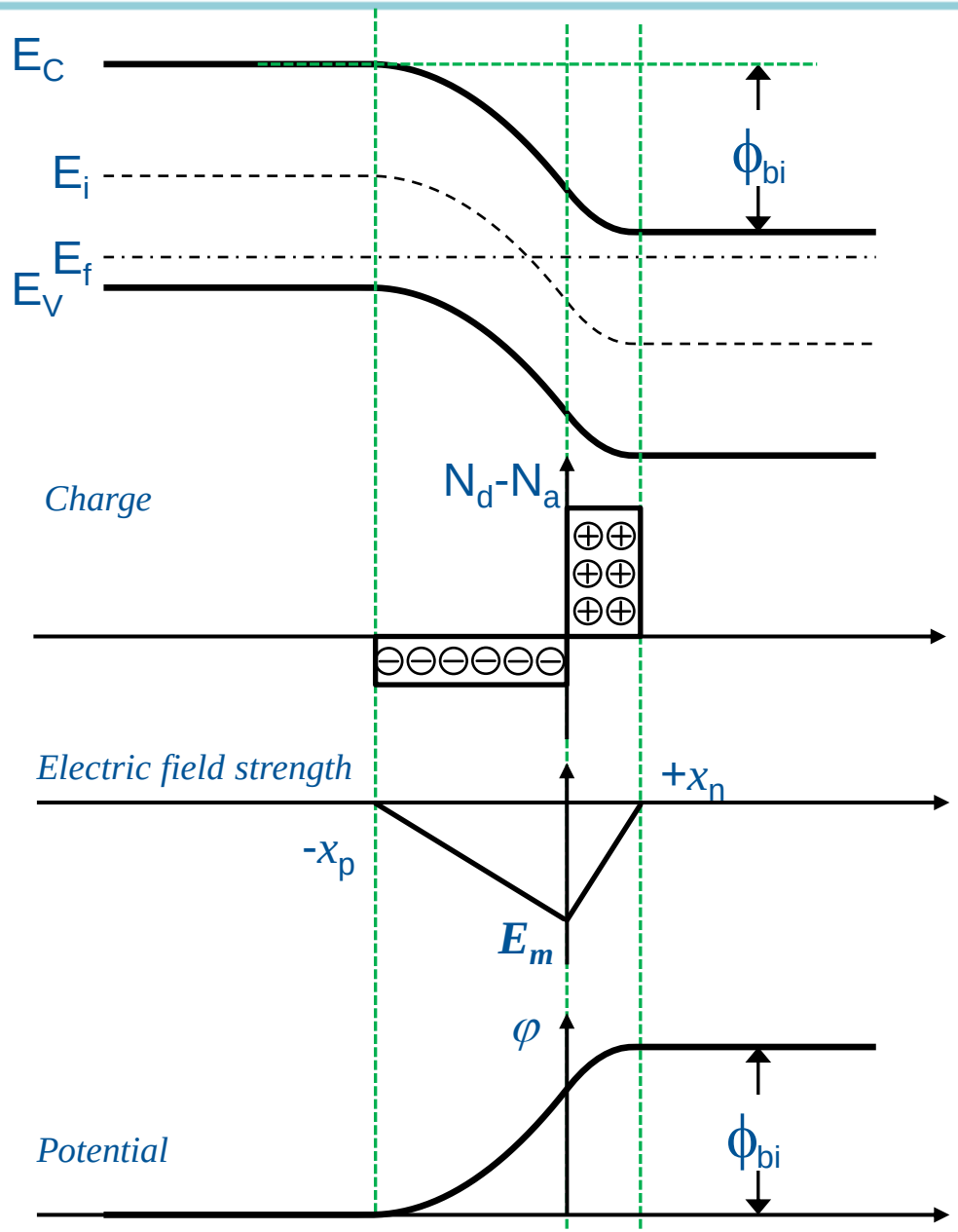
b. 拡散電流 diffusion current

c. 高注入領域　High injection region

d. 直流領域 series region

e. 逆方向生成再結合領域 reverse current due to generation-recombination and surface effect

空乏層領域での電位変化



- 空乏近似
  - 空乏層には、イオン化アクセプタとイオン化ドナーしか存在しない。
- ポアソンの方程式を解く。

$$\frac{d^2\varphi(x)}{d\,x^2} = +\frac{qN_a}{\varepsilon} \qquad for\ -x_p \le x \le 0$$

$$\frac{d^2\varphi(x)}{d\,x^2} = -\frac{qN_d}{\varepsilon} \qquad for\ 0 \le x \le x_n$$

  - 空乏層領域のポテンシャル分布は、二次関数。
- Built-in電圧Φ_{bi}と空乏層厚さの関係を導くことができる。

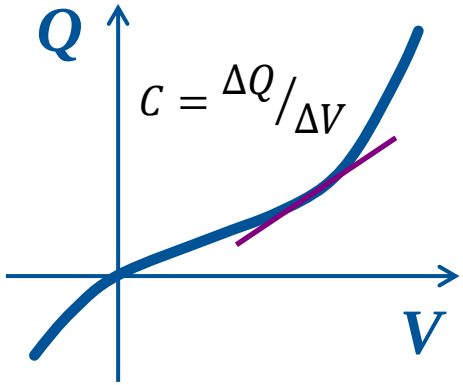
$$\phi_{bi} = \frac{q\,N_aN_d}{2\varepsilon(N_a+N_d)}\left(x_n+x_p\right)^2$$

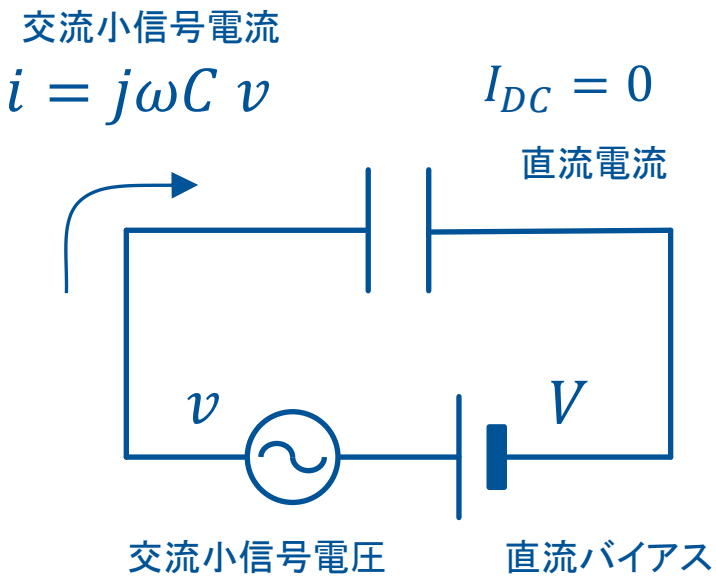
$$N_dx_n = N_ax_p = Q_D/q$$

$$W = x_n + x_p = \sqrt{\frac{2\varepsilon(N_a+N_d)}{q\,N_aN_d}\,\phi_{bi}}$$

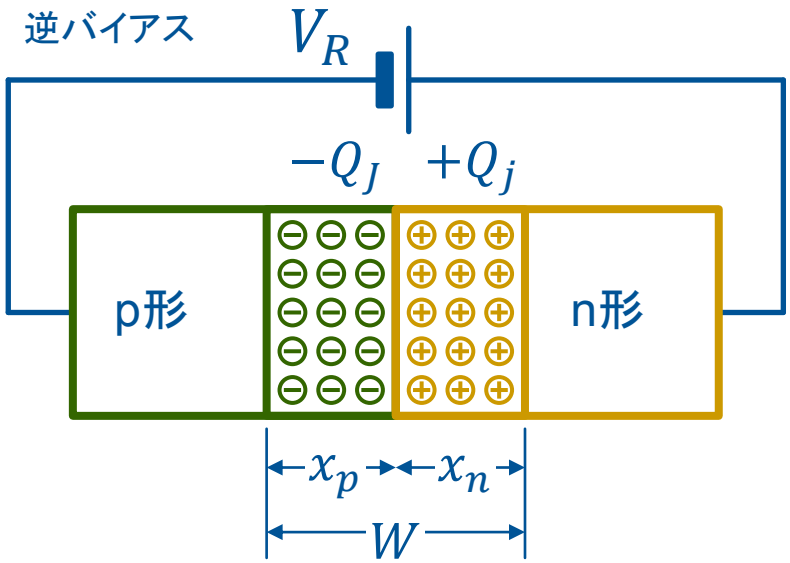
pn接合の容量

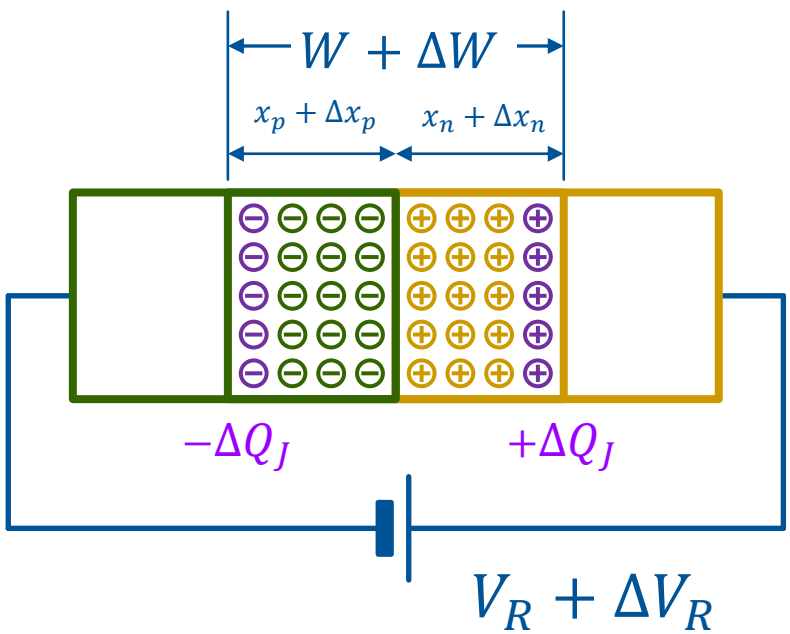
- 2つある。
  - 接合容量 junction capacitance
  - 拡散容量 diffusion capacitance
- 容量の定義
  - 直流的 $Q = CV$
  - 交流的 $C = \frac{dQ}{dV}$





接合容量 junction capacitance （1）



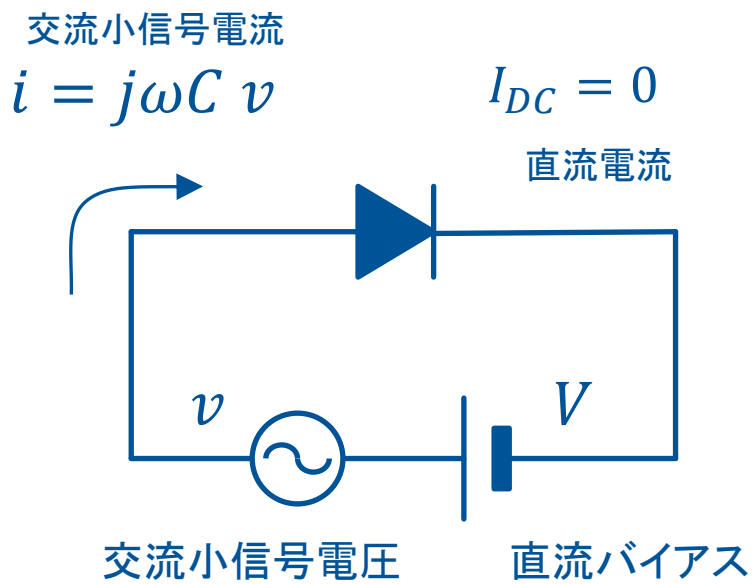


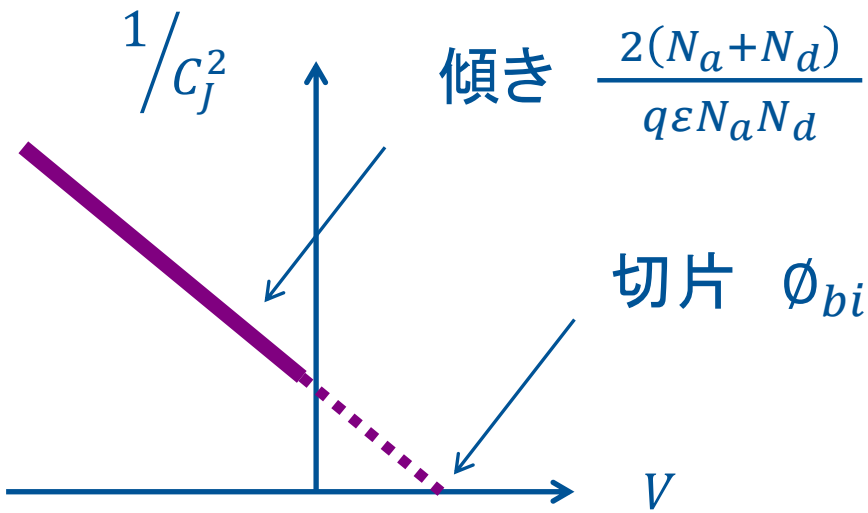
- pn接合に印加される電圧が変化すると空乏層のイオン化不純物量が変化することにより生じる容量
- $Q_J \equiv \sqrt{\frac{2q\varepsilon N_a N_d}{(N_a+N_d)}(\phi_{bi} - V)}$ より、

$$C_J \equiv \left|\frac{dQ_J}{dV}\right| = \sqrt{\frac{q\varepsilon N_a N_d}{2(N_a+N_d)}}\frac{1}{\sqrt{\phi_{bi}-V}} \qquad \boxed{V = V_R}$$

- ${}^{1}/_{C_J^2} = \frac{2(N_a+N_d)}{q\varepsilon N_a N_d}(\phi_{bi} - V)$ であるので、$1/C_D^2$ はバイアス電圧に比例する。

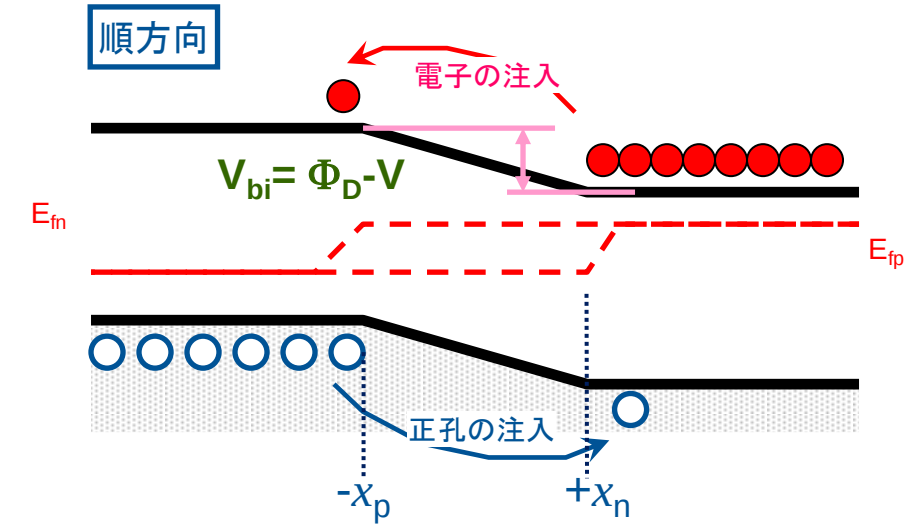
接合容量 junction capacitance （2）

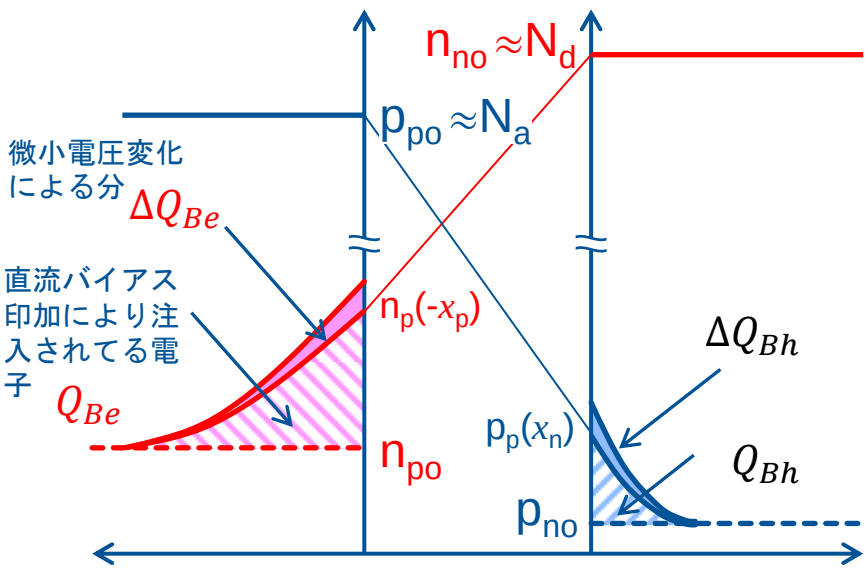




- 接合容量を測定して、$1/C_D^2 - V$ プロットする
- 切片からBuilt-in電圧 ϕ_{bi}がわかる。N+p接合であれば、傾きからp形半導体のドーピング量がわかる。

拡散容量 diffusion capacitance

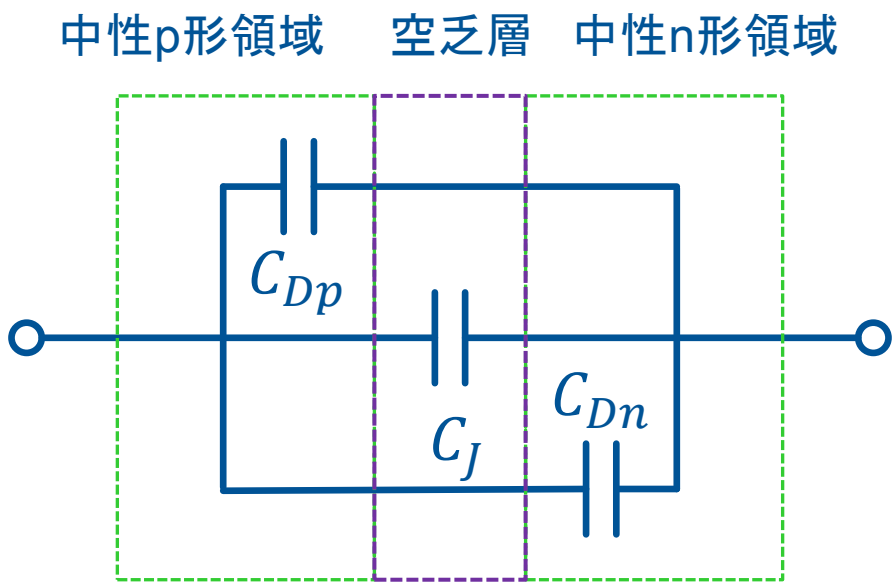


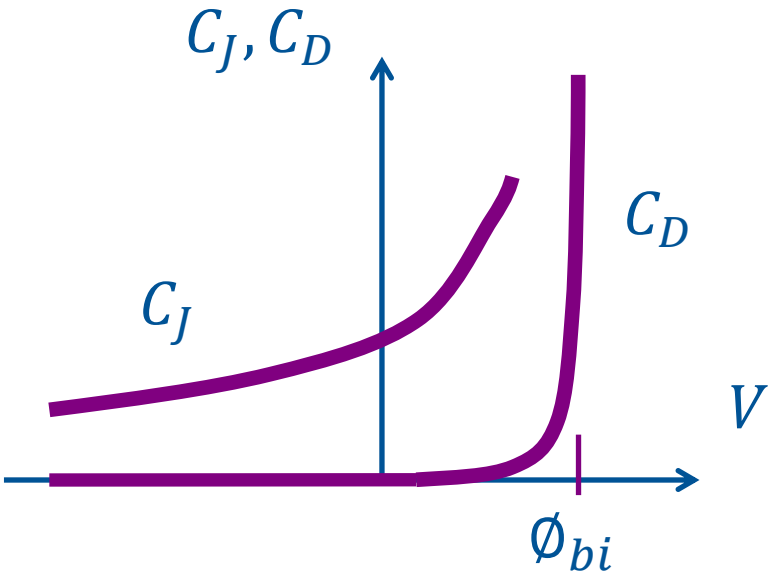


- 順方向バイアス印加時には、n形領域に正孔が注入され、過剰正孔Q_{Bh}が存在する。同様にp形領域にはQ_{Be}が存在する。
- バイアス電圧が変化したときの電荷変化に起因する容量が、拡散容量である。

$$C_{Dn} = \frac{\partial Q_{Bh}}{\partial V} = \frac{q}{kT} q \frac{D_p}{L_p} p_{no} L_p \cdot exp\left(\frac{qV}{kT}\right)$$
$$= \frac{q\tau_p}{kT} J_p(x = +x_n)$$
$$C_{Dp} = \frac{\partial Q_{Be}}{\partial V} = \frac{q}{kT} q \frac{D_n}{L_n} n_{po} L_n \cdot exp\left(\frac{qV}{kT}\right)$$
$$= \frac{q\tau_n}{kT} J_n(x = -x_p)$$

pn接合における容量



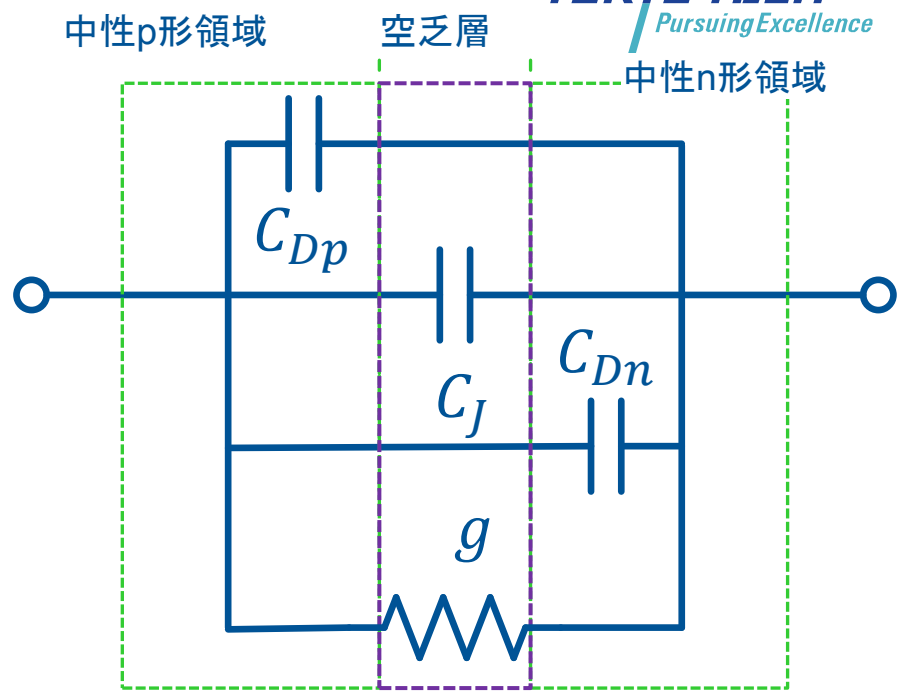


$$C = C_J + C_D = C_J + (C_{Dp} + C_{Dn})$$

- 拡散容量は、順方向バイアス時に急増する。
- n^+p接合の場合、$C_D = C_{Dp} + C_{Dn} \approx C_{Dp}$

pn接合　小信号等価回路

近似は、n⁺p接合の場合



$$J_T{}^{DC} = J_o\left\{exp\left(\frac{qV^{DC}}{kT}\right) - 1\right\}$$

$$J_o = q\left[\frac{D_h}{L_h}p_{no} + \frac{D_e}{L_e}n_{po}\right] \approx q\frac{D_e}{L_e}n_{po}$$

$$g = \frac{q}{kT}\left[\frac{qD_h}{L_h}p_{no} + \frac{qD_e}{L_e}n_{po}\right]exp\left(\frac{qV^{DC}}{kT}\right) \approx \frac{q}{kT}J_T{}^{DC}$$

$$C_D \approx C_{Dp} = \frac{q}{kT}\left[\frac{qL_e}{2}n_{po}\right]exp\left(\frac{qV^{DC}}{kT}\right) = \frac{q\tau_e}{kT}J_T{}^{DC}$$

$$C_J = \sqrt{\frac{q\varepsilon N_a N_d}{2(N_a + N_d)}}\frac{1}{\sqrt{\phi_{bi} - V^{DC}}} \approx \sqrt{\frac{q\varepsilon N_a}{2}}\frac{1}{\sqrt{\phi_{bi} - V^{DC}}}$$

- n⁺p接合
  - ■空乏層はp形に拡がる
  - ■電子電流が支配的
  - ■拡散容量は電子が支配的