

デジタル電子回路

第4回

MOSFETの基礎特性(1)

今日はデバイスのお話 本当は電子デバイスの講義でやるべき事ですが..

nチャンネルMOSFET:チャネルを走行するキャリアが電子 (negative charge)

正電圧をゲートに印加したときオン

pチャンネルMOSFET:チャネルを走行するキャリアが正孔 (positive charge)

負電圧をゲートに印加したときオン

エンハンスメント(E)型

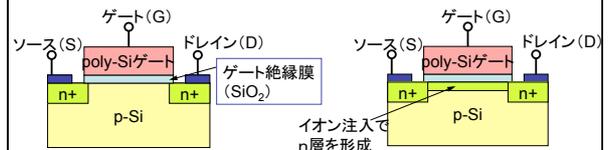
ノーマリオフ

($V_G=0$ の時ドレイン電流が流れない。)

ディプレッション(D)型

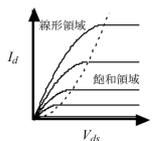
ノーマリオン

($V_G=0$ でもドレイン電流が流れる。)



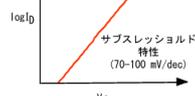
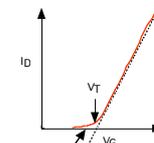
MOSFETの基礎特性(2)

ドレイン電流-ドレイン電圧 (I_D-V_D) 特性



$$I_D = \frac{\mu W C_{ox}}{L} \left\{ (V_G - V_T) V_D - \frac{V_D^2}{2} \right\}$$

$$I_D = \frac{\mu W C_{ox}}{2L} (V_G - V_T)^2$$



ドレイン電流-ゲート電圧 (I_D-V_G) 特性

MOSFETの基礎特性(3)

回路記号

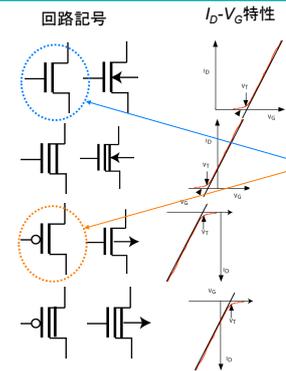
I_D-V_G 特性

nチャンネル E型

nチャンネル D型

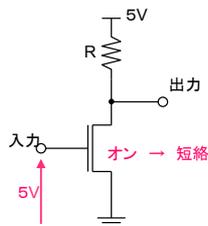
pチャンネル E型

pチャンネル D型



例題

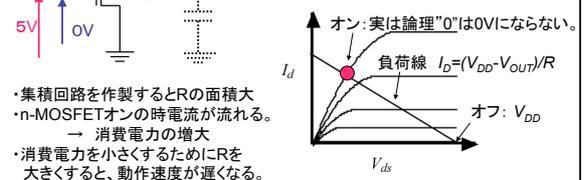
下のような回路がある。この回路はMOSFETのしきい値を1Vとし、電源電圧5Vで動作するものとする。以下の問に答えよ。



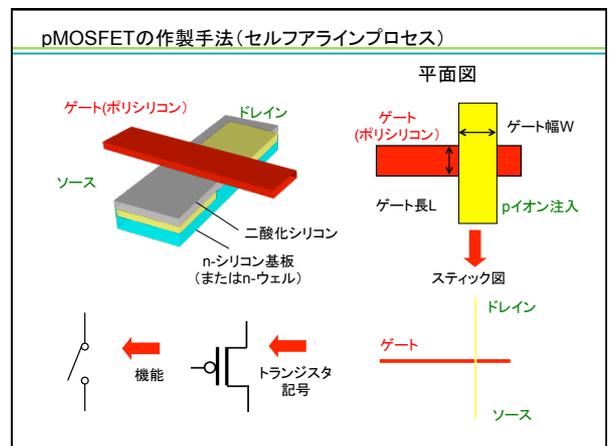
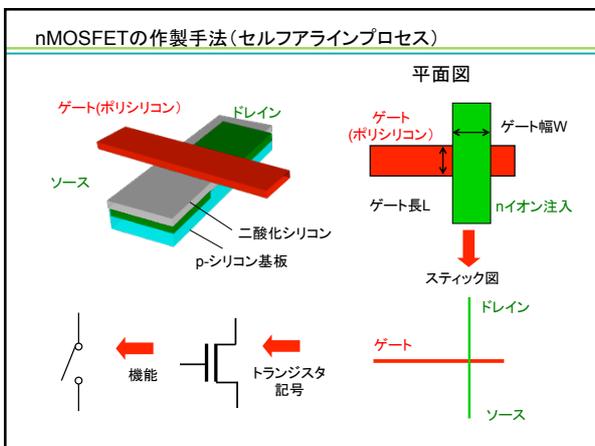
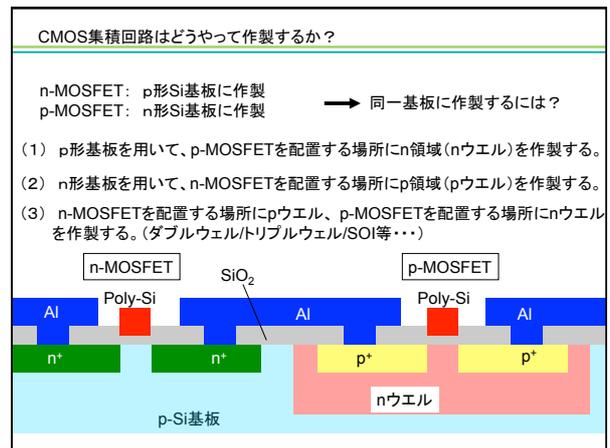
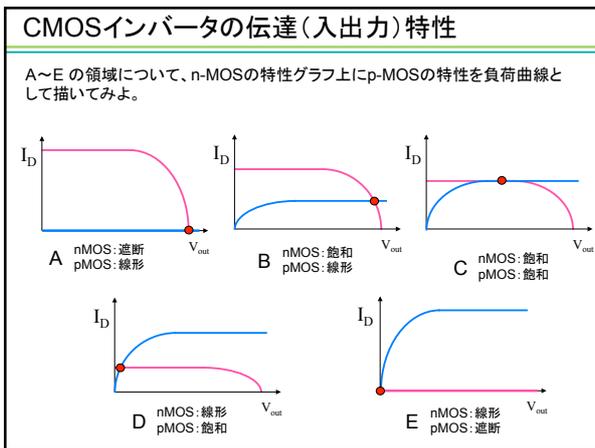
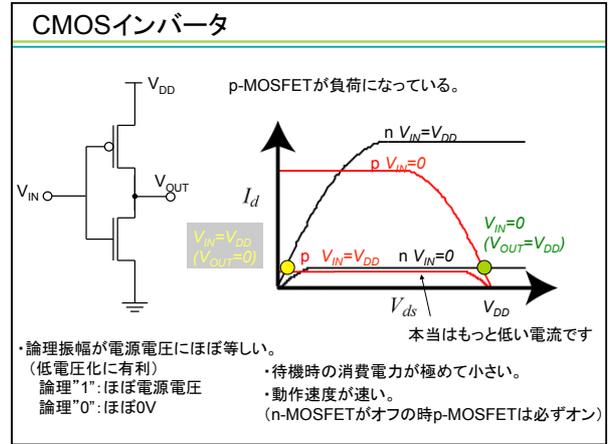
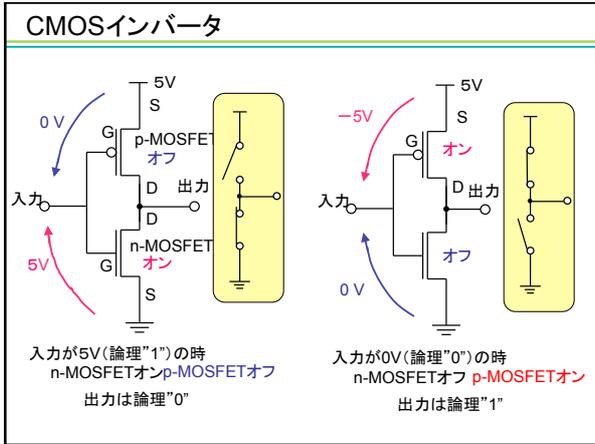
- 回路中のトランジスタはnチャンネルか pチャンネルか?
nチャンネル
 - ゲートに5Vを入力した時、MOSFETはオンかオフか?
オン
 - ゲートに5Vを入力した時、出力はおおよそ何Vになると予想されるか?
約 0V
- <抵抗負荷のインバータ>

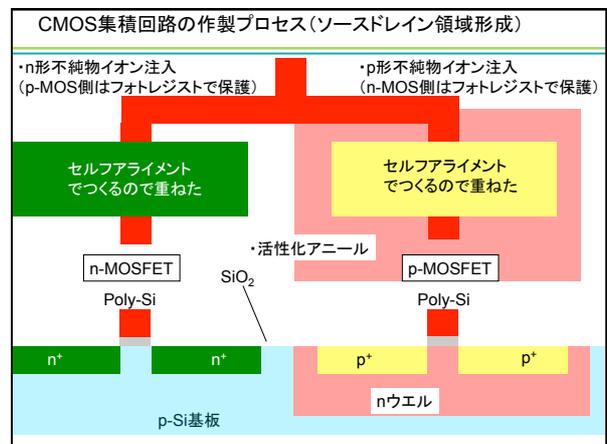
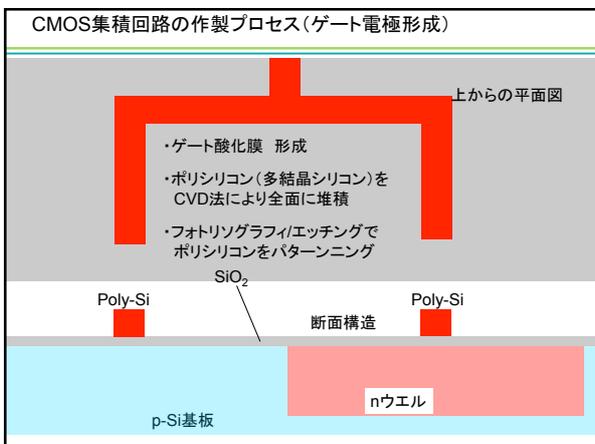
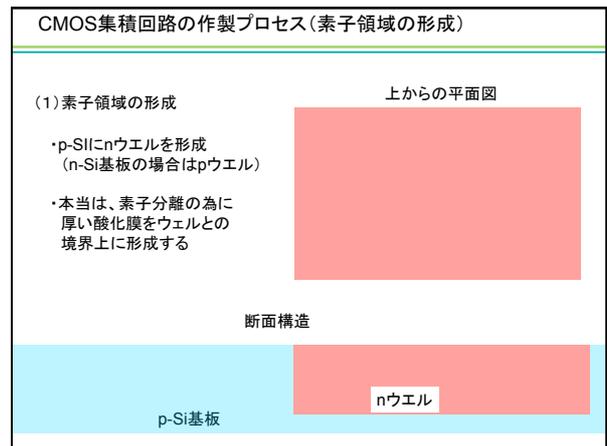
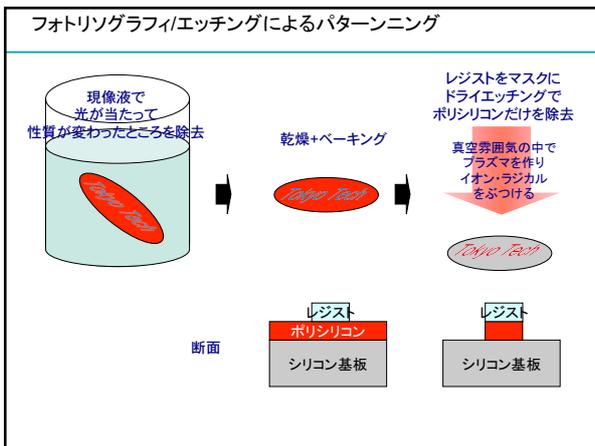
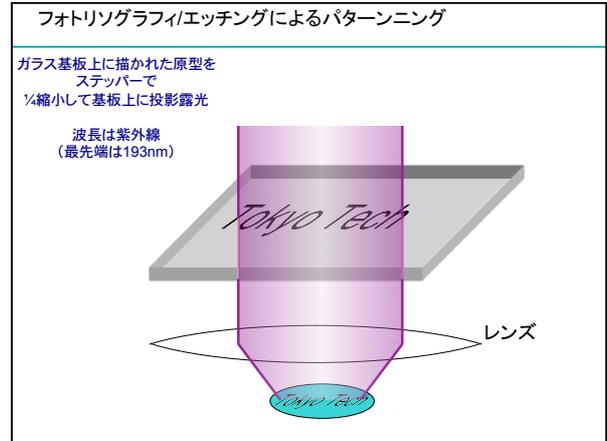
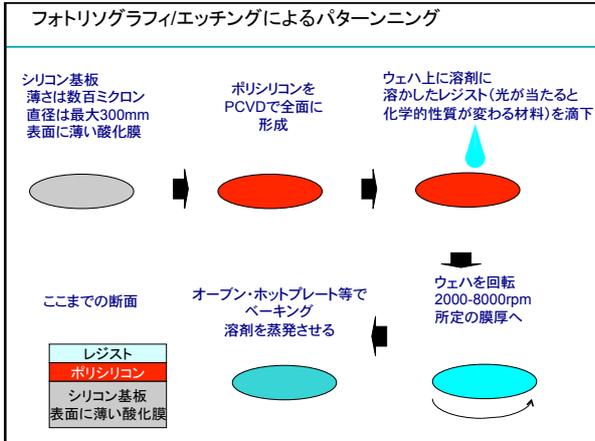
抵抗負荷インバータ

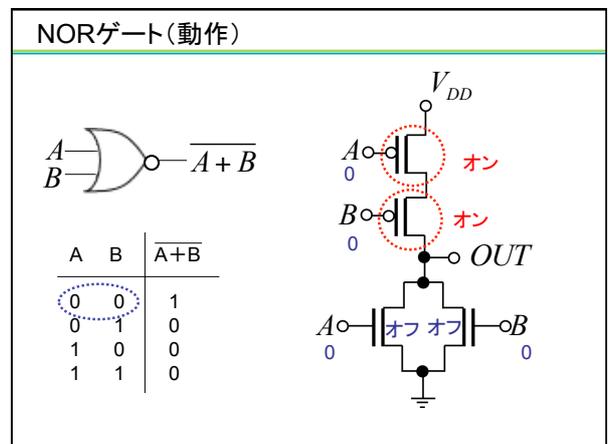
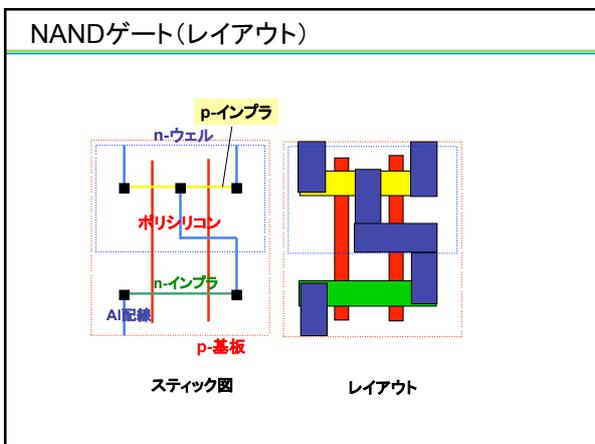
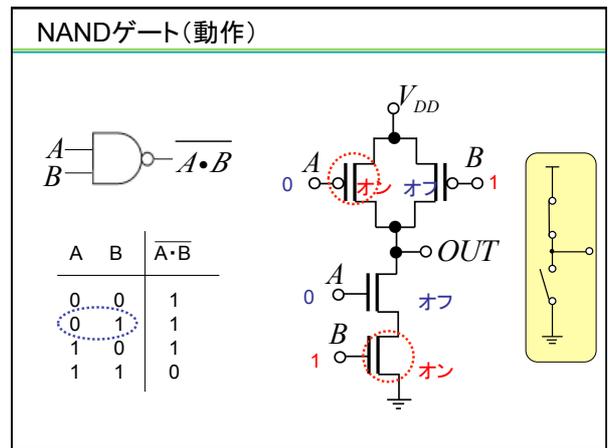
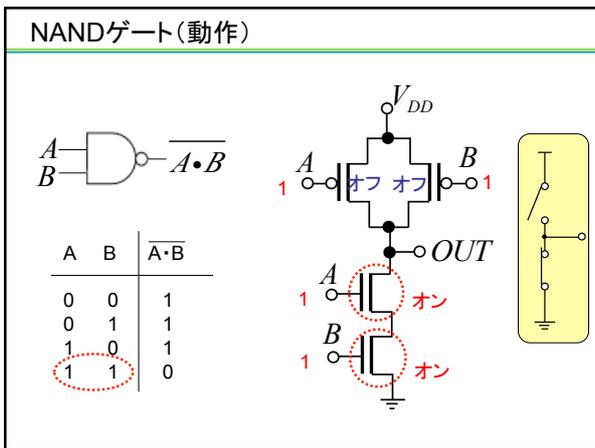
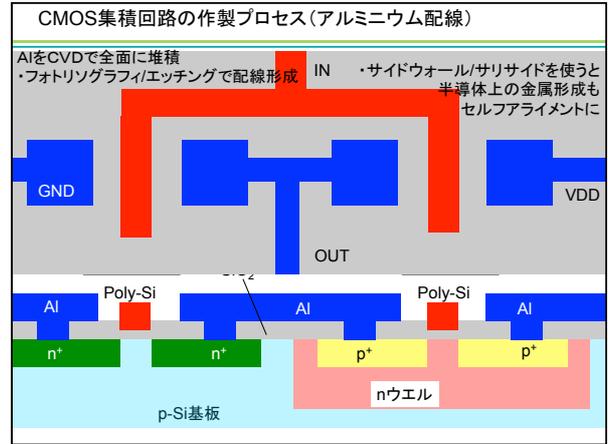
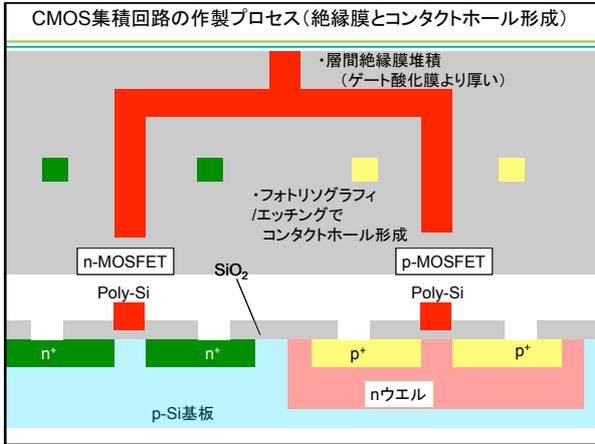
- ゲートに5Vを入力 → nチャンネルMOSFETオン
出力は0V付近に引き下げられる(プルダウン)
論理"0"を出力
- ゲートに0Vを入力 → nチャンネルMOSFETオフ
出力端子はRを通して充電され、5Vに引き上げられる(プルアップ)。
論理"1"を出力

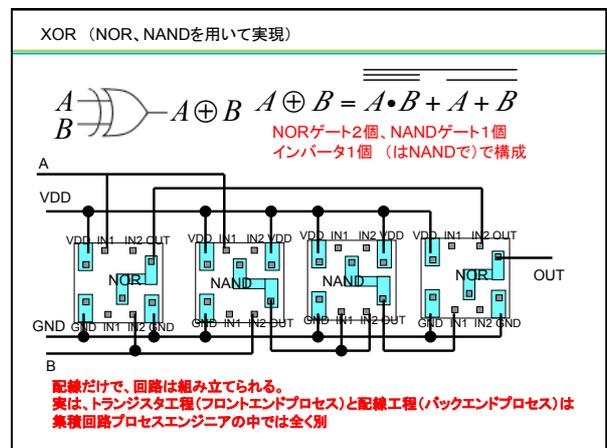
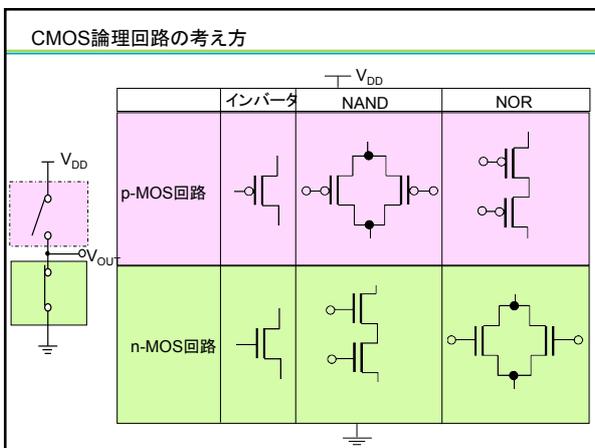
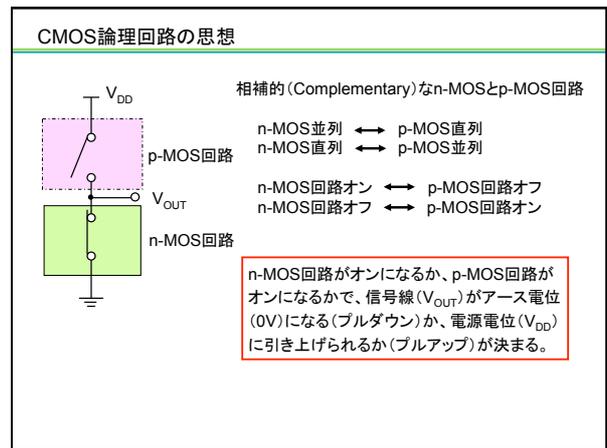
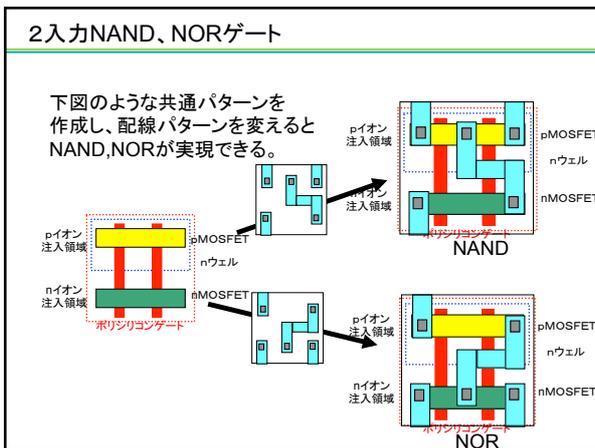
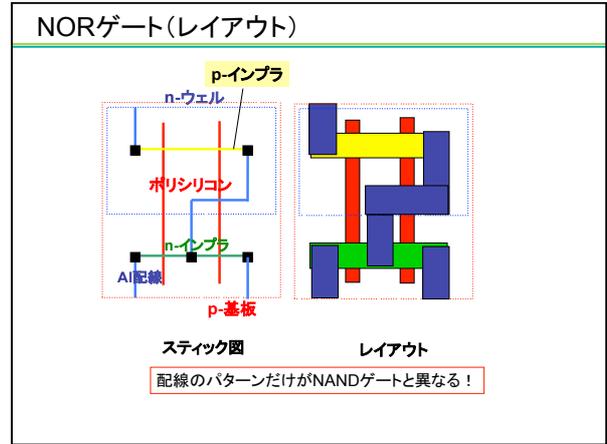
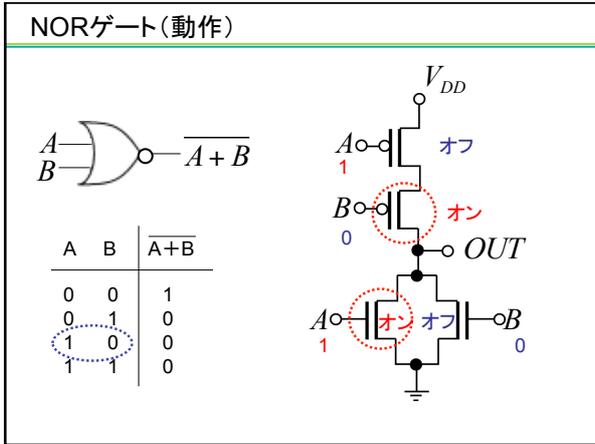


- 集積回路を製作するとRの面積大
- n-MOSFETオンの時電流が流れる。 → 消費電力の増大
- 消費電力を小さくするためにRを大きくすると、動作速度が遅くなる。









XOR(2)

XORをCMOS論理回路の考え方で直接実現すると...

$$A \oplus B = \overline{A \cdot B} + \overline{\overline{A} \cdot \overline{B}}$$

A	B	A+B
0	0	0
0	1	1
1	0	1
1	1	0

Tr数
8+4=12

任意の論理関数の実現

以下のCMOS論理関数の真理値表を示し、論理式を記せ。

A	B	C	Z
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

$$Z = \overline{A \cdot B} + C$$

真理値表から求めると
 $Z = \overline{A \cdot B} + C + A \cdot B \cdot \overline{C} + A \cdot \overline{B} \cdot \overline{C}$
 これが上式と一致することを示せ。

任意の論理関数の実現(2)

レイアウトを考えてみよ。

任意の論理関数の実現(3)

$Z = \overline{A \cdot (D + E)} + B \cdot C$ で表される論理関数のCMOS回路を書け。

まずはnMOS部分を考える。
 nMOSネットワークでは、①ANDは直列、②ORは並列、
 ③全体の否定をとる。従って...

次にp-MOS回路は
 n-MOS:直列 → p-MOS並列
 n-MOS:並列 → p-MOS直列
 とする。

p-MOS回路部分を書いてみよ。

任意の論理関数の実現(4)

次にp-MOS回路は
 n-MOS:直列 → p-MOS並列
 n-MOS:並列 → p-MOS直列
 とする。

下の様なグラフを書くに便利?

p-MOS回路のグラフ

任意の論理関数の実現(5)

$Z = \overline{A \cdot (D + E)} + B \cdot C$

p-MOS回路のグラフ

n-MOS回路のグラフ