線形電子回路期末試験問題

平成 24 年 2 月 7 日 (火) 西原

1. 図 1 の差動増幅回路について次の問に答えよ。ただし、トランジスタのモデルは図 2(a)(b) であるし $V_T = 25mV$, $g_m = \frac{I_E}{V_T}$, $r_\pi = \beta\frac{V_T}{I_E}$、$\beta = 100$、$C_\pi = 1pF$、$C_c = 0.1pF$ とする。

   (a) I_E が $100\mu A$ になるように R_E の値を定めよ。

   (b) 中域における差動利得 $A_d = \frac{v_2}{v_1}$ が -50 倍になるように R_C の値を定めよ。

   (c) 同相利得 A_c を求めよ。

   (d) A_d の高域遮断周波数 f_{hd} を求めよ。

   (e) この回路の低域特性について説明せよ。

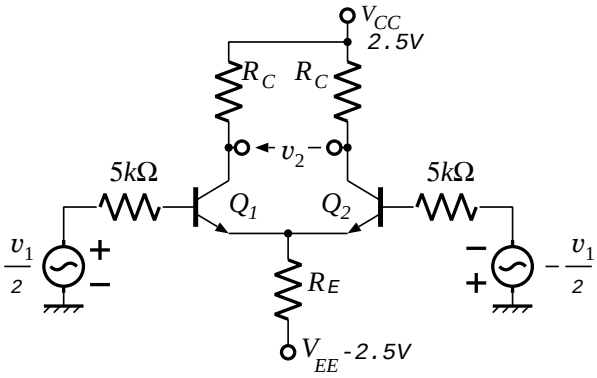

図 1 差動増幅回路

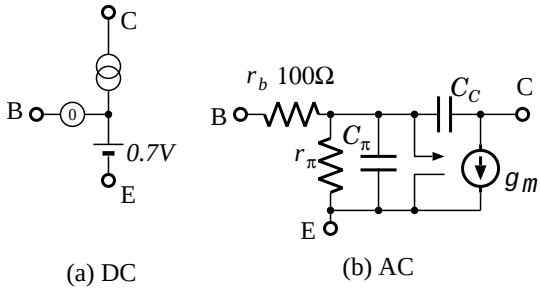

図 2 トランジスタモデル

2. 図 3 の増幅回路で、演算増幅器の入力インピーダンスは ∞、出力インピーダンスは 0 とする。

   (a) 演算増幅器が理想的 ($A_{OA} = \infty$) として、利得 $G = \frac{v_{out}}{v_{in}}$ を、文字の式で求めよ。

   (b) 演算増幅器の利得が $A_{OA}(< \infty)$ であるとき、G を $-\frac{A}{1+AH}$ の形に文字の式で書け。そのときの A および H の式も書け。

   (c) $R_1 = 1k\Omega, R_2 = 10k\Omega, A_{OA} = 30,000$ として、A, H, G を数値で求めよ。

   (d) 演算増幅器の利得 A_{OA} が温度により 30,000 から 33,000 に変動したとすると、回路の利得 G はどの程度変動するか? 変動量について考察せよ。

   (e) $A_{OA} = \dfrac{30,000}{1+\dfrac{jf}{100}}$ とのき、高域遮断周波数 f_{ch} を求め、帰還回路の観点から論ぜよ。

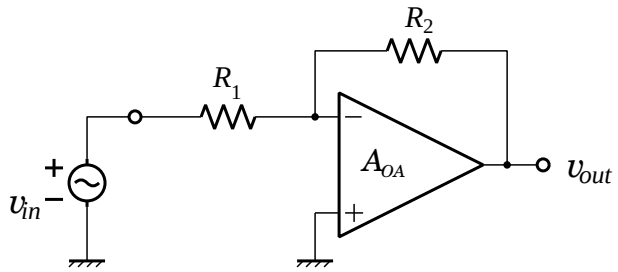

図 3　増幅回路

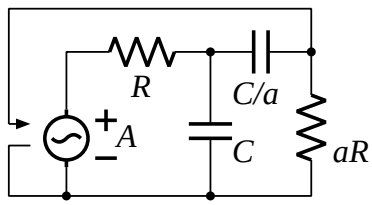

図 4 発振回路

3. 図 4 の回路の発振条件を求めよ。a が大きくなると A の条件はどうなるか?

4. 増幅器の歪を低減するための技術にフィードフォワードとフィードバックがある。フィードバックに対してフィードフォワードの利点と欠点を簡単に説明せよ。

線形電子回路期末試験問題

平成 23 年 2 月 1 日(火) 庄野、西原

1. 図 1 の MOSFET を利用した差動増幅回路において、次の諸量を求めよ。ただし、M_1, M_2 の特性は揃っており、ドレイン電流は自乗則、つまり $I_D = K(V_{GS} - V_T)^2$ で与えられ、$K = 5\text{mA/V}^2$、$V_T = 0.8\text{V}$、$r_d = \infty$ とする。
   (a) 無信号入力時の I_{D1}, I_{D2} 及び、そのときの g_{m1}, g_{m2}
   (b) 差動利得 $A_d = v_{o1} / v_1 |_{v_1 = -v_2}$
   (c) 同相利得 $A_c = v_{o1} / v_1 |_{v_1 = v_2}$
   (d) 同相信号除去比 CMRR = $|A_d / A_c|$

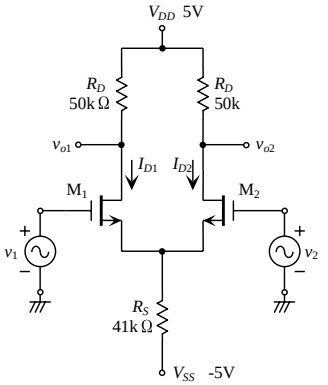

図 1 差動増幅回路

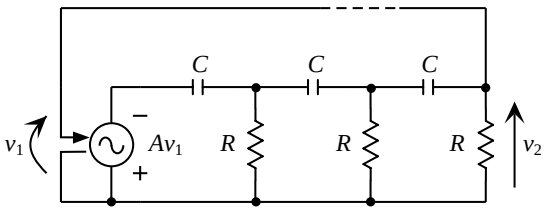

図 2 RC 移相発振回路

2. 図 2 は、3 区間の RC ハイパス回路を用いた RC 移相発振回路を示している。この回路が発振回路として動作するために必要な利得 A と発振角周波数 ω_{osc} を求めよ。また、電圧制御電圧源 Av_1 を実現するためには、どのような回路が考えられるか。具体的に図示せよ。

3. 図 3 に示す回路は、バイカッド回路と呼ばれるものである。オペアンプが理想的であるとして、伝達関数 $T_1 = v_1 / v_i$, $T_2 = v_2 / v_i$, $T_3 = v_3 / v_i$ を求めよ。

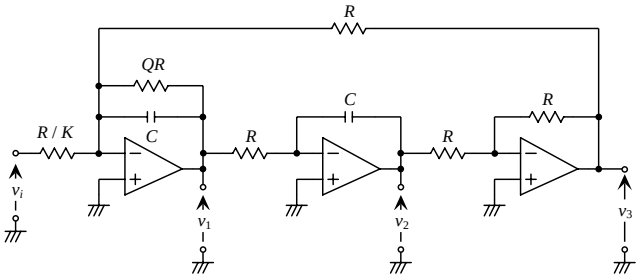

図 3 バイカッド回路

4. トランジスタを用いた増幅回路の解析において、小信号等価回路を用いる利点として、どのようなことが考えられるか。必要であれば図などを用いて述べよ。(ヒント：もし、その反対に、小信号等価回路を用いない場合、増幅回路の解析は、どのようにしなければならないだろうか？)

線形電子回路期末試験問題

平成 22 年 2 月 2 日 (火) 西原

1. 図 1 の増幅回路において、トランジスタの大信号モデルはナレータ・ノレータモデルとし、$V_{BE} = 0.7V$ とする。小信号モデルにおいては、$r_b = 0, \beta = 99, r_c = \infty, r_e = \frac{V_T}{I_E}, V_T = 25mV$ とする。

   (a) 差動対のバイアス電流 I を求めよ。

   (b) $v_{in} = 0$ のとき、トランジスタ Q_1, Q_2 が飽和しない ($V_C > V_B$) ための R_C の範囲を求めよ。

   (c) 電圧利得 $\frac{v_{out}}{v_{in}}$ が -80 となるように R_C の値を定めよ。

   (d) 上記 R_C での V_C の値を求め、トランジスタが飽和していないことを確かめよ。

   (e) 入力電圧 v_{in} を増加していくとき、大きな歪み無しに (トランジスタが飽和や遮断することなしに)、出力電圧 v_{out} は何 V_{p-p} まで増加させられるか?

   (f) この差動増幅回路の同相利得を求めよ。

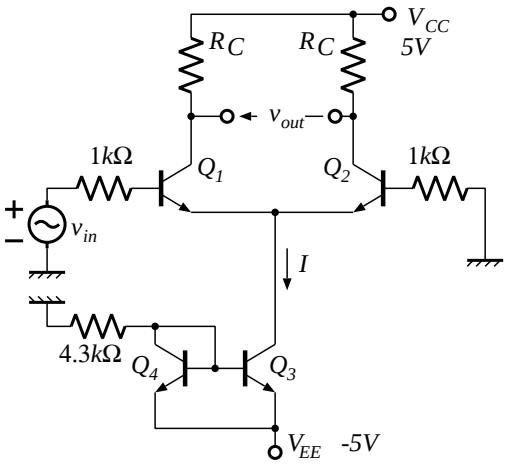

図 1　差動増幅回路

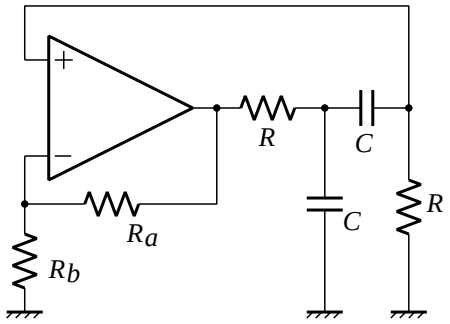

図 2　発振回路

2. 図 2 の回路の発振条件を求めよ。演算増幅器は理想的な特性をもっており、ナレータ・ノレータのモデルで表されるものとする。

3. 図 3 の回路で、演算増幅器は理想的とする。

   (a) 中域利得 $\frac{v_{out}}{v_{in}}$ を求めよ。

   (b) 高域遮断周波数 f_{ch} を求めよ。

   (c) 出力インピーダンス R_{out} を求めよ。

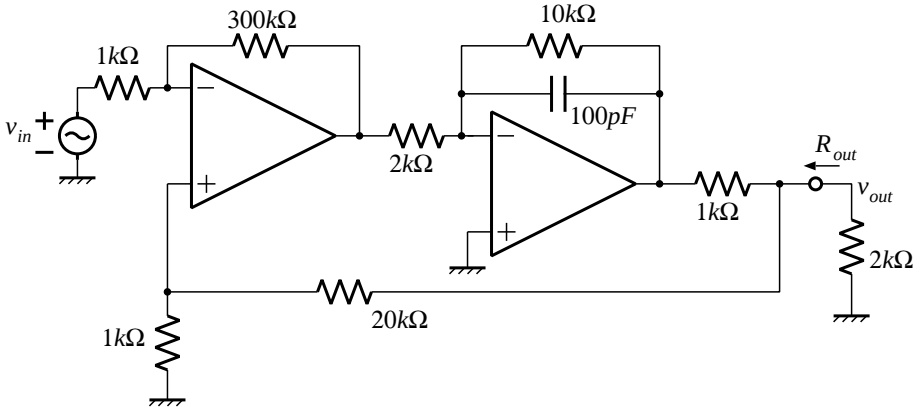

図 3　帰還増幅回路

4. 電子回路を集積回路として実現するとき、差動増幅回路が多用される理由を二つ述べよ。

線形電子回路期末試験問題

平成 21 年 2 月 3 日 (火) 西原

1. 図 1 の回路において、トランジスタの大信号モデルはナレータ・ノレータモデルとし、$V_{BE} = 0.7V$ とする。小信号モデルにおいては、$r_b = 0, \beta = 99, r_c = \infty, r_e = V_T/I_E, V_T = 25mV$ とする。

   (a) トランジスタ各部の直流電位を求めよ。

   (b) 差動利得を求めよ。

   (c) 図 2 の回路の利得を求め、上記差動利得と比較せよ。

   (d) トランジスタの V_{BE} が $-2mV/°C$ の温度特性をもつとき、図 1 および図 2 のコレクタ電圧の温度変化は何 $V/°C$ か?

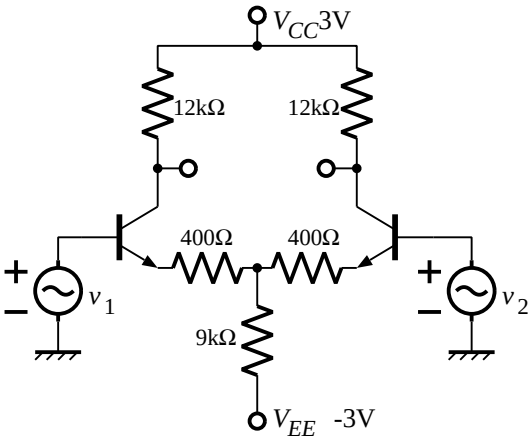

図 1 差動増幅回路

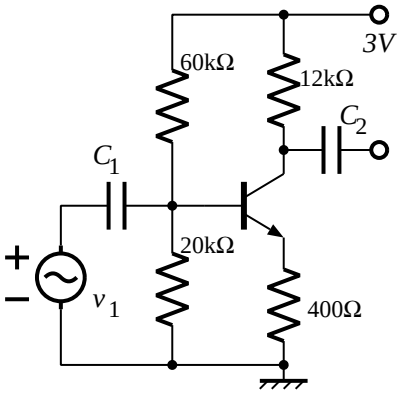

図 2 エミッタ共通増幅回路

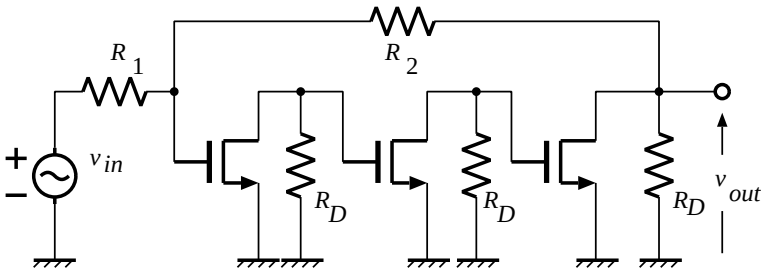

図 3 負帰還増幅回路

2. 図 3 の負帰還増幅回路において、バイアスは省略してある。MOSFET の小信号モデルを相互コンダクタンス $g_m = 5mS$ と並列抵抗 $r_d = 20k\Omega$ とし、$R_1 = 10k\Omega, R_2 = 1M\Omega, R_D = 20k\Omega$ とする。$R_2 \gg R_1, R_D, r_d$ という近似を用いて良い。

   (a) 利得 $A_v = \frac{v_{out}}{v_{in}}$ を求めよ。

   (b) すべての MOSFET の g_m が 1% 増加したとき、A_v の変化率 (%) を求めよ。

   (c) 抵抗 R_2 のみが 1% 増加したとき、A_v の変化率 (%) を求めよ。

   (d) すべての抵抗が 1% 増加したとき、A_v の変化率 (%) を求めよ。

   (e) これらの結果から、A_v をなるべく変化させないために必要な配慮は何か?

3. 図 4 の回路で直流バイアスは省略してある。この回路の発振角周波数と発振するための g_m の条件を求めよ。ただし、MOSFET の小信号等価回路は、ゲート–ソース間電圧 v_{gs} に対してドレイン–ソース間に $g_m v_{gs}$ を流す電圧制御電流源と並列抵抗 r_d で表されるとする。

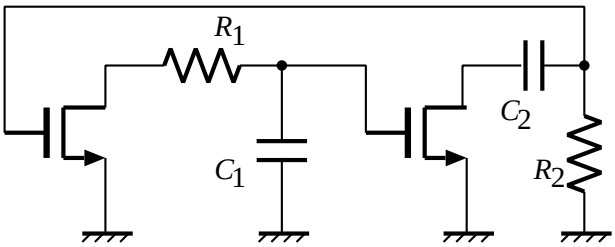

図 4 発振回路

4. エネルギー保存則によると、信号のエネルギーを増大することはできないかのようにも思われるが、実際には増幅回路で信号のエネルギーを増大するこができる。増幅回路がエネルギー保存則に反していないことを簡単に説明せよ。

線形電子回路期末試験問題

平成 20 年 2 月 5 日 (火) 西原

1. 図 1 の回路において、トランジスタの大信号モデルはナレータ・ノレータモデルとし、$V_{BE} = 0.7V$ とする。小信号モデルにおいては、$r_b = 0, \beta = 99, r_c = \infty, r_e = V_T/I_E, V_T = 26mV$ とする。

   (a) トランジスタのエミッタ電流が $I_E = 500\mu A$ となるように R_{E1} の値を定めよ。

   (b) コレクタ電圧 V_C が V_{CC} と V_B のちょうど中間になるように R_C の値を定めよ。

   (c) 同相利得を求めよ。

   (d) 差動利得が -50 となるように R_{E2} の値を求めよ。

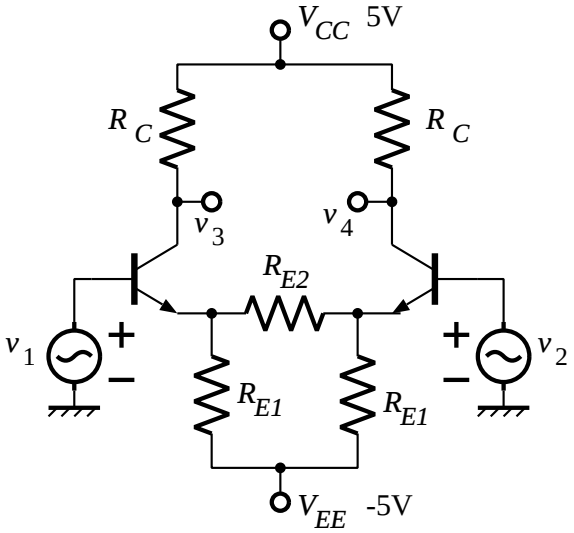

図 1 差動増幅回路

2. 図 2 の負帰還増幅回路において、バイアスは省略してある。

   (a) MOSFET のモデルを相互コンダクタンス g_m と並列抵抗 r_d とするとき、利得 $\frac{v_{out}}{v_{in}}$ を求めよ。

   (b) MOSFET のモデルで抵抗 r_d に並列容量 C が付くときに利得 $\frac{v_{out}}{v_{in}}$ を求め、回路が安定であるための g_m の条件を求めよ。

   (c) MOSFET のうちの一つの並列容量が aC であるとき、回路が安定であるための g_m の条件を求めよ。

   (d) a の値を変化したときに g_m の条件がどう変化するか、概形を図示せよ。

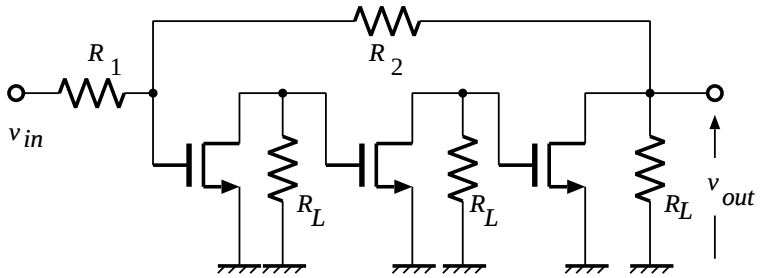

図 2 負帰還増幅回路

3. 図 3 は MOSFET3 段増幅回路に帰還をかけた回路の小信号等価回路である。この回路の発振条件を求めよ。

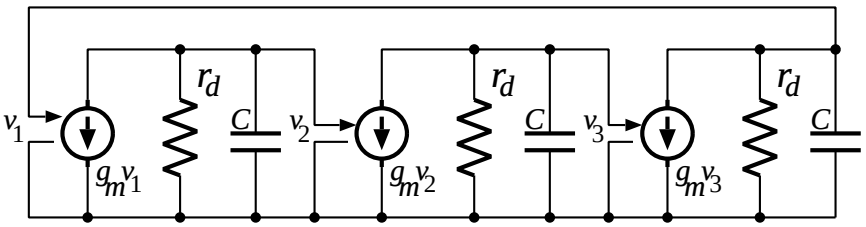

図 3 MOSFET3 段発振回路

4. 増幅回路に負帰還をかけると、帯域幅は増加するが利得が減少し、利得帯域幅積は不変であることを示せ。