平成23年度前期東京工業大学学部講義

# 電子デバイス

## Electron Devices

## 資料（３）

**Kazuya Masu**
Director, ICE Cube Center
Solutions Research Laboratory
Precision and Intelligence Laboratory
Dept. Electronics and Applied Physics

**益　一　哉**
異種機能集積研究センター
ソリューション研究機構
精密工学研究所
大学院・物理電子システム創造専攻

Tel & Fax: 045-924-5022 Email: masu@ieee.org,
http://masu-www.pi.titech.ac.jp/~masu/index-j.html

Green ICE Tokyo Tech
Information Communication Energy
Semiconductor Solution Research

TOKYO TECH
Pursuing Excellence

# MOSFET

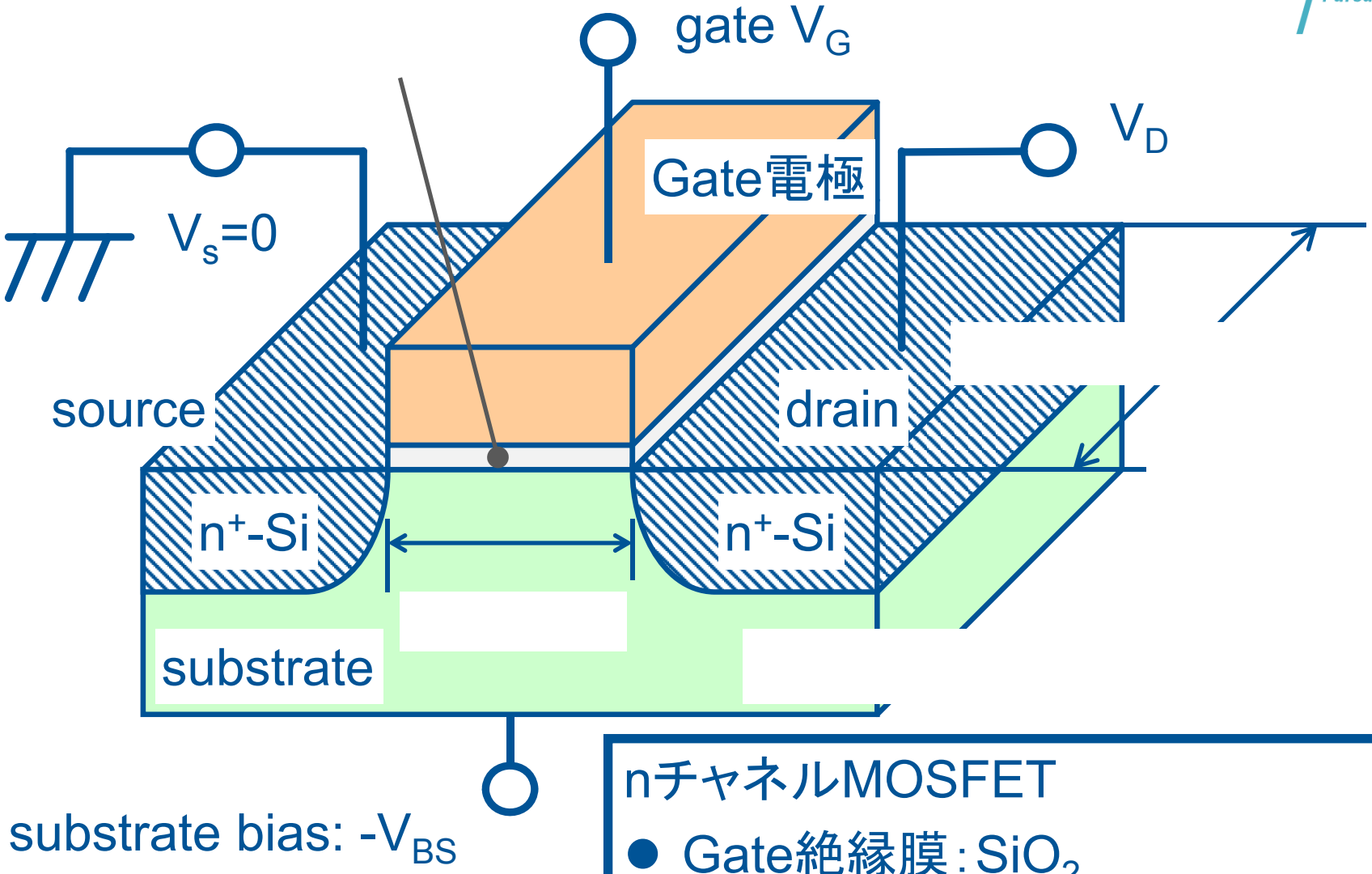


TOKYO TECH Pursuing Excellence

1. MIS Diode
   - Band Diagram
   - 蓄積、空乏、反転、強反転すると、それ以上ゲート電圧を加えても空乏層は拡がらない。
   - C-Vカーブ（高周波C-V特性、低周波C-V特性、測定方法）
2. MOSFET
   - 長チャネルMOSFETのID-VD特性
   - Subthreshold特性
   - Subthreshold Swing（集積回路としての電源電圧とThreshold Voltageの関係）
3. MOSFETの短チャネル効果、スケーリング則
4. MOSETの動作速度、等価回路

# MOSFETの構造



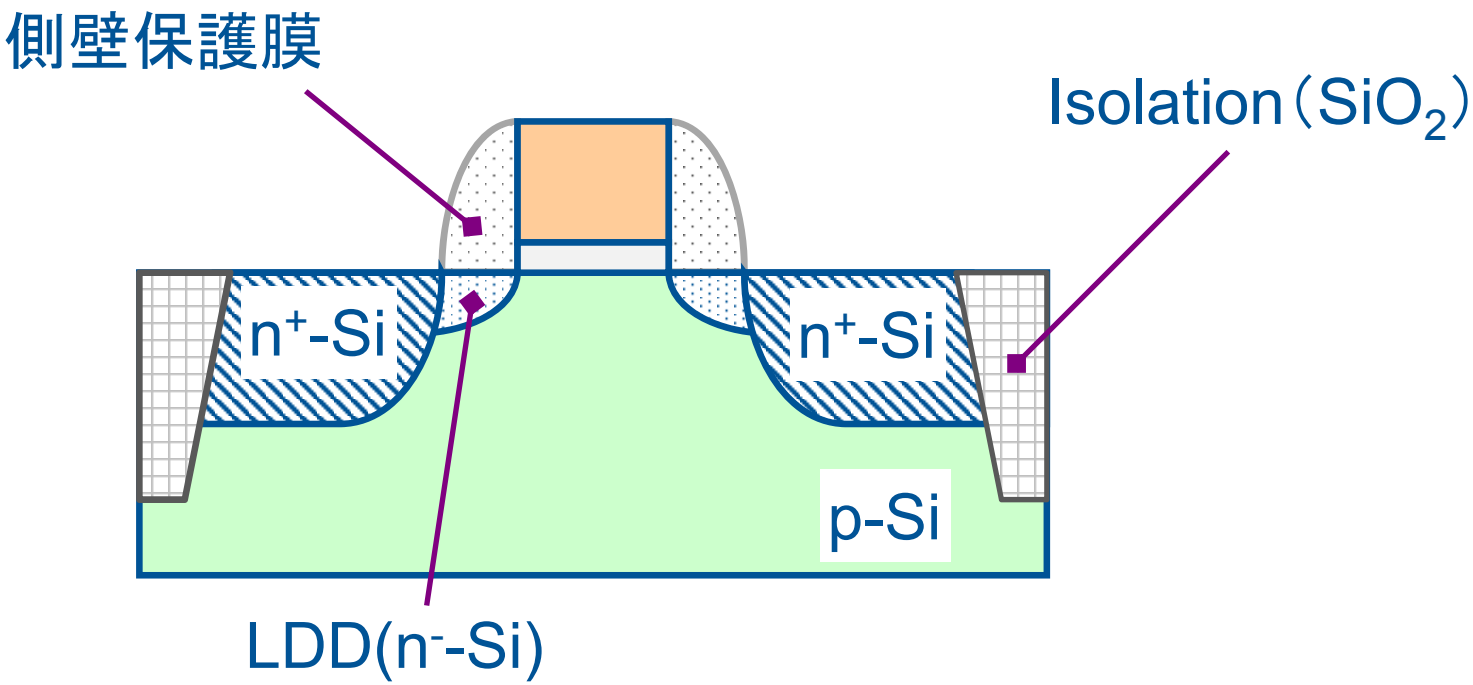



nチャネルMOSFET

- Gate絶縁膜：$SiO_2$
- Gate電極：昔Al→poly-Si→metal

# MOSFETの構造

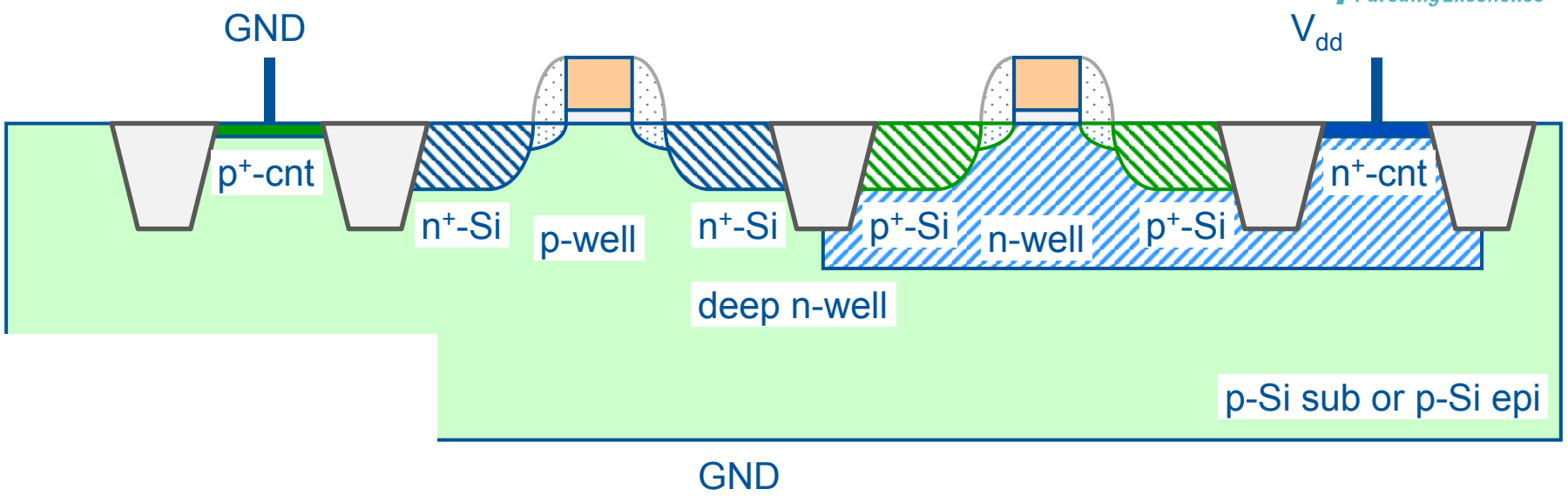


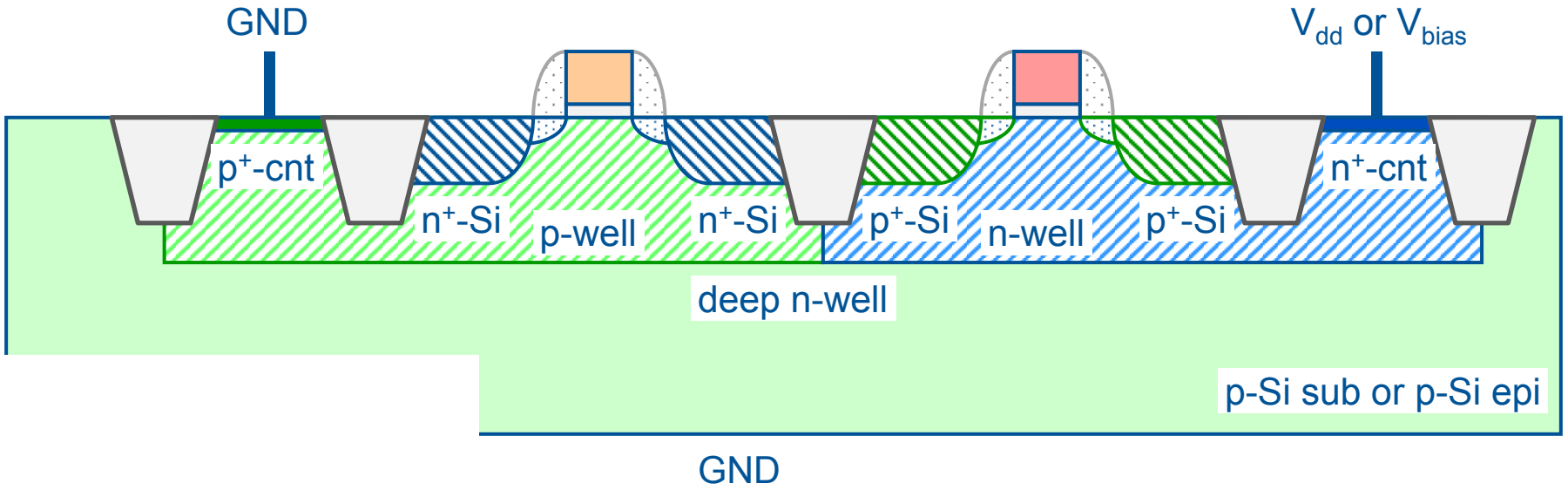



- 実際のMOSFETは単純な構造ではない。

- LDD: Lightly Doped Drain

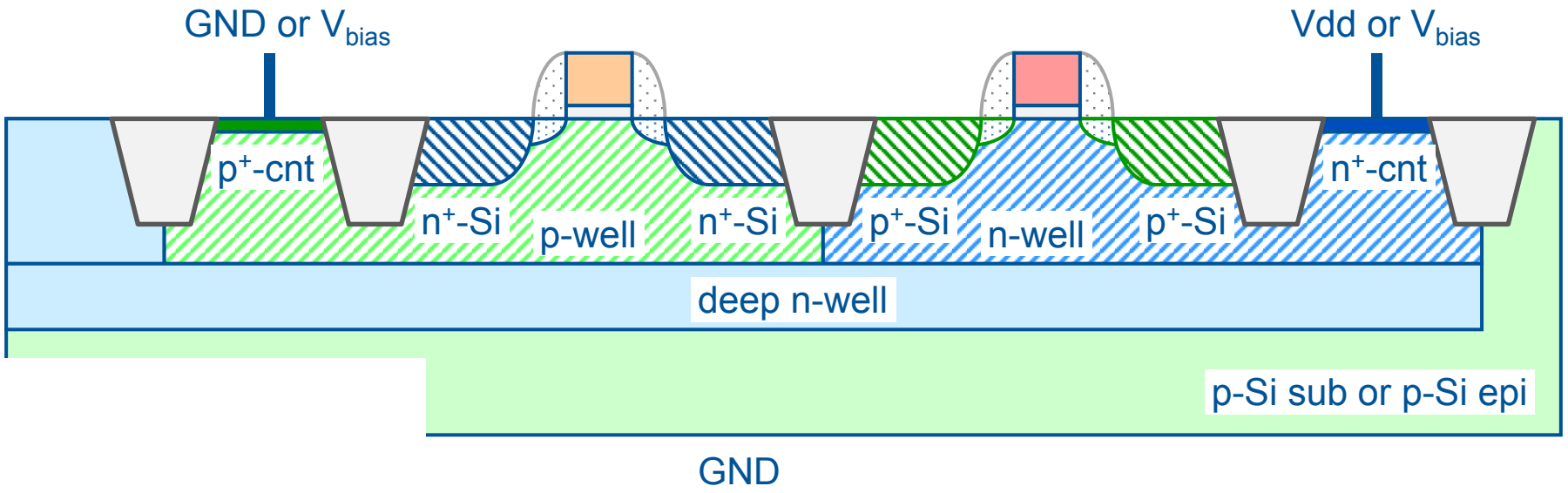
# CMOSの断面（1）


GND
$V_{dd}$
$p^+$-cnt
$n^+$-Si
p-well
$n^+$-Si
$p^+$-Si
n-well
$p^+$-Si
$n^+$-cnt
deep n-well
p-Si sub or p-Si epi
GND


GND
$V_{dd}$ or $V_{bias}$
$p^+$-cnt
$n^+$-Si
p-well
$n^+$-Si
$p^+$-Si
n-well
$p^+$-Si
$n^+$-cnt
deep n-well
p-Si sub or p-Si epi
GND

# CMOSの断面（2）

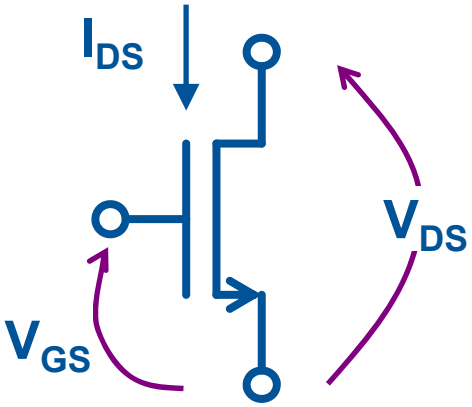


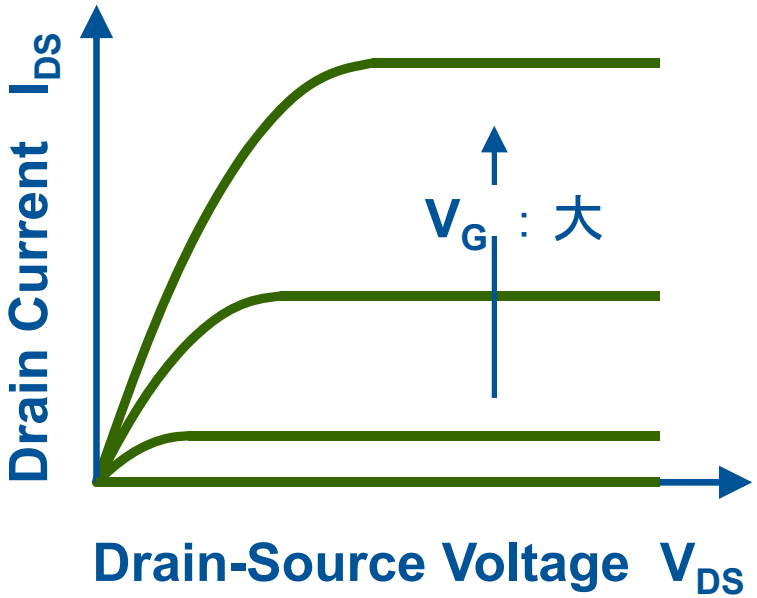


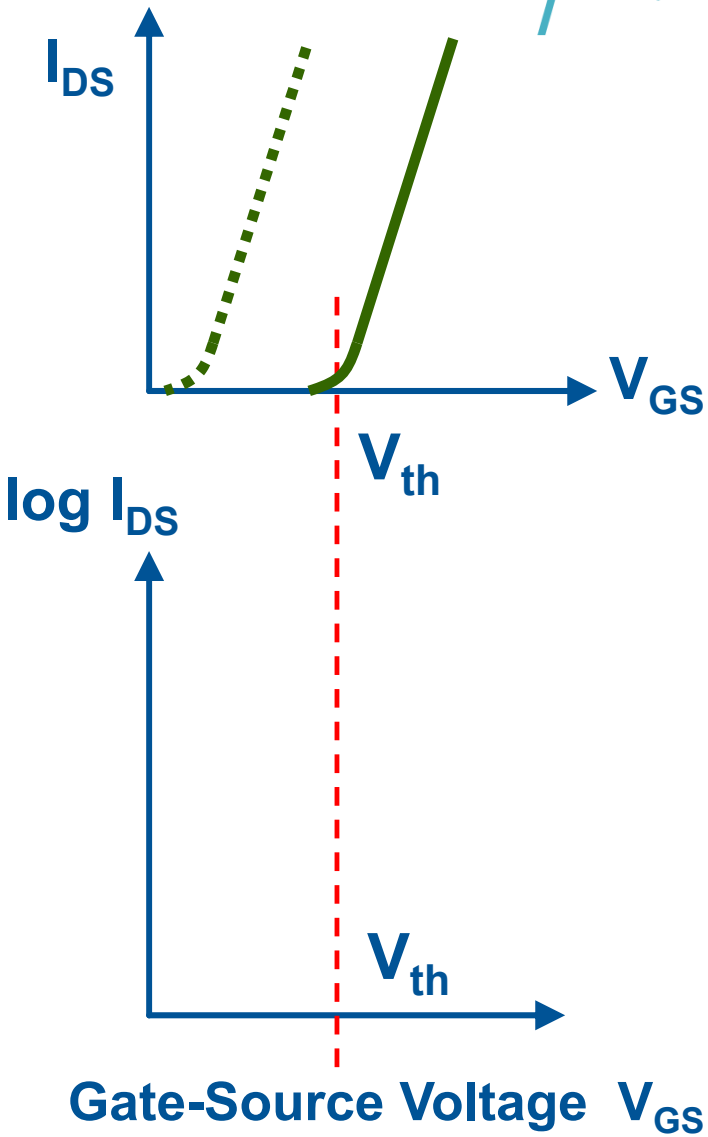

Triple wellは、RF CMOS回路などで利用される。
LSI設計時には、well contactなどを忘れないことが必要。

# MOSFETの電流-電圧特性



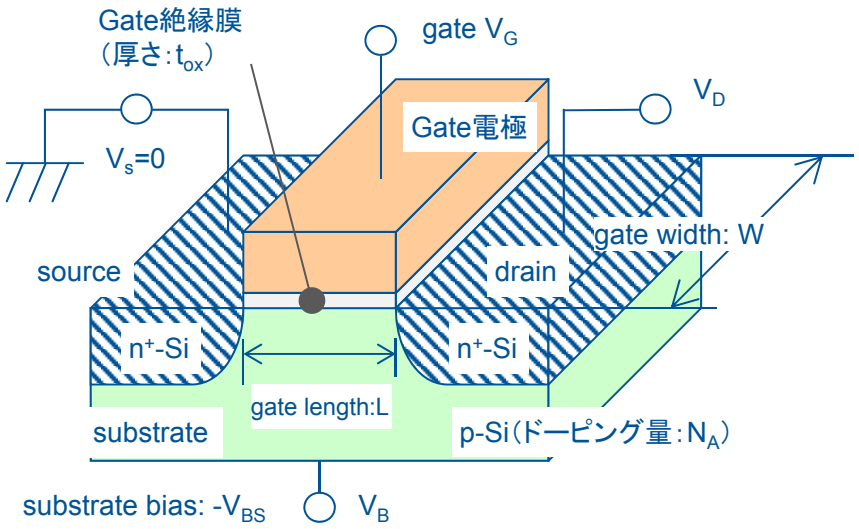


# MOSFETの特性を表現するための物理量






- 構造に関わる量

- 回路関係
  - ドレイン電圧 $V_{DS} = V_S - V_S$
  - ゲート電圧 $V_{GS} = V_G - V_S$
  - 基板電圧（back bias）
    $-V_{BS} = -V_B + V_S$

- 物性量
  - 比誘電率（Si）: $\varepsilon_{Si}$
  - 比誘電率（$SiO_2$）: $\varepsilon_{ox}$
  - 電子親和力（Si）: $\chi_{Si}$
  - 禁制帯幅（Si）: Eg
  - 移動度: $\mu$

# MOSFETの電流ー電圧特性



TOKYO TECH print
Pursuing Excellence

- 線形領域

$$I_{DS} = \frac{W}{L}\mu C_{ox}\left[(V_{GS} - V_{th})V_{DS} - \frac{1}{2}(V_{GS} - V_{th})^2\right] \quad \text{[ampere]}$$

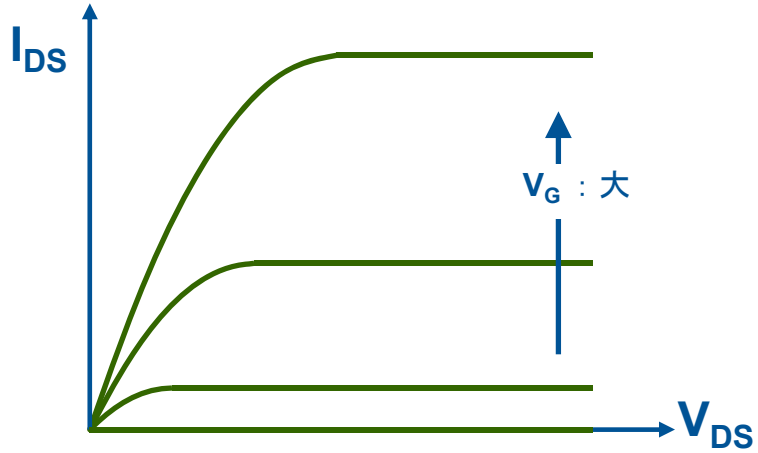
$$for\ V_{DS} < V_{GS} - V_{th}$$

- 飽和領域

$$I_{DS} = \frac{1}{2}\frac{W}{L}\mu C_{ox}(V_{GS} - V_{th})^2, for\ \ V_{DS} > V_{GS} - V_{th}$$

酸化膜容量（絶縁膜容量）

閾値電圧 threshold voltage　$V_{th}\ [volts]$



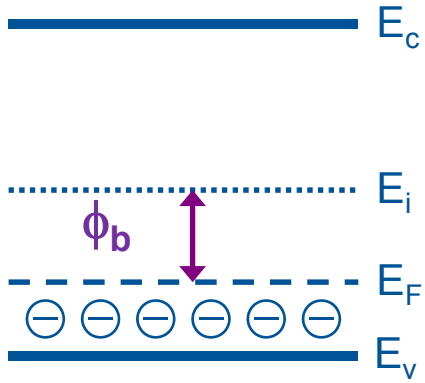

Kazuya Masu

# ●閾値電圧（理想MOSの場合）

$$V_{th}{}^{ideal} = \frac{Q_S}{C_{ox}} + 2\phi_b = \frac{qN_A W_m}{C_{ox}} + 2\phi_b =$$

酸化膜容量（絶縁膜容量）

$$C_{ox} = \frac{\varepsilon_{ox}\varepsilon_o}{t_{ox}} \left[ {}^{F}/_{m^2} \right]$$




Potential difference between $E_i$ and $E_F$

最大空乏層厚さ（強反転）

$$W_m = \sqrt{\frac{2\varepsilon_{Si}\varepsilon_o(2\phi_b)}{qN_A}} \ [m]$$

空乏層容量（強反転）

$$C_D = \frac{\varepsilon_{Si}\varepsilon_o}{W_m} \left[ {}^{F}/_{m^2} \right]$$

# 閾値電圧



print
TOKYO TECH
Pursuing Excellence

## ●閾値電圧（Back biasがある時）

$$V_{th}{}^{ideal}{}_{with\ back\ bias} =$$

## ●理想MOSでない場合

$$V_{th} = V_{FB} + V_{th}{}^{ideal}\ [volts]$$

Flat band voltage

$$V_{FB} = \Phi_{MS} - \frac{Q_{ss}}{C_{ox}} - \frac{Q_{dose}}{C_{ox}}$$

仕事関数差

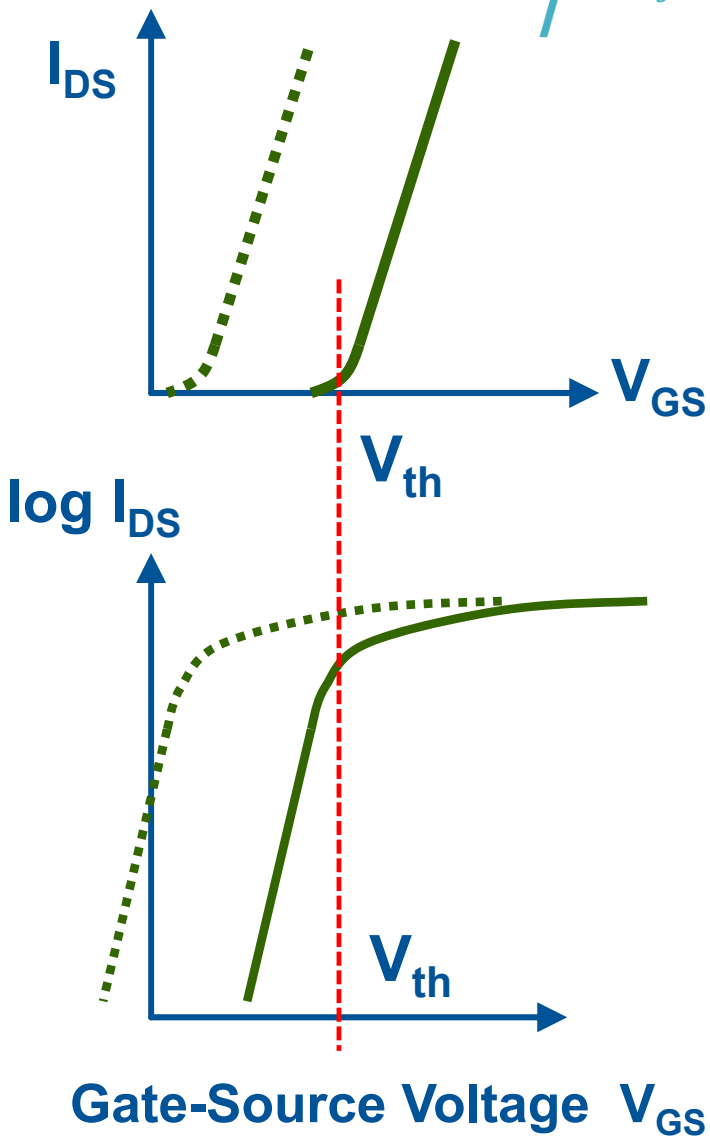
$$\Phi_{MS} = \Phi_{metal} - \Phi_{semicon.}$$

---

$\Phi_{metal}$ [volts]: ゲート金属の仕事関数
$\Phi_{semicon}$ [volts]: 半導体の仕事関数
$Q_{ss}$ [coulomb/cm$^{-2}$]: 表面電荷密度の仕事関数、
$Q_{dose}$ [coulomb/cm$^{-2}$] : チャネルドーズ量

# MOSFETの電流-電圧特性　Subthreshold region

- Subthreshold swing




- Sが有限値以上であること
  - キャリア分布がBoltzmann分布していることに起因。
  - 低電圧動作（V<1 volt)を難しくしている。
  - Sをより小さくする努力

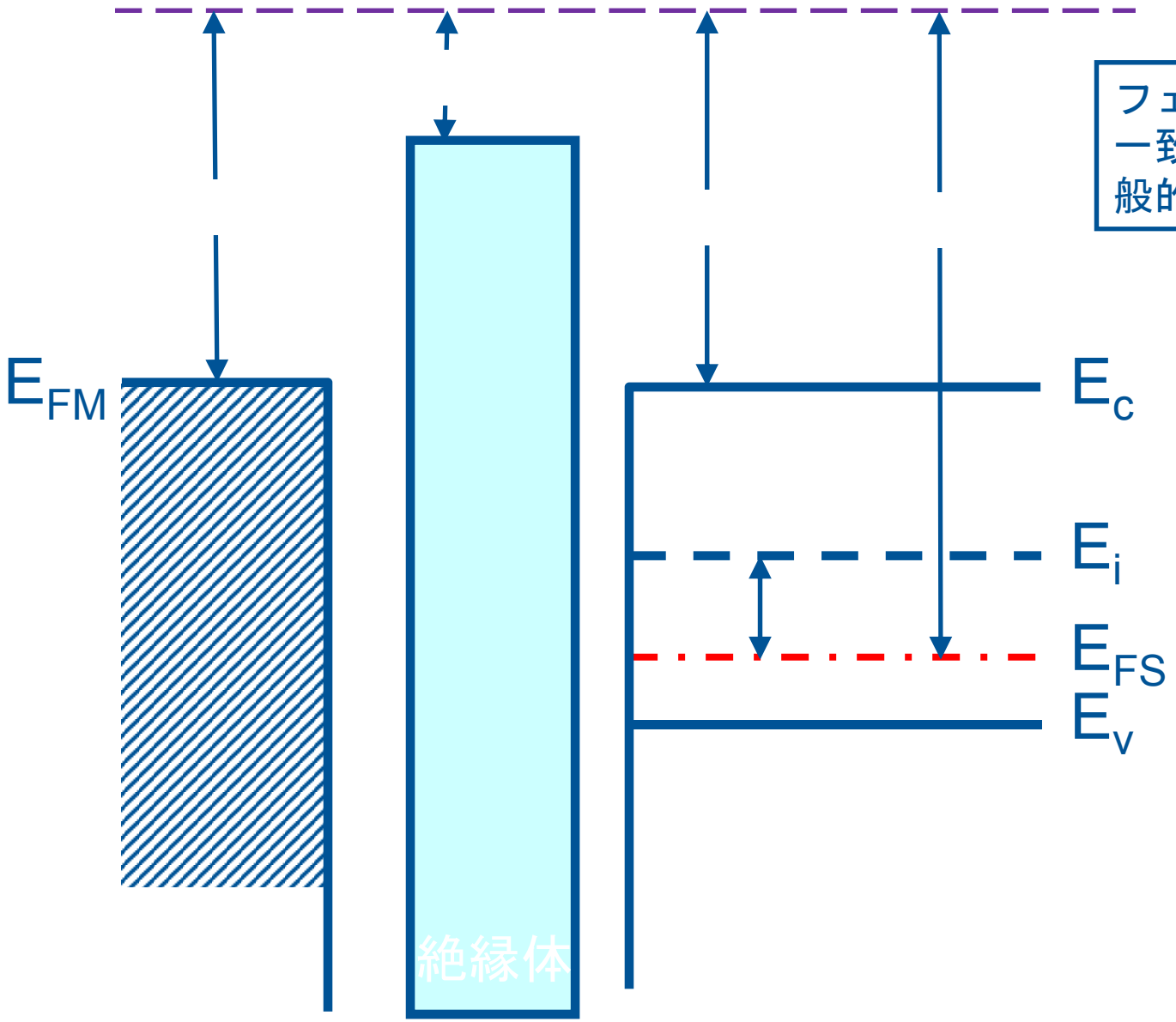
# MOS diodeのバンド図

- 理想MOS diodeとは何か？
- 蓄積、空乏、反転、強反転について理解する。
- C-V特性（高周波、低周波、測定方法）を理解する。
- MOSFETでは、反転層の電子（正孔）がドレイン電流になる。

# 金属ー絶縁体ー半導体のバンド図(1)



print
TOKYO TECH
Pursuing Excellence



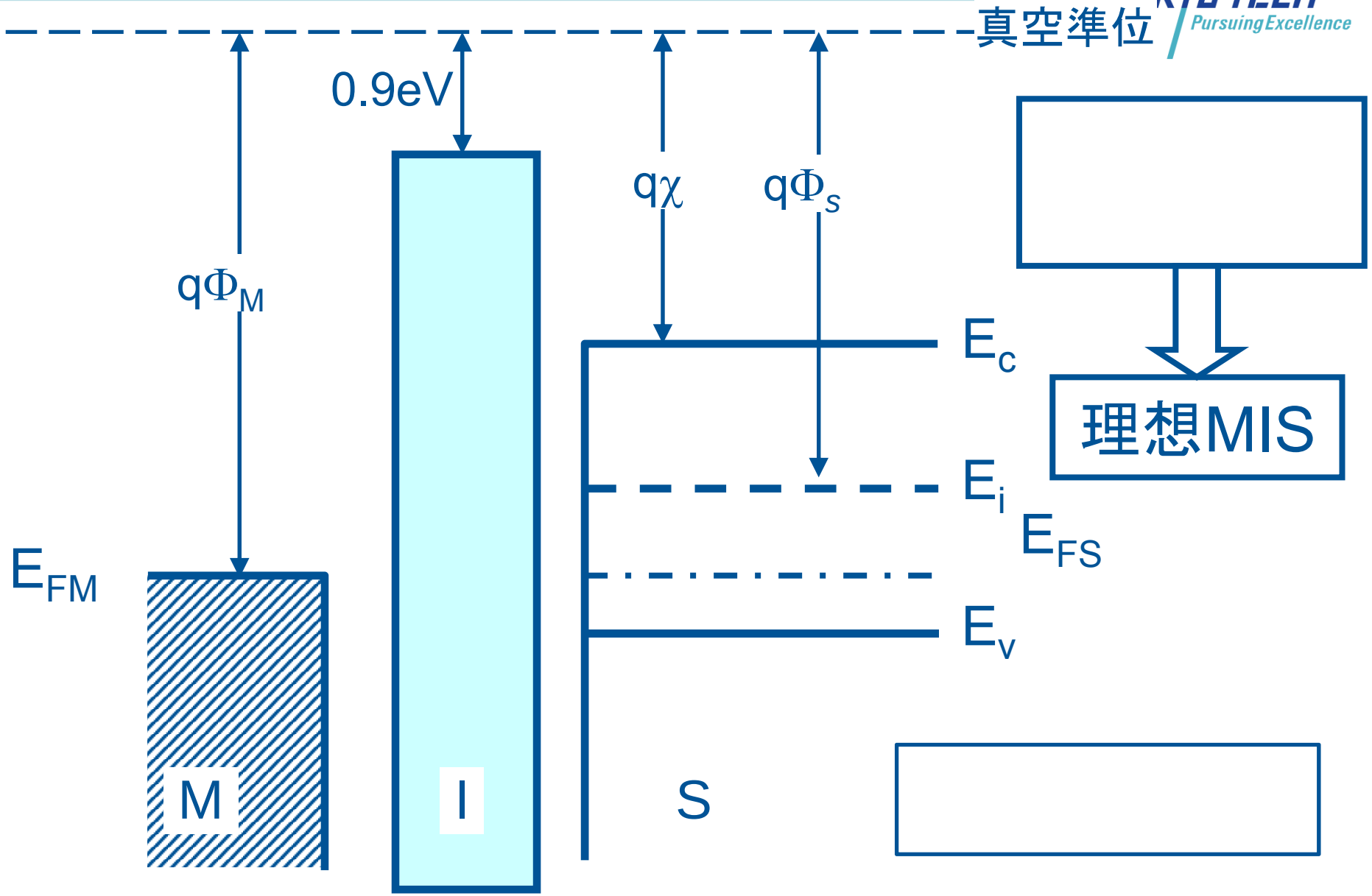

フェルミ準位が一致しない(一般的な場合)

Kazuya Masu

# 金属ー絶縁体ー半導体のバンド図(2)



TOKYO TECH Pursuing Excellence
print



# 理想MIS diode



print
TOKYO TECH
Pursuing Excellence

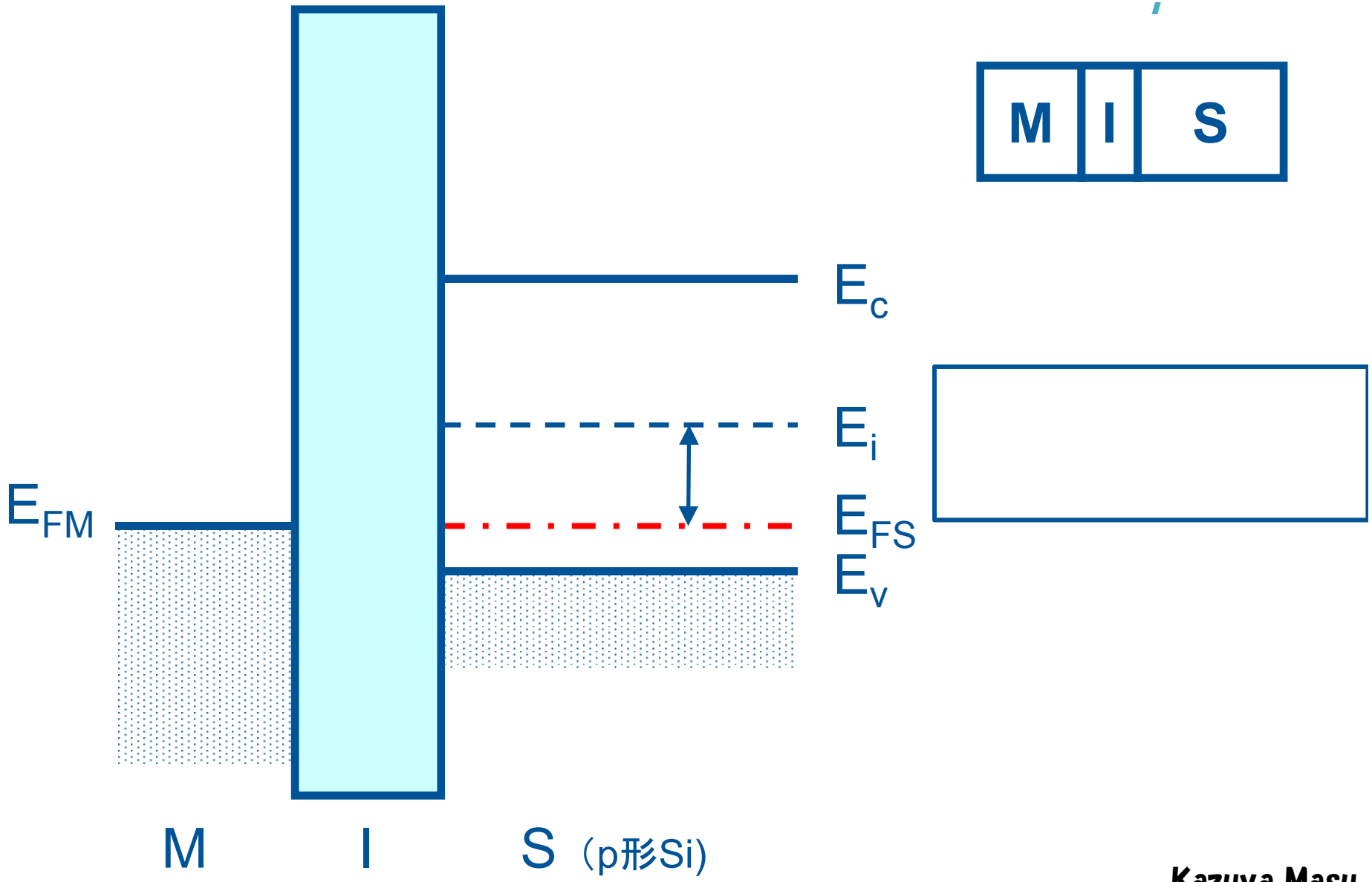
1.

2.

3.

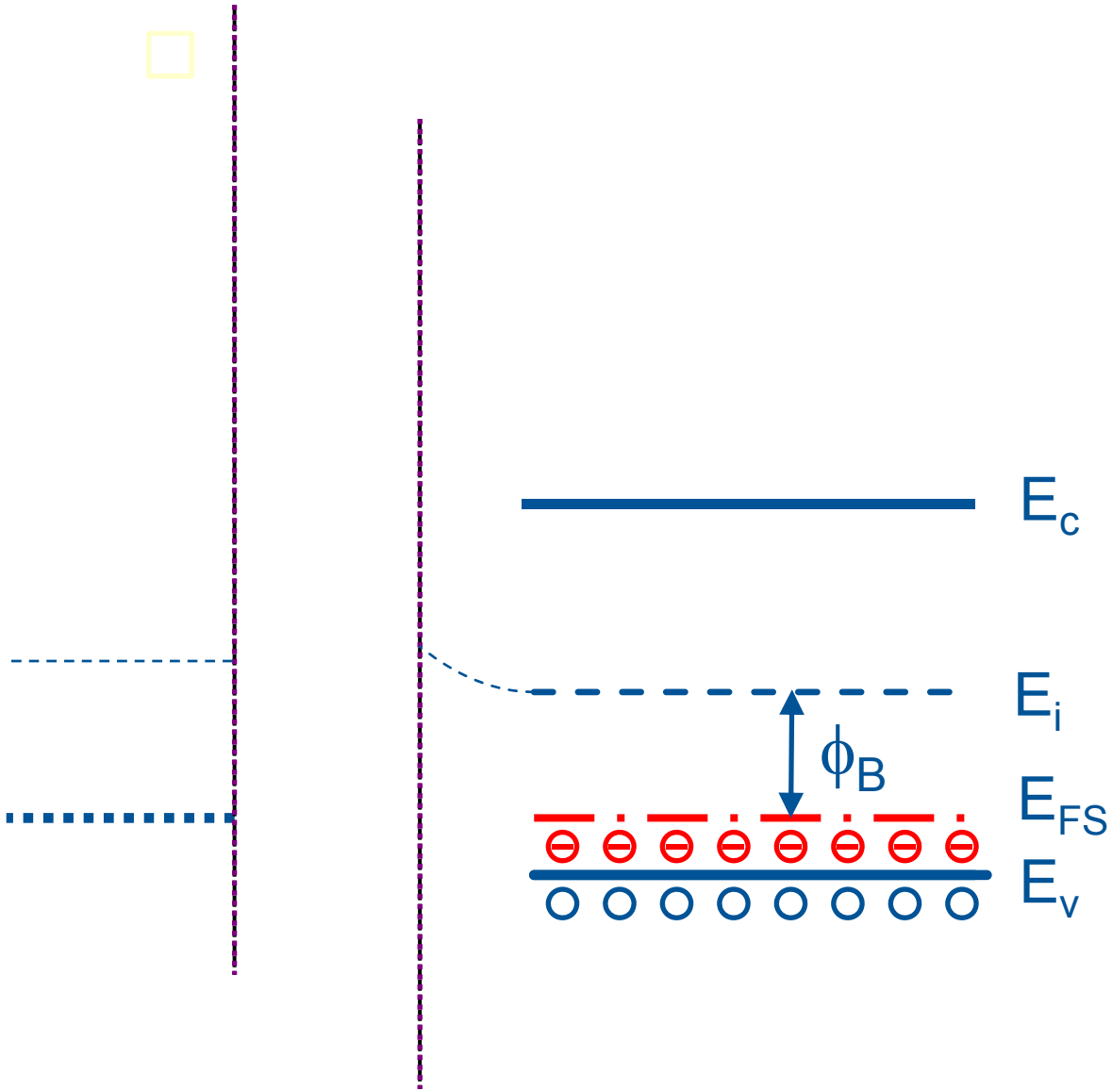
# 理想MIS diode (1)





# 理想MIS diode (2)

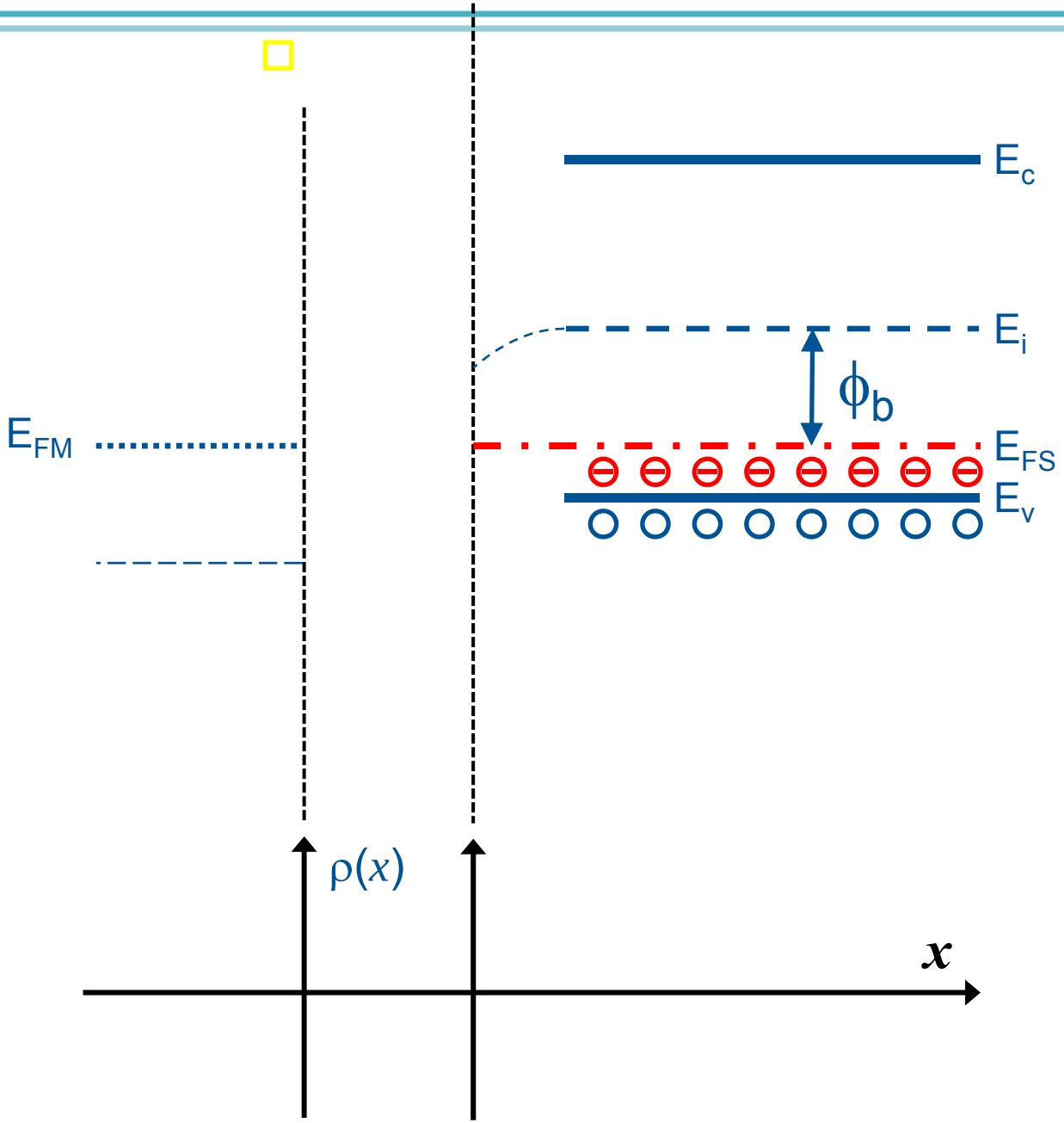


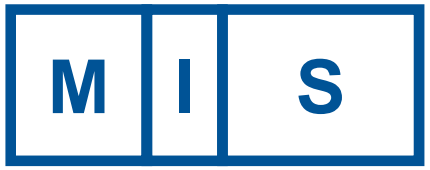



| M | I | S |
|---|---|---|

# 理想MIS diode (3)

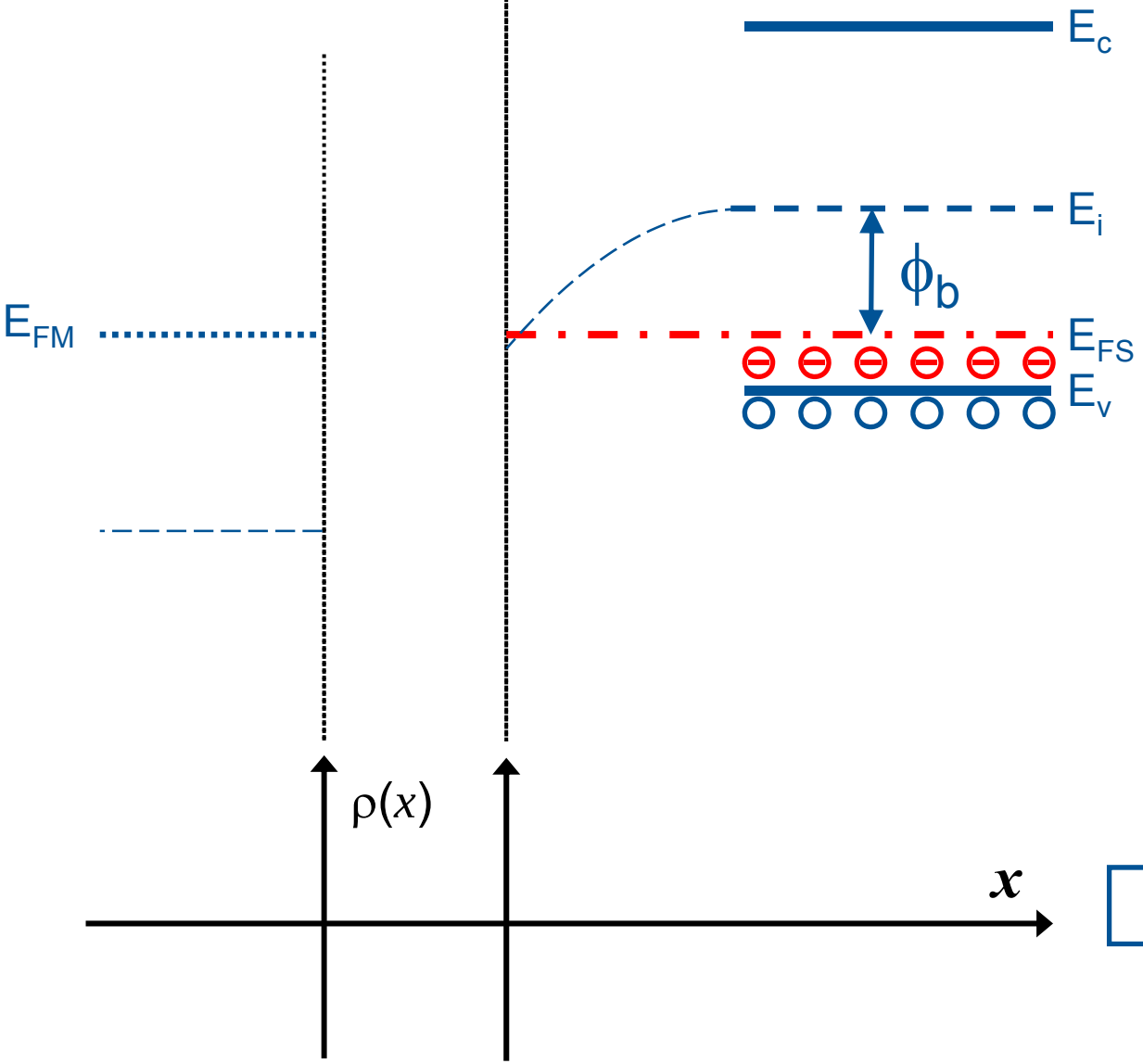


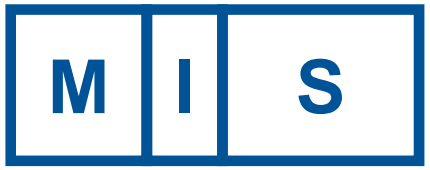


# 理想MIS diode (4)



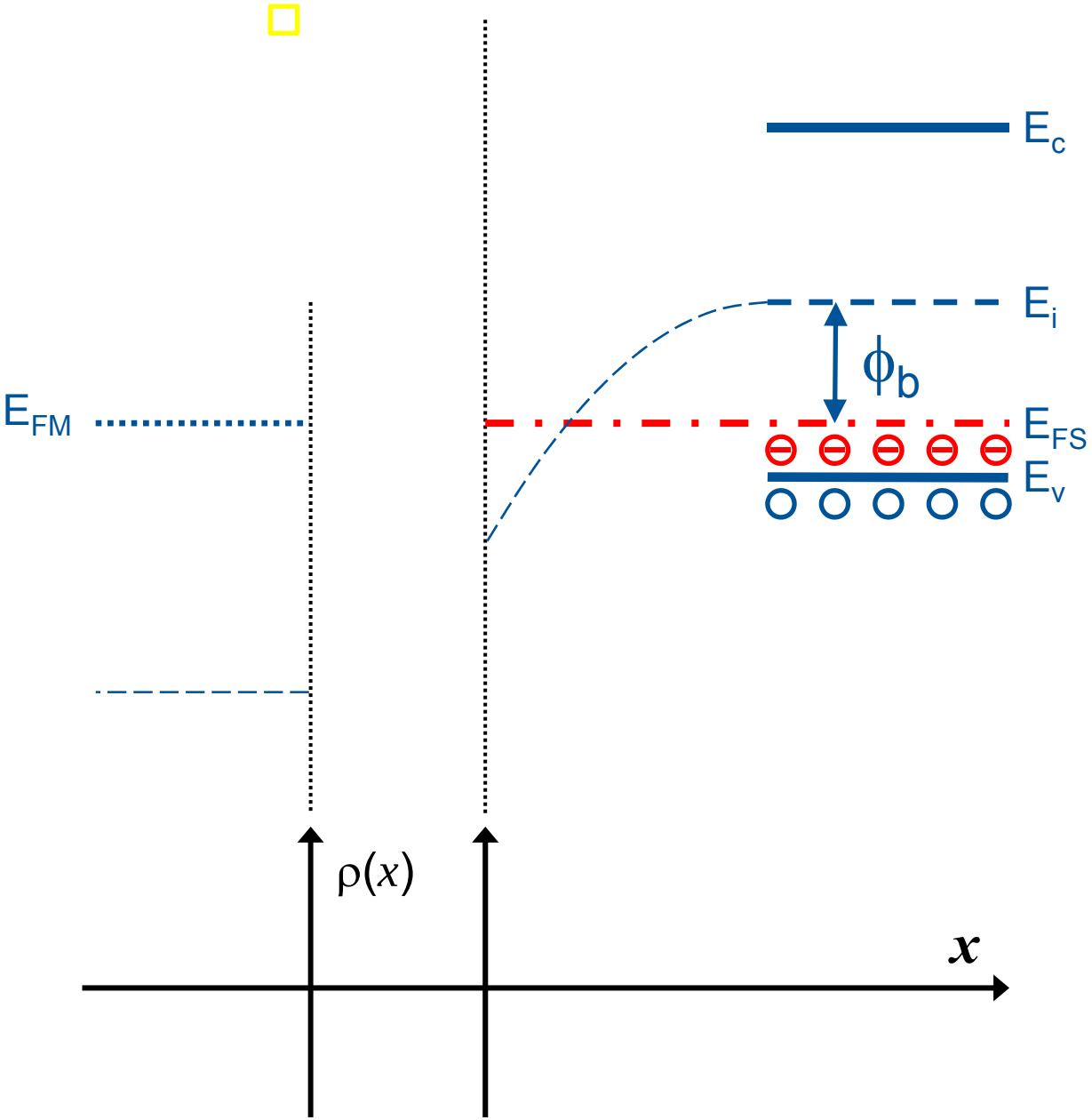


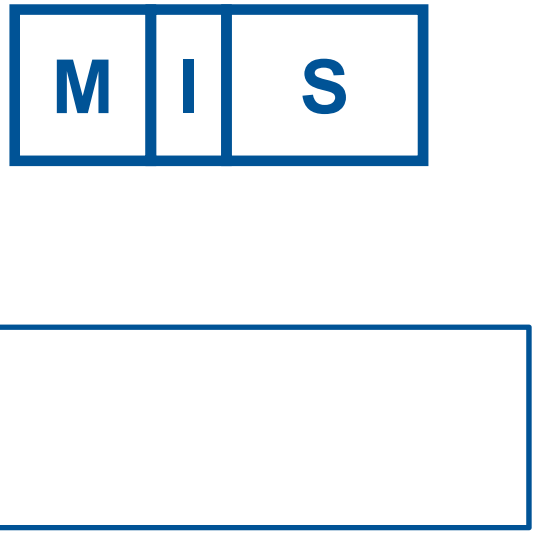



# 理想MIS diode (5) （強反転　strong inversion）



print
TOKYO TECH
Pursuing Excellence



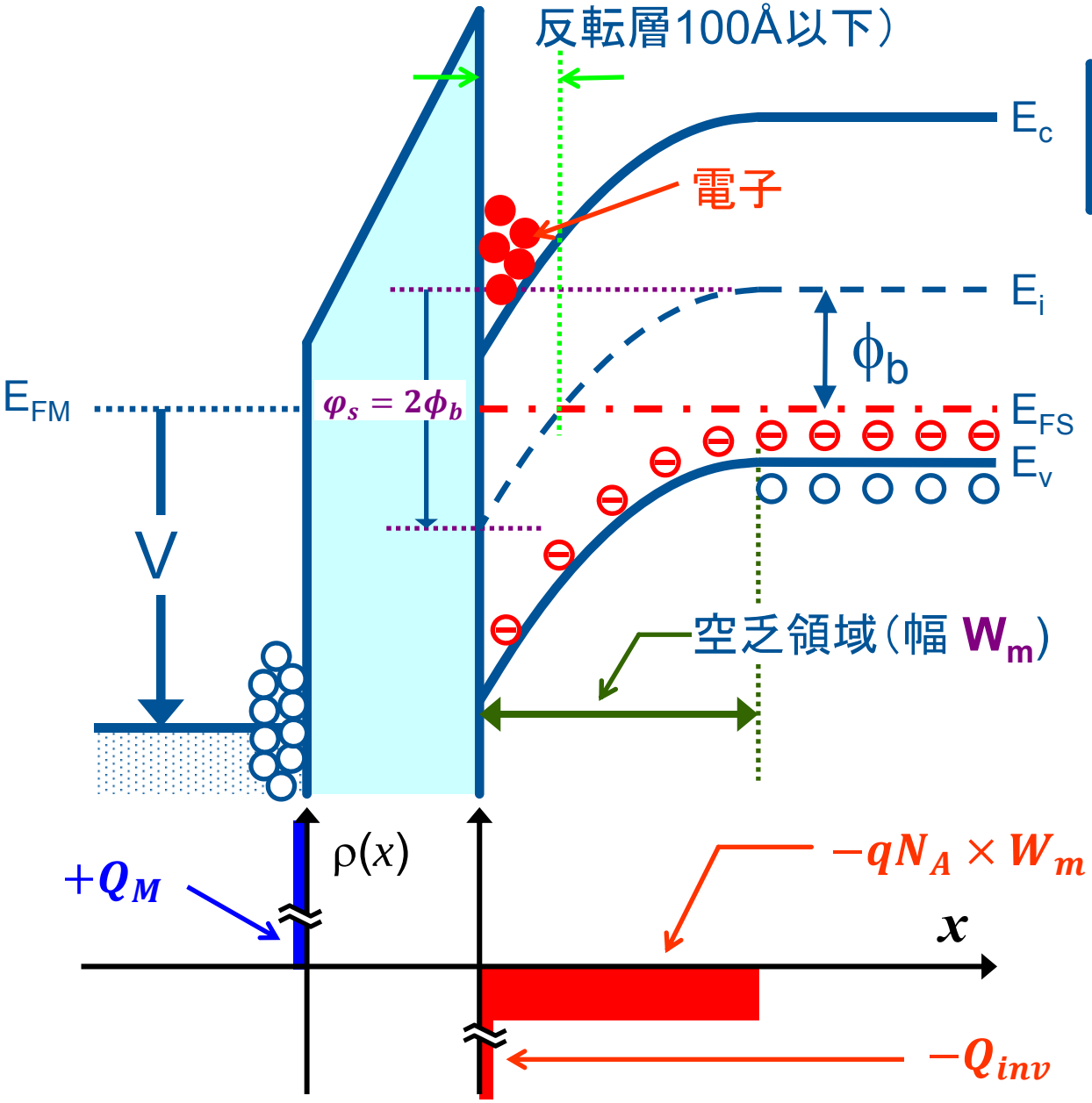



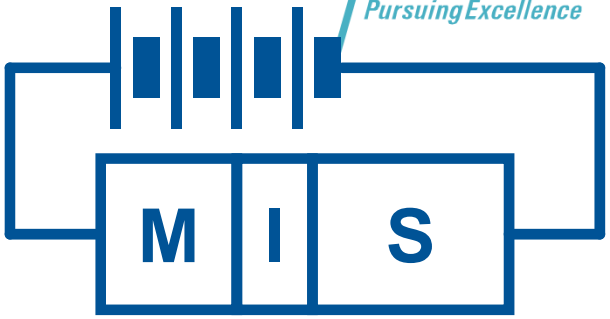

Kazuya Masu

# 理想MIS diode (6)（強反転　strong inversion）



TOKYO TECH
Pursuing Excellence




- 強反転すれば $\varphi_s$ 変化しない
- 変化するのは反転層の電子数
- 空乏層は拡がらない

Kazuya Masu

# 理想MIS Diode （強反転状態）

(1)

(2)

(3)

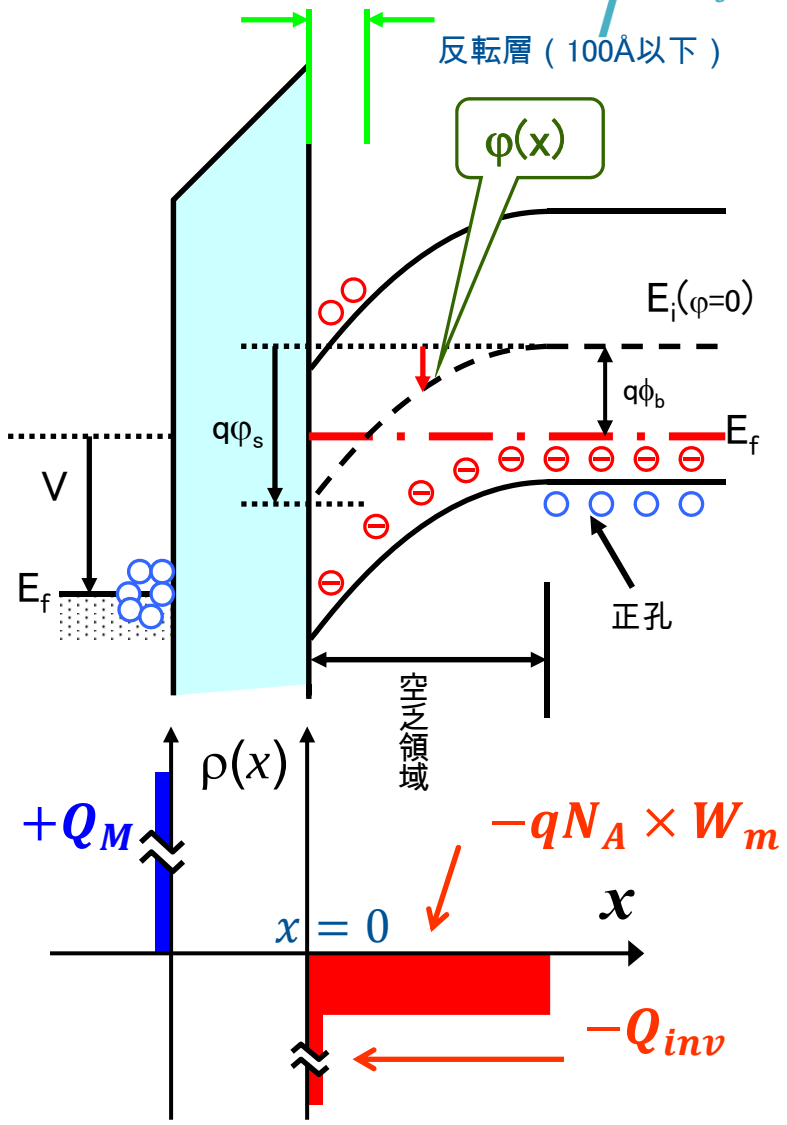
# 表面電荷密度の導出

手順

- 電荷中性から、$|Q_M| = |Q_S|$
- 半導体中の電荷（正孔、イオン化アクセプタ、電子）を半導体中のポテンシャルポテンシャル$\varphi(x)$で記述。
- 半導体中のPoisson方程式を解く。
- $x = 0$の電界強度$E_s$とGaussの定理$Q_S = \varepsilon_{Si}\varepsilon_o E_s$から、半導体中の電荷$Q_S$を求める。

---

- ただし、$E(x), \varphi(x)$ が解析的に解けてはいない。巧妙に$E_s$がわかっているのみ。

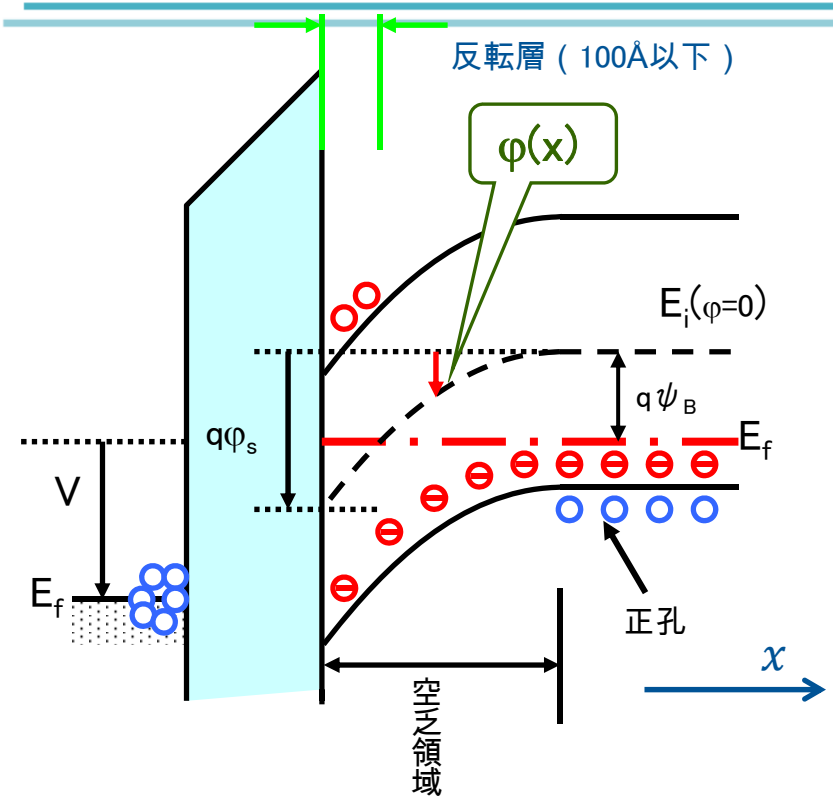



$$Q_S = qN_A \times W_m + Q_{inv}$$

Kazuya Masu

# 表面電荷密度(1)






$$n = n_i \exp\left(-\frac{\varphi_f - \varphi_i}{kT/q}\right)$$

$$= n_i \exp\left(-\frac{\varphi_B}{kT/q}\right) \Rightarrow n_{po}$$

静電ポテンシャルで表現したキャリア密度

$$n_p(x)$$

$$= n_{po} \exp\left(\frac{q\varphi(x)}{kT}\right)$$

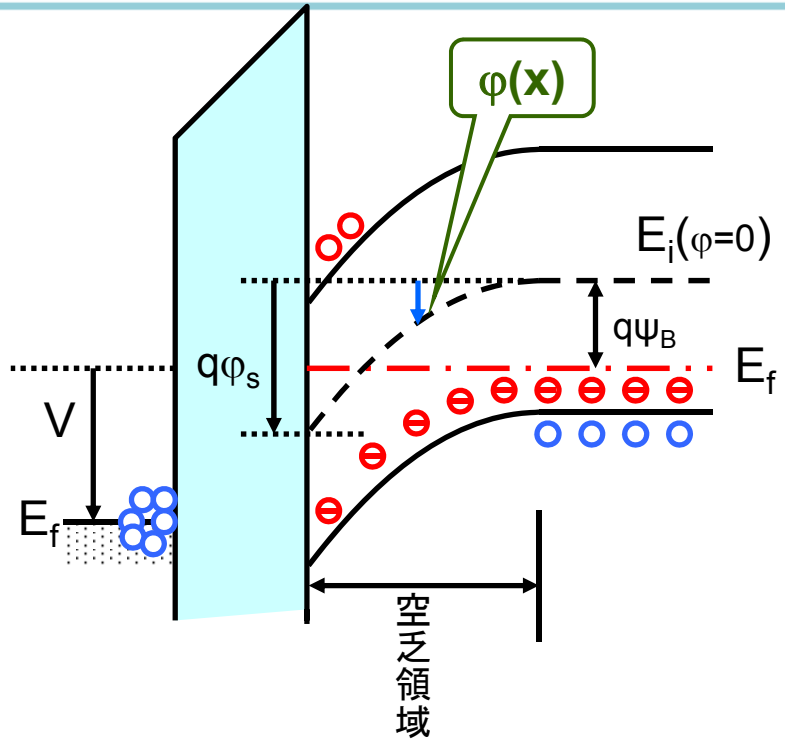
$$= n_{po} \exp(\beta\varphi(x)) \quad :(1)$$

$$p_p(x)$$

$$= p_{po} \exp\left(-\frac{q\varphi(x)}{kT}\right)$$

$$= p_{po} \exp(-\beta\varphi(x)) :(2)$$

# 表面電荷密度(2)(ポアソンの方程式を解く)




Poison's equation

$$\nabla^2 \varphi(x,y,z) = -\frac{\rho(x,y,z)}{\varepsilon} \quad (3)$$

ρ(x): 電荷密度

一次元の場合

$$\frac{d^2\varphi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_o \varepsilon_{Si}} \quad \cdots(4)$$

電荷密度→ Eq.(3)

$$\rho(x) = q(N_D^+ - N_A^- + p_p - n_p) \quad \cdots(5)$$

$N_D^+$ : ｲｵﾝ化ﾄﾞﾅｰ密度
$N_A^-$ : ｲｵﾝ化ｱｸｾﾌﾟﾀ密度
$p_p(x)$ :正孔密度
$n_p(x)$ :電子密度

ポアソン方程式をとき、表面電荷密度Qsを求める。

# 表面電荷密度（3）（ポアソンの方程式を解く）

Eq.(3)の方程式を解いてゆく。

(1) ψ=0で、ρ(x)=0であるので、

$$N_D^+ - N_A^- = -\left(p_{po} - n_{po}\right) \quad :(6)$$

(2) Eqs.(1)&(2)から、

$$p_p(x) - n_p(x) = p_{po}e^{-\beta\varphi(x)} - n_{po}e^{+\beta\varphi(x)} \quad :(7)$$

解くべきポアソンの方程式は、

$$\frac{d^2\varphi(x)}{dx^2} = -\frac{q}{\varepsilon_o\varepsilon_{Si}}\left\{p_{po}\left(e^{-\beta\varphi(x)}-1\right) - n_{po}\left(e^{+\beta\varphi(x)}-1\right)\right\} \quad :(8)$$

Eq.(8)を積分して、

$$\int_0^{\partial\varphi/\partial x}\left(\frac{\partial\varphi}{\partial x}\right)d\left(\frac{\partial\varphi}{\partial x}\right) = \int_0^{\varphi}\left\{\begin{array}{l} p_{po}\left(e^{-\beta\varphi(x)}-1\right) \\ -n_{po}\left(e^{+\beta\varphi(x)}-1\right)\end{array}\right\}d\varphi \quad :(9)$$

$E = \dfrac{\partial\varphi}{\partial x}$ より、

$$E^2 = \left(\frac{2kT}{q}\right)^2\left(\frac{qp_{po}\beta}{2\varepsilon_o\varepsilon_{Si}}\right)\times\left[\left(e^{-\beta\varphi}+\beta\varphi-1\right)+\frac{n_{po}}{p_{po}}\left(e^{+\beta\varphi}-\beta\varphi-1\right)\right] \quad :(10)$$

# 表面電荷密度（4）（ポアソンの方程式を解く）

Definition

$$Debye\ Length\ : L_D = \sqrt{\frac{\varepsilon_{si}\varepsilon_o kT}{p_{po} e^2}}$$

表面電荷密度：$Q_S$

$$Q_s = -\varepsilon_o \varepsilon_{Si} E_S = \mp \frac{\sqrt{2}\,\varepsilon_o \varepsilon_{Si}\, kT}{q\, L_D} F\left(\beta\varphi_s, \frac{n_{po}}{p_{po}}\right)$$

$$F\left(\beta\varphi, \frac{n_{po}}{p_{po}}\right) = \left[\left(e^{-\beta\varphi} + \beta\varphi - 1\right) + \frac{n_{po}}{p_{po}}\left(e^{+\beta\varphi} - \beta\varphi - 1\right)\right]^{\frac{1}{2}}$$

電界強度：E

$$E = -\frac{\partial \varphi}{\partial x} = \pm \frac{\sqrt{2}\, kT}{q\, L_D} F\left(\beta\varphi, \frac{n_{po}}{p_{po}}\right)$$

$$E_s = \pm \frac{\sqrt{2}\, kT}{q\, L_D} F\left(\beta\varphi_s, \frac{n_{po}}{p_{po}}\right)$$

微分容量Cを求める。（空乏層容量）

$$C_D = \left|\frac{dQ_s}{d\varphi_s}\right| \qquad \left[F/cm^2\right]$$

$$= \frac{\varepsilon_{Si}\varepsilon_o}{\sqrt{2}\, L_D} \times \left|\frac{1 - e^{-\beta\varphi_s} + \left(\frac{n_{po}}{p_{po}}\right)\left(e^{+\beta\varphi_s} - 1\right)}{F(\varphi_s)}\right|$$

$$C_D\ @\ flat\ band = \frac{\varepsilon_{Si}\varepsilon_o}{L_D}$$

# 表面電荷密度(5)(ポアソンの方程式を解く)



print
TOKYO TECH
Pursuing Excellence

- 表面電荷密度：$Q_S$ はガウスの定理から

$$\beta = \frac{q}{kT}$$

# 表面電荷密度(6)



TOKYO TECH Pursuing Excellence

- $\varphi_s < 0$
  - 蓄積(半導体側には、正の電荷(正孔)が生じる
  - $Q_s = +\frac{\sqrt{2}\varepsilon_{Si}\varepsilon_o kT}{qL_D} F\left(\beta\varphi_s, \frac{n_{po}}{p_{po}}\right)$
- $\varphi_s > 0$
  - 空乏・反転(半導体側には、負の電荷(イオン化アクセプタ、電子)が生じる
  - $Q_s = -\frac{\sqrt{2}\varepsilon_{Si}\varepsilon_o kT}{qL_D} F\left(\beta\varphi_s, \frac{n_{po}}{p_{po}}\right)$

$$F\left(\beta\varphi, \frac{n_{po}}{p_{po}}\right) = \left[\left(e^{-\beta\varphi} + \beta\varphi - 1\right) + \frac{n_{po}}{p_{po}}\left(e^{+\beta\varphi} - \beta\varphi - 1\right)\right]^{1/2}$$

# 表面電荷密度(7)



- $\varphi_s < 0$ (蓄積)

$$F\left(\beta\varphi, \frac{n_{po}}{p_{po}}\right) = \left[\left(e^{-\beta\varphi} + \beta\varphi - 1\right) + \frac{n_{po}}{p_{po}}\left(e^{+\beta\varphi} - \beta\varphi - 1\right)\right]^{1/2}$$

$\longrightarrow$

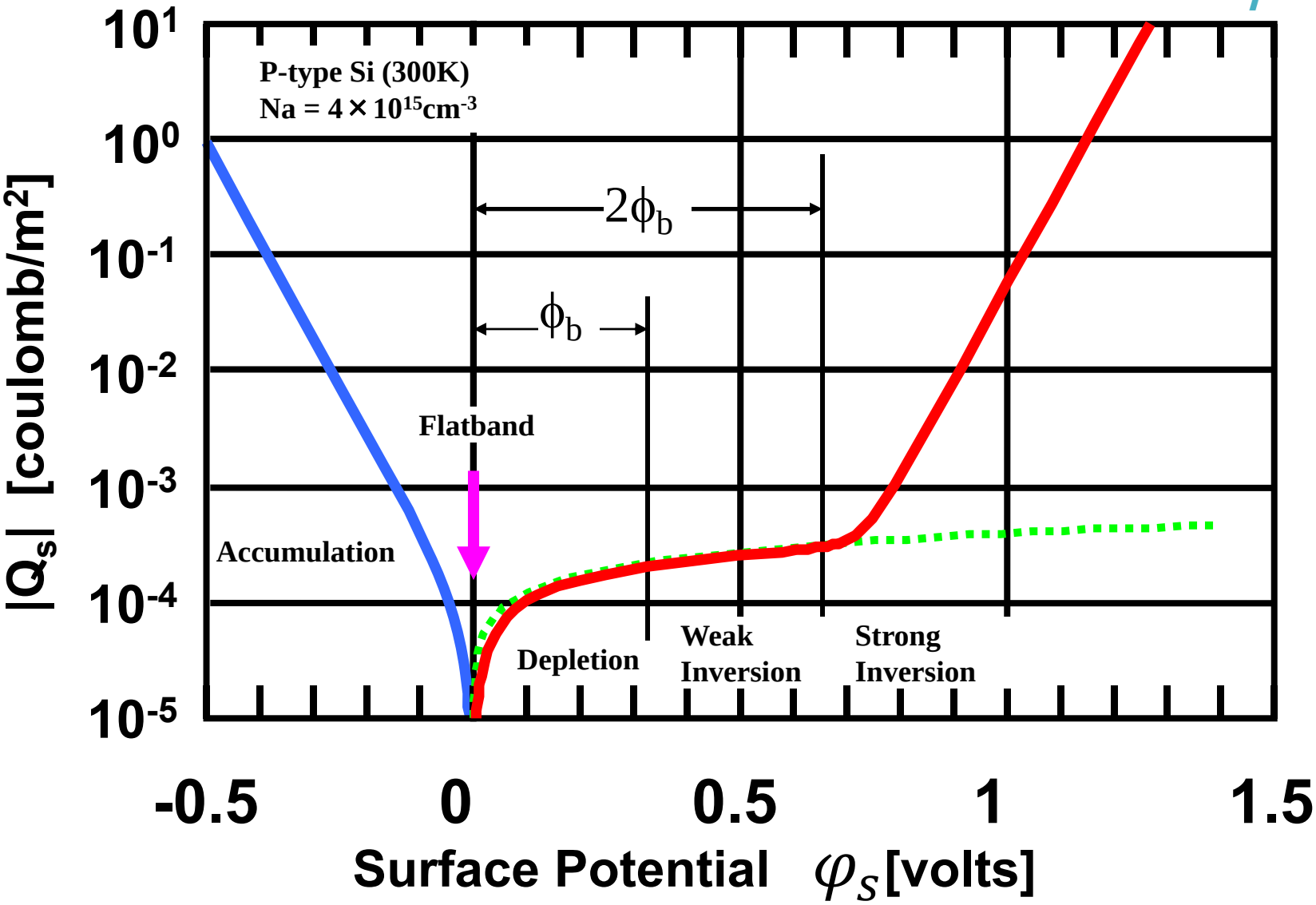
- $\varphi_s > 0$ (空乏・反転)

$$F\left(\beta\varphi, \frac{n_{po}}{p_{po}}\right) = \left[\left(e^{-\beta\varphi} + \beta\varphi - 1\right) + \frac{n_{po}}{p_{po}}\left(e^{+\beta\varphi} - \beta\varphi - 1\right)\right]^{1/2}$$

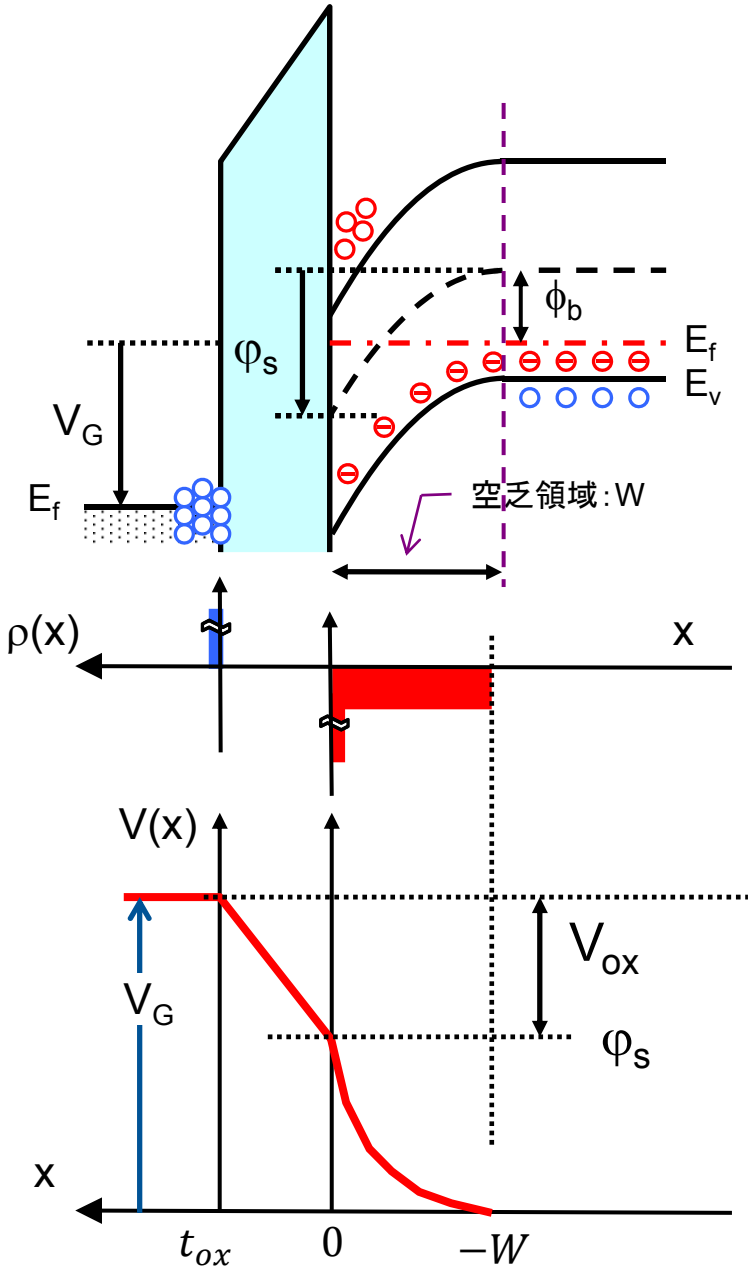
$\longrightarrow$

$\longrightarrow$

# 表面電荷Qsと表面ポテンシャル$\psi_s$の関係 ［数値計算例］



# MISダイオードのC-V特性 （1）




- 空乏近似のもとで、絶縁膜中および半導体中のポテンシャル分布を求める。解くべきPoisson方程式

$$\frac{d^2\varphi(x)}{d\,x^2} = +\frac{qN_a}{\varepsilon} \quad for\ -\mathrm{W} \le x \le 0$$

$$\frac{d^2\varphi(x)}{d\,x^2} = 0 \quad for\ 0 \le x \le t_{ox}$$

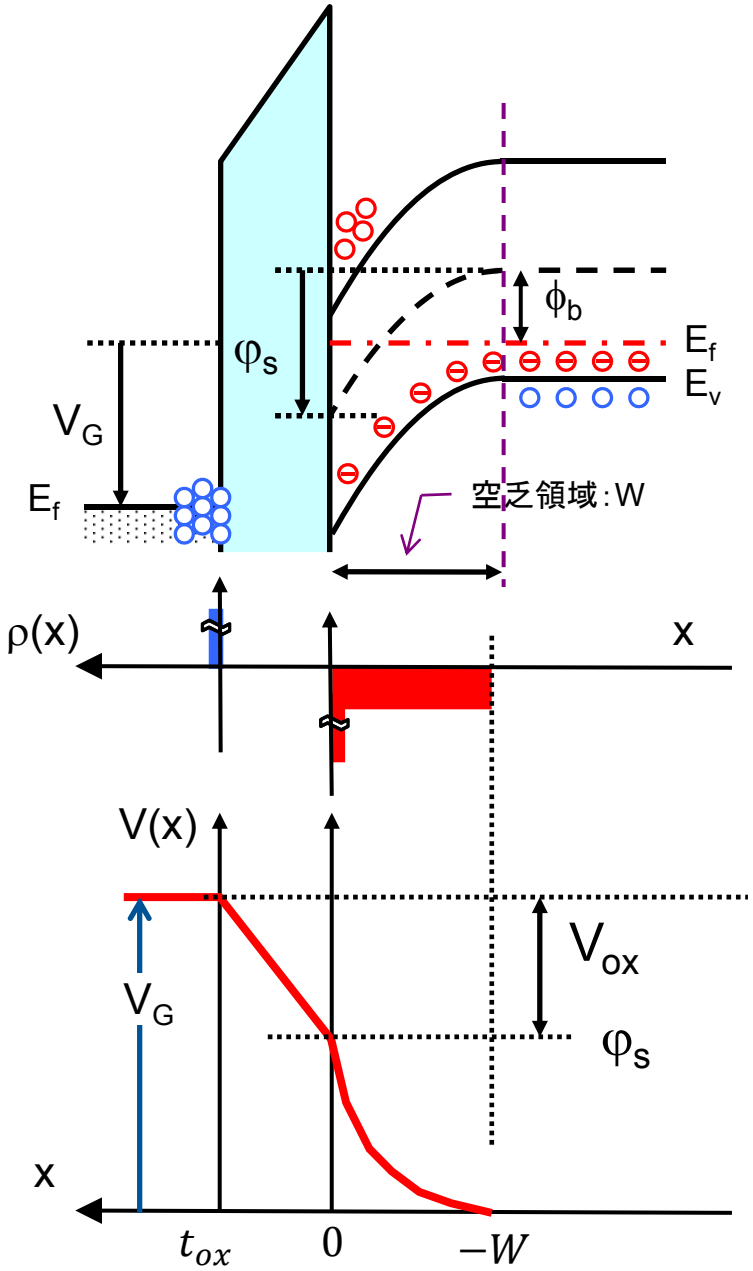
- 境界条件

$$at\ x = -\mathrm{W}, \varphi(x) = 0$$

$$at\ x = 0, \begin{cases} \varphi = \varphi_s \\ \text{電界が連続} \end{cases}$$

注意:左の赤線は間違い！
どこがおかしいかすぐわかるよね？

# MISダイオードのC-V特性 （2）



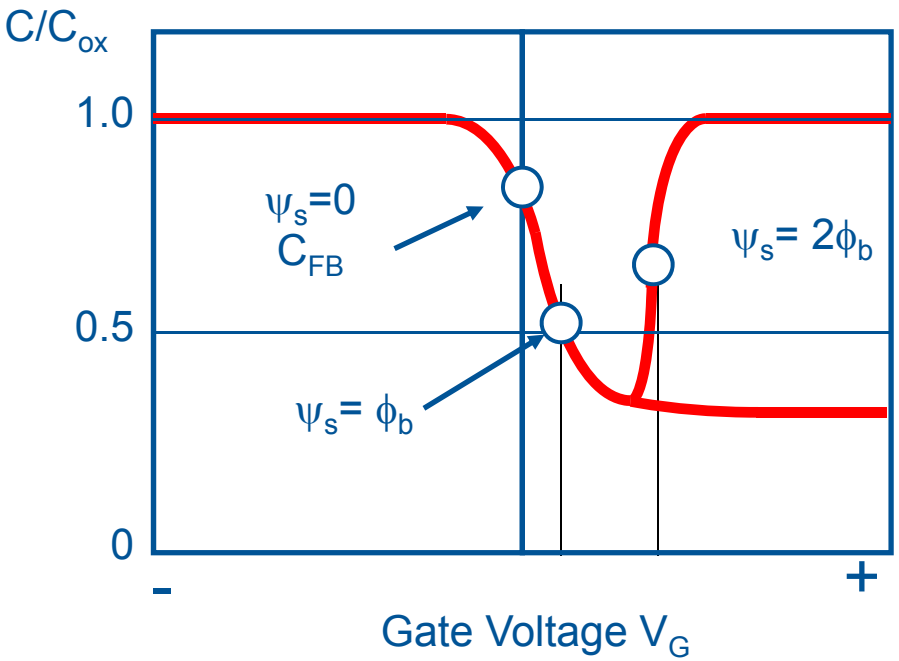

空乏層幅を$L_{dep}$として、強反転時の表面ポテンシャルを求めると：

ゲートにかかる電圧を$V_G$とすると、

$$V_G = V_{ox} + \varphi_s \rightarrow dV_G = d\left(V_{ox} + \varphi_s\right)$$

MISﾀﾞｲｵｰﾄﾞ微分容量は $C = \left|\frac{dQ_s}{dV_G}\right|$

# MISダイオードのC-V特性 （3）




$$\frac{1}{C} = \frac{1}{\left|\frac{dQ_s}{dV_{ox}}\right|} + \frac{1}{\left|\frac{dQ_s}{d\varphi_s}\right|}$$

$$\equiv \frac{1}{C_{ox}} + \frac{1}{C_D}$$

高周波C-V特性は？

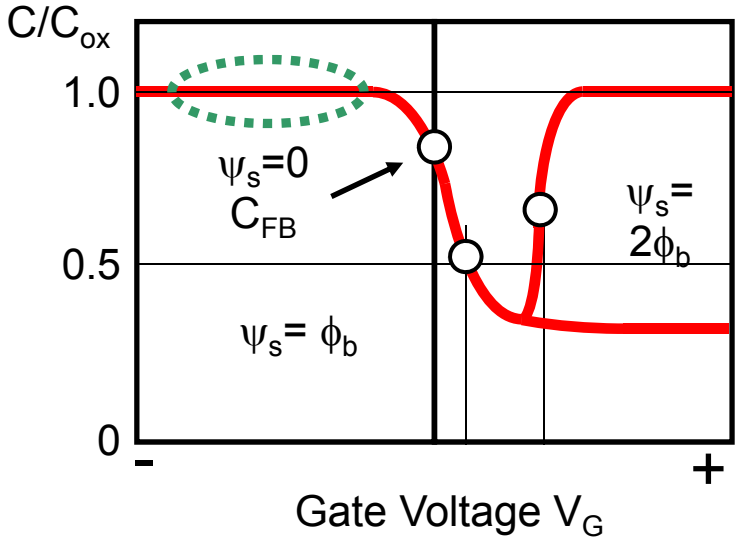
低周波C-V特性は？

$V_G$=0の時の容量は？

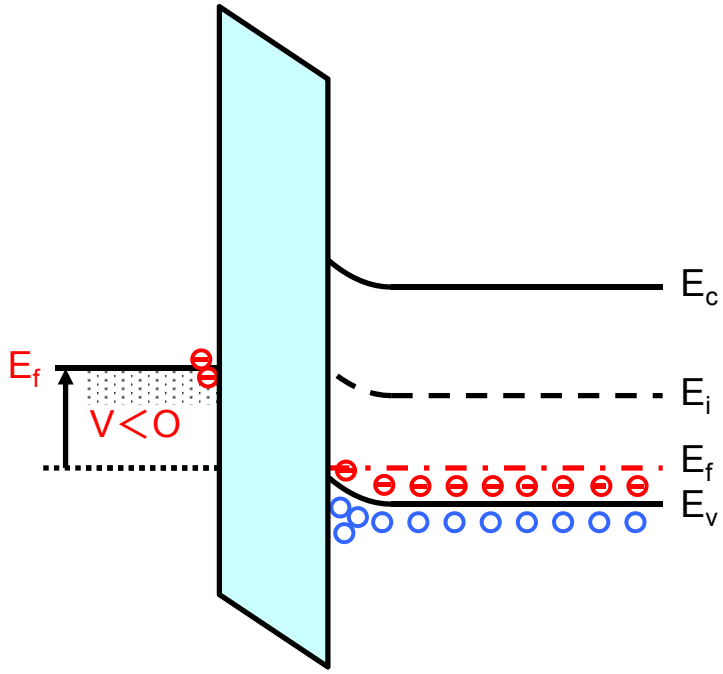
↓

Flatband capacitance $C_{FB}$

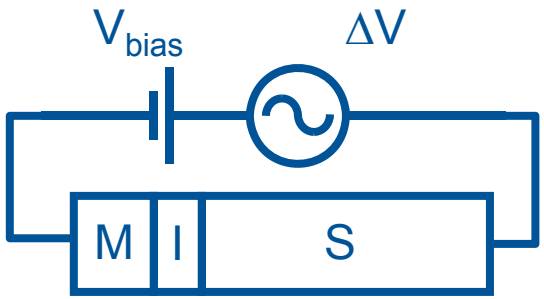
# MISダイオードのC-V特性 （4）



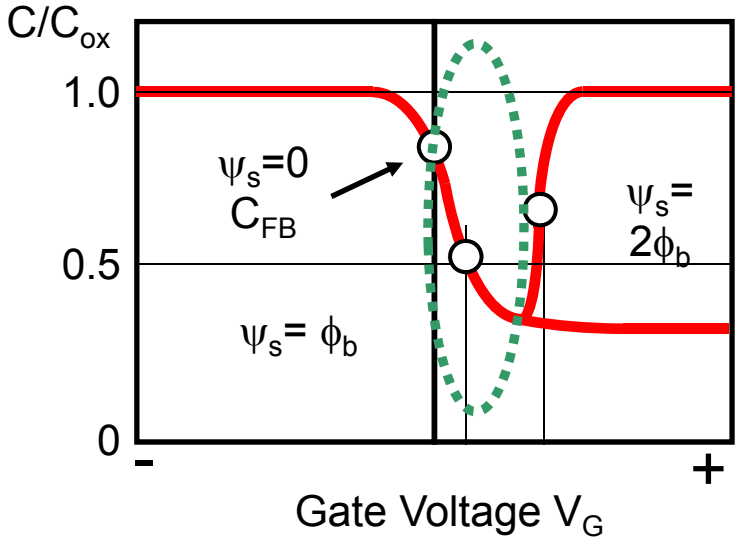

蓄積状態
→　微小電圧に対して追従する
　　キャリアは？



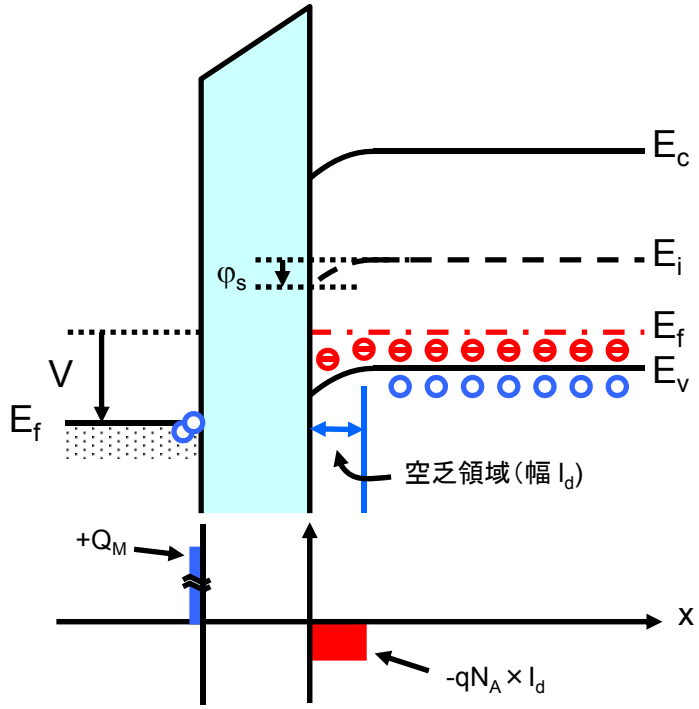

微分容量の測定



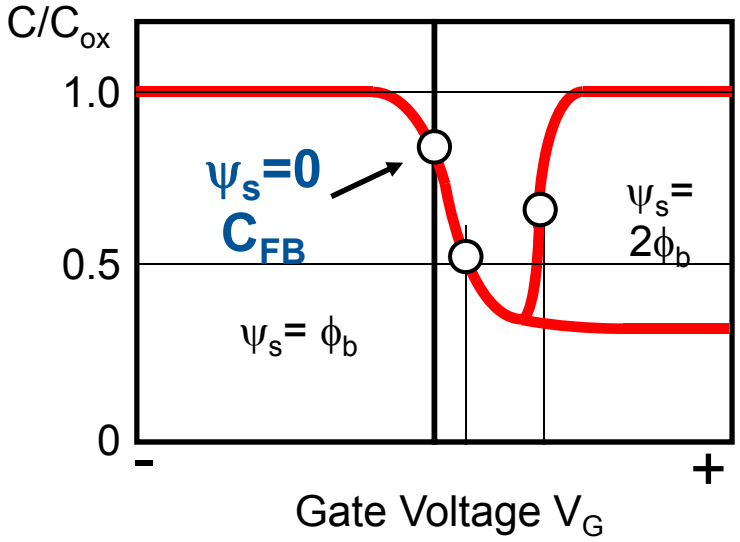
# MISダイオードのC-V特性 （5）



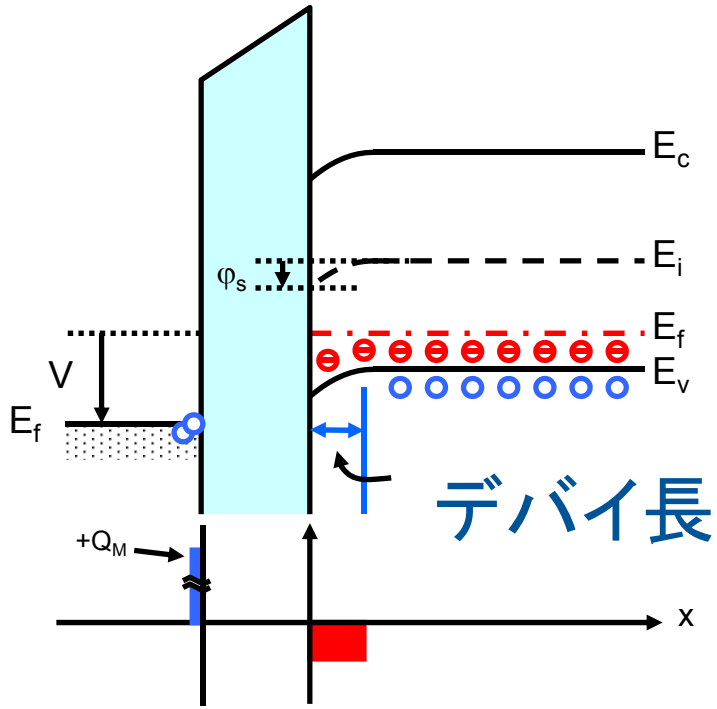

空乏状態
→　微小電圧に対して追従する
　　キャリアは？



# MISダイオードのC-V特性 （6）




フラットバンド状態
→　微小電圧に対して追従する
　　キャリアは？



# MISダイオードのC-V特性 （7）: Flat-Band Capacitance

$$C_D = \left| \frac{dQ_s}{d\varphi_s} \right| = \frac{\varepsilon_{Si}\varepsilon_o}{L_D} \left| \frac{1 - exp(-\beta\varphi_s) + (n_o/p_o)\{ exp(\beta\varphi_s) - 1 \}}{F(\varphi_s)} \right| \quad (1)$$

$$where \quad F(\varphi_s) = \left[ \left( e^{-\beta\varphi_s} + \beta\varphi_s - 1 \right) + \frac{n_o}{p_o} \left( e^{+\beta\varphi_s} - \beta\varphi_s - 1 \right) \right]^{1/2} \quad (2)$$

式(1)で、$\varphi_s$=0を代入する。ただし、単純に代入すると「0/0」になる。［因みにロピタルの定理を利用しようにもうまく利用できません。従って、級数展開して、$\varphi_s \to 0$の極限値を求める。］

$$C_D(\varphi_s \to 0) = \frac{\varepsilon_{si}\ \varepsilon_o}{L_D}$$

$$\frac{1}{C} = \frac{1}{\left| \frac{dQ_s}{dV_{ox}} \right|} + \frac{1}{\left| \frac{dQ_s}{d\varphi_s} \right|} \equiv \frac{1}{C_{ox}} + \frac{1}{C_D}$$ より $$\boxed{\frac{C}{C_{ox}} < 1}$$

→ **Flat band capacitance**

# MISダイオードのC-V特性 （8）: Flat-Band Capacitance



## 何故Flat-Band Capacitanceがあるのか？
## デバイ長とは？

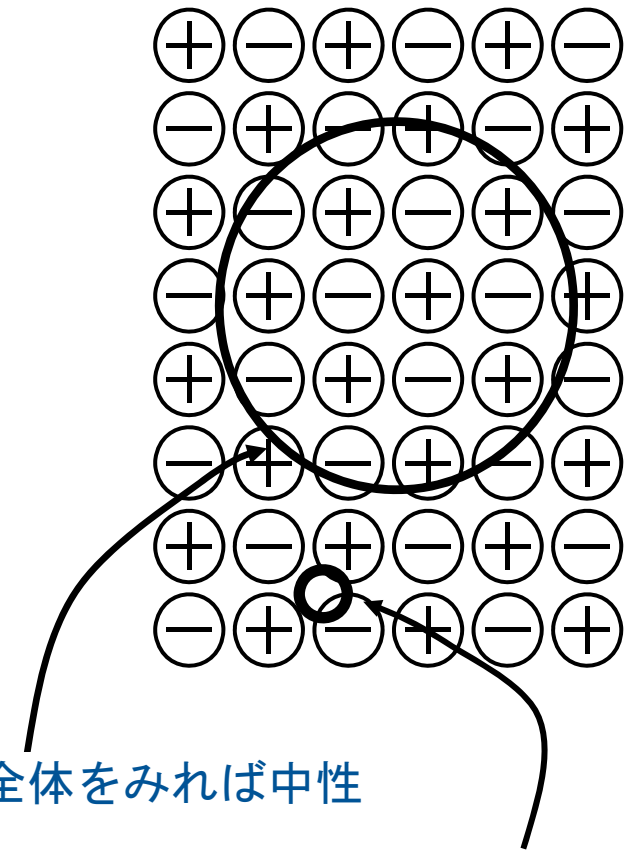
(1)何故Flat-Band Capacitanceがあるのか？
　→　微分容量だから。

(2)デバイ長とは？
半導体表面は、プラスとマイナスのチャージが存在する。
→　固体プラズマ

(3)全体としては中性だが、
どれ位の範囲で中性か？

デバイ長$L_D$より大きいと、中性
デバイ長$L_D$より小さいと、chargeはdiscreteに見える。

→電荷を区別してみることができる　→　容量として存在



# MISダイオードのC-V特性 （9）: Debye長を求める

$$\varphi(r) = \frac{q}{4\pi\varepsilon}\frac{1}{r}\exp\left(-\frac{r}{L_D}\right) \cdots(1)$$

$\phi = \exp(-r / L_D) / (4\pi\varepsilon r))$

$L_D$ より小さい範囲では、charge は discrete に見える。

==========

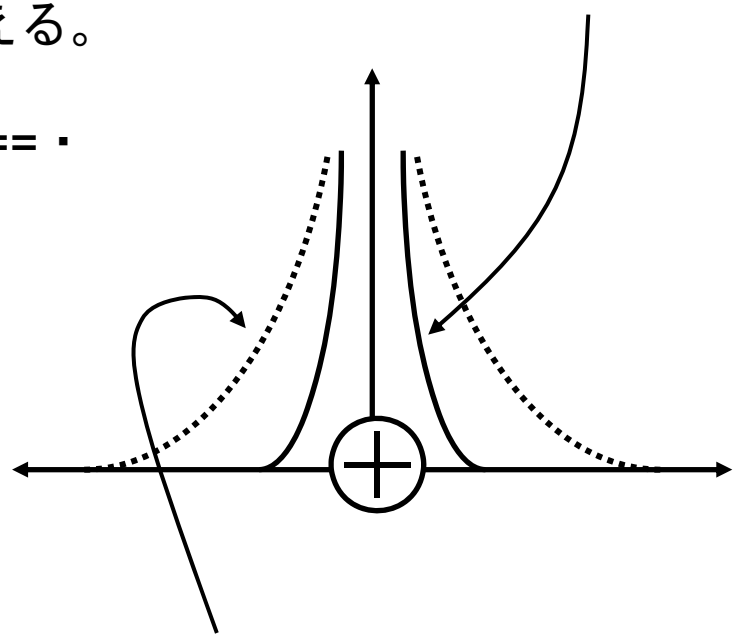
導出

$$\rho = N_D^+ - N_A^- + p_p - n_p \approx -N_A^- + p_p$$
$$= -N_A + N_A \exp(\beta\varphi) \approx -N_A\,\beta\varphi \quad \cdots(1)$$

$$\nabla^2\varphi = -\frac{\rho}{\varepsilon} \text{ より、} \nabla^2\varphi = \frac{\varphi}{L_D^2} \quad \cdots(2)$$

r のみの関数として解くと、

$$\varphi(r) = \frac{q}{4\pi\varepsilon}\frac{1}{r}\exp\left(-\frac{r}{L_D}\right) \quad \cdots(3)$$



通常のCoulomb potential

$(\phi \propto 1/(4\pi\varepsilon r))$

# MISダイオードのC-V特性 （10）: Debye長とは

TOKYO TECH Pursuing Excellence

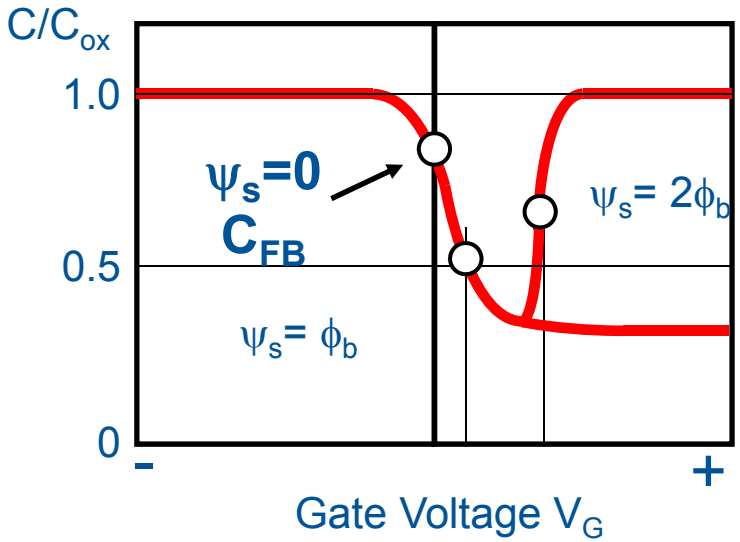
デバイ長　(Debye Length)

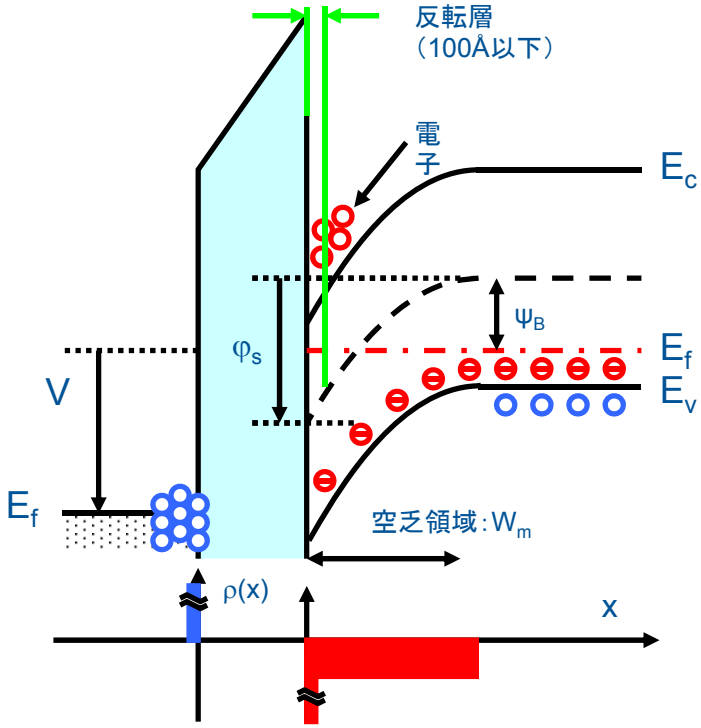
プラズマ中に点電荷 q を置くと，その周りにはクーロン場 $\frac{q}{r}$ (r は点電荷からの距離) よりもずっと作用する距 離が短い $\frac{q}{r}\exp(-r/l)$ の形の静電ポテンシャルがで きる．ここで，l（エル） はプラズマの温度を T，粒子密度を n としたとき $(T/n)^{1/2}$ に比例する特性的な長さで，電解質溶液の理論で初めてこの量を導入した人の名前にちなんでデバイ長 (Debye length) という．プラズマ中に置かれた点電荷は，自分の作る電場で電子やイオンを引きつけたり反発したりして，周りに自分の 電場を打ち消すような局所的電荷分布を作ろうとする．しかし，電子やイオンは熱運 動をしているので，一様な空間分布になろうとする．この２つの作用の釣合いから電 荷の空間分布が決まり，上記の形の静電ポテンシャル場が出来る．デバイ長はいわば 静電場の作用と熱運動の作用とが釣合う特性的な距離である．プラズマ内に静電場を 作るような作用が及ぶと，すぐに上の機構でその作用を部分的に消すような電荷分布 が生じる．こうして，プラズマ中で局所的な静電場が出来る現象，たとえば，プラズ マ振動やプラズマと壁との境界のシースなどの話には，何時でもその特徴的な長さと してデバイ長が現れる．

http://www.nifs.ac.jp/jspf/yougo/1991.07/node1.htm

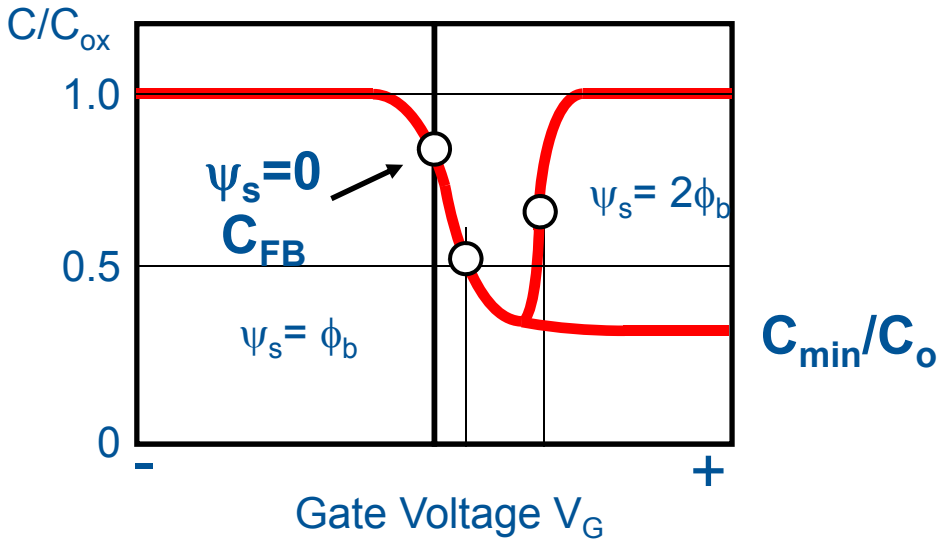
# MISダイオードのC-V特性 （10）

強反転状態
→　微小電圧に対して追従する
　　キャリアは？



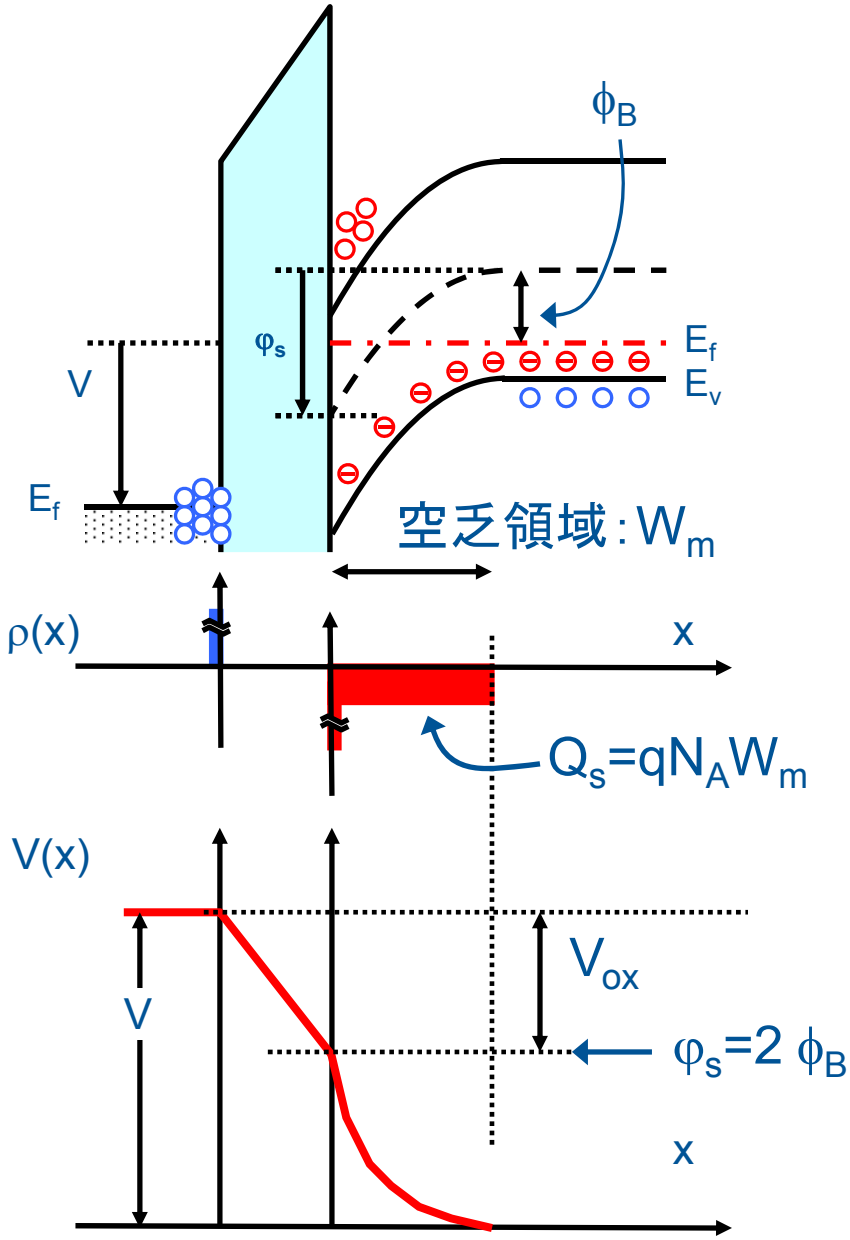
# MISダイオードのC-V特性 （11）




- 絶縁膜厚を大きくしたら、$C_{min}$/Cはどうなるか？
- 基板濃度$N_A$を大きくしたら、$C_{min}$/Cはどうなるか？

- 昨年、試験に出した！

# MISダイオードの閾値電圧：$V_{th}$ （1）




$V_{th}$ ：

$V_{th}$ ：＝ 酸化膜に印加される電圧 ：$V_{ox}$
＋
半導体表面電位 ： $\varphi_s=2\phi_B$

$\varphi_s=2\phi_B$ ：半導体中のポテンシャル
（近似）空乏層に一様にｲｵﾝ化ｱｸｾﾌﾟﾀ（空間電荷）が存在するとして、表面電位 $\varphi_s$が $2\phi_B$になる$W_m$を求める。

$$\varphi(x)=\varphi_s\left(1-\frac{x}{W}\right)^2 \qquad (1)$$

$$where\ \ \varphi_s=\frac{qN_AW^2}{2\varepsilon_o\varepsilon_{Si}}$$

# MISダイオードの閾値電圧：$V_{th}$ （2）

Eq.(1)より、最大空乏層幅$W_m$は：

$$W_m = \sqrt{\frac{2\varepsilon_o \varepsilon_{Si} \varphi_s[inv.]}{qN_A}} = \sqrt{\frac{4\varepsilon_o \varepsilon_{Si} kT \log_e\left(\frac{N_A}{n_i}\right)}{qN_A}}$$

$$\because \varphi_s[inv.] = 2\phi_B = 2 \times \frac{kT}{q} \log_e\left(\frac{N_A}{n_i}\right)$$

$$V_{th} = (\text{酸化膜の電圧}) + (\text{半導体の電圧})$$

$$where \quad C_{ox} = \frac{\varepsilon_o \varepsilon_{SiO_2}}{t_{ox}} \left[F/m^2\right]$$

$t_{ox}$ :酸化膜厚さ

理想MISダイオードの閾値電圧$V_{th}$：は

で決まる。

# MISダイオードの閾値電圧:$V_{th}$ （2）

Eq.(1)より、最大空乏層幅$W_m$は：

$$W_m = \sqrt{\frac{2\varepsilon_o\varepsilon_{Si}\,\varphi_s[inv.]}{qN_A}} = \sqrt{\frac{4\varepsilon_o\varepsilon_{Si}\,kT\log_e\left(\frac{N_A}{n_i}\right)}{qN_A}}$$

$$\because\ \varphi_s[inv.] = 2\,\phi_B = 2\times\frac{kT}{q}\log_e\left(\frac{N_A}{n_i}\right)$$

$$V_{th} = (\text{酸化膜の電圧}) + (\text{半導体の電圧})$$

$$= \frac{Q_S}{C_{ox}} + 2\,\varphi_B$$

$$= \frac{qN_AW_m}{C_{ox}} + 2\,\varphi_B$$

$$= \frac{\sqrt{2\varepsilon_o\varepsilon_{Si}\,qN_A(2\,\varphi_B)}}{C_{ox}} + 2\,\varphi_B$$

$$where\quad C_{ox} = \frac{\varepsilon_o\varepsilon_{SiO_2}}{t_{ox}}\left[F/m^2\right]$$

$t_{ox}$ :酸化膜厚さ

理想MISダイオードの閾値電圧$V_{th}$：は

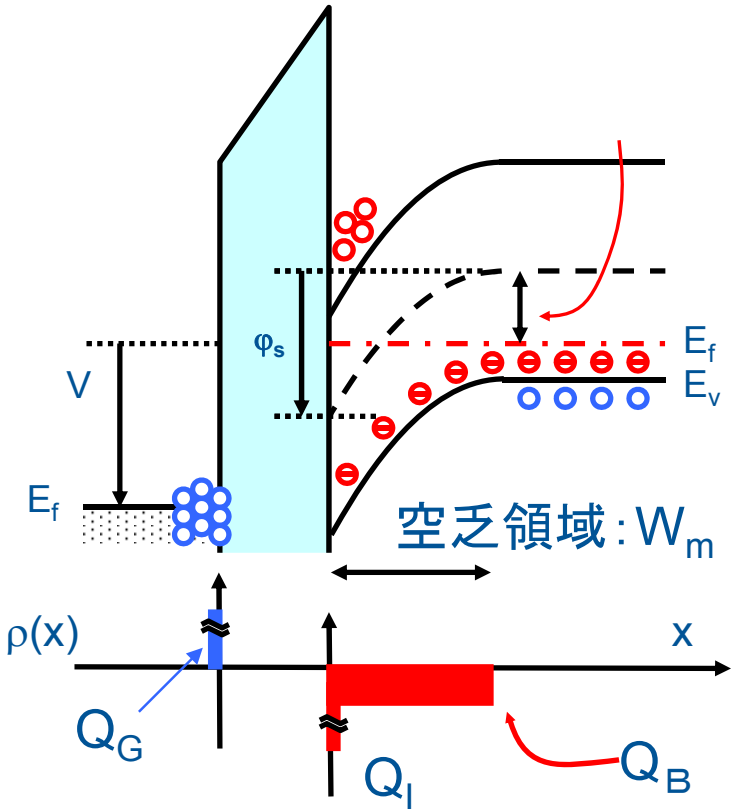
(1)$N_A$：半導体の基板濃度

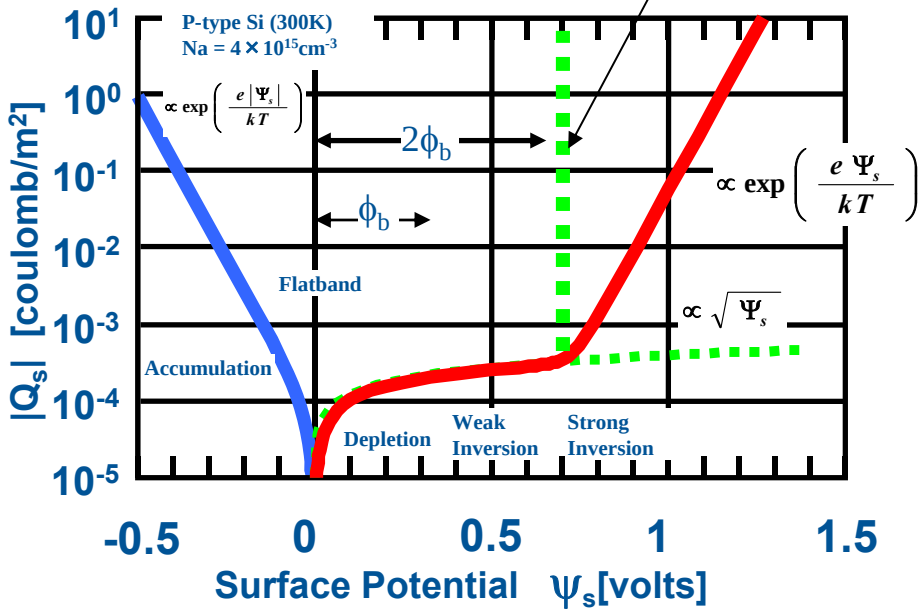
(2)$t_{ox}$：酸化膜厚さ

(3)材料定数

で決まる。

# MISダイオードの閾値電圧：$V_{th}$ （3）：他の求め方



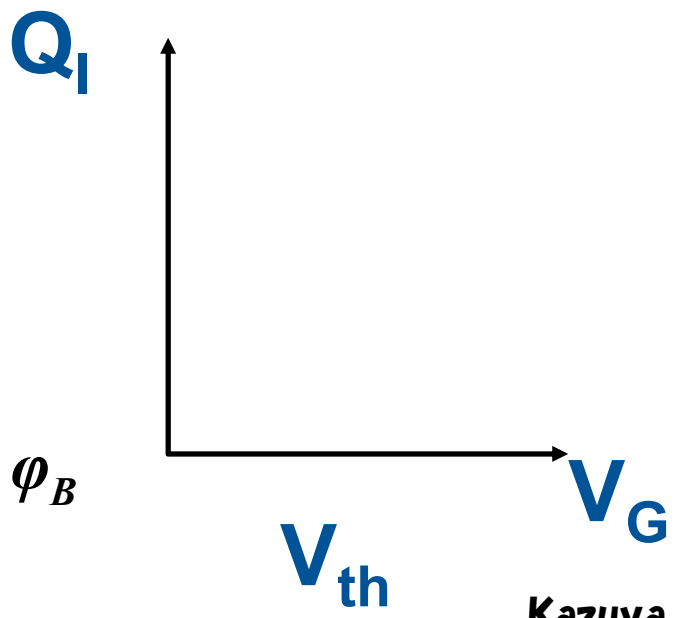



# MISダイオードの閾値電圧：$V_{th}$ （4）

$$Q_I = Q_G - Q_B$$
$$= C_{ox}\left(V_G - \phi_S\right) - qN_A W_m$$

強反転した後：

$$\phi_S = 2\phi_b \qquad W_m = \sqrt{\frac{2\varepsilon_o \varepsilon_{Si}\, \varphi_s [inv.]}{qN_A}}$$

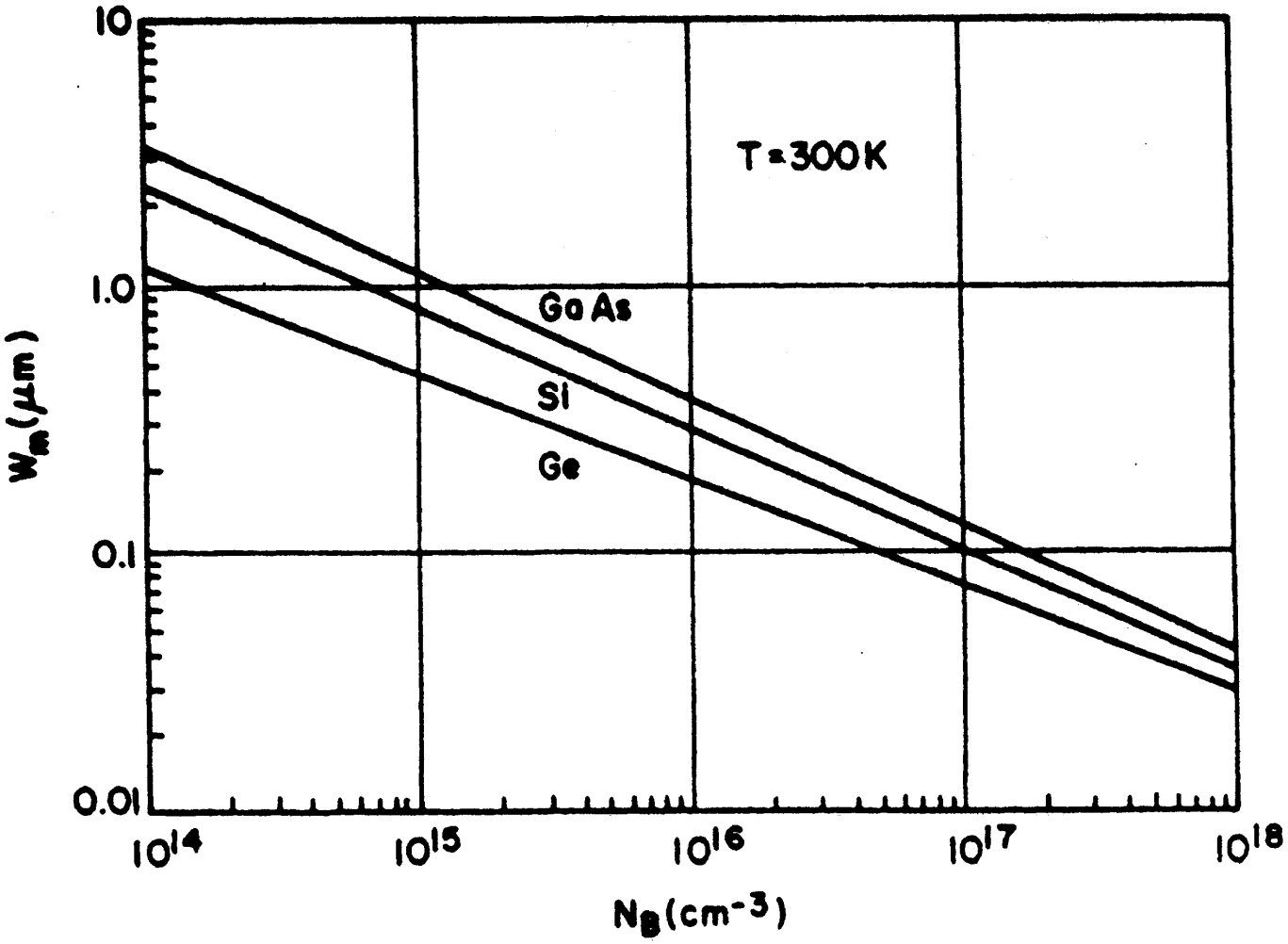



$$where\ V_{th}\left(\text{理想MIS}\right) = \frac{qN_A W_m}{C_{ox}} + 2\varphi_B$$

# MISダイオードの閾値電圧：$V_{th}$ （3）

最大空乏層はどれくらいか？

$$W_m = \sqrt{\frac{2\varepsilon_o \varepsilon_{Si} \varphi_s [inv.]}{q N_A}} = \sqrt{\frac{4\varepsilon_o \varepsilon_{Si} kT \log_e\left(\frac{N_A}{n_i}\right)}{q N_A}}$$

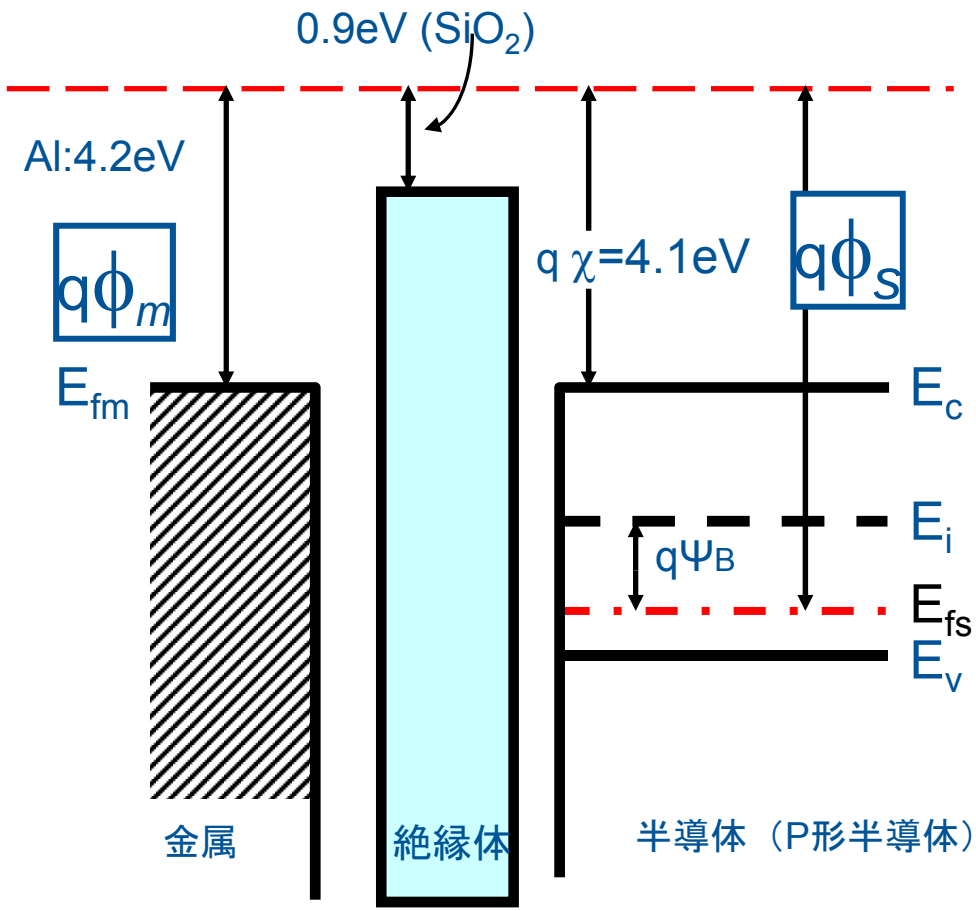


# MISダイオードの閾値電圧：$V_{th}$ （4）

理想MISダイオードの閾値電圧

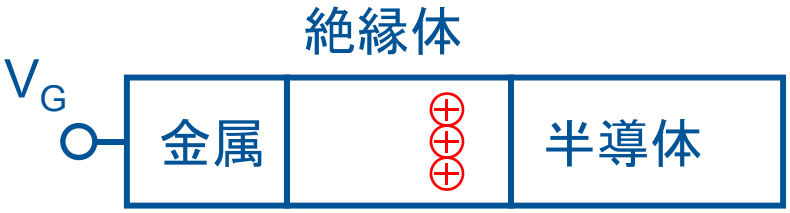
$$V_{th}(\text{理想MIS}) = \frac{q N_A W_m}{C_{ox}} + 2\varphi_B$$

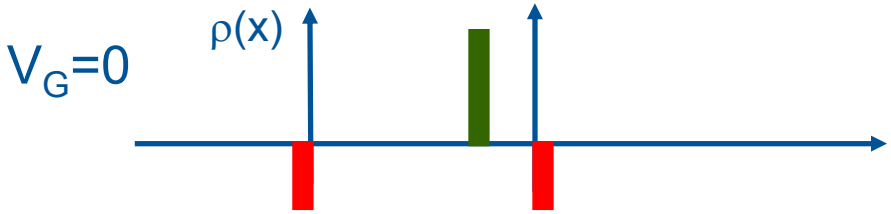
ゲート金属と半導体に仕事関数差があるとき：



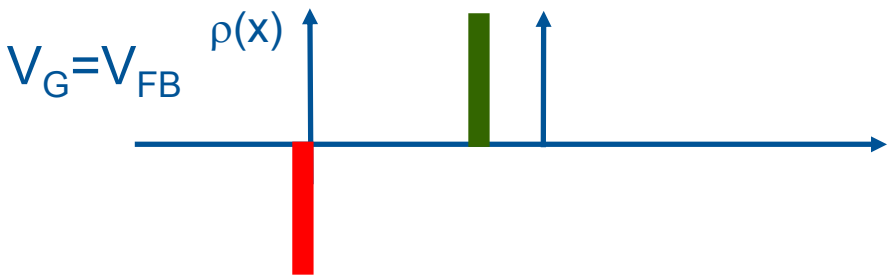
# MISダイオードの閾値電圧:$V_{th}$ （7）

酸化膜中に正電荷が存在するとき：




フラットバンドにするためには
ゲートに負電圧を印加する。




印加すべき電圧：$V_{FB}$

絶縁膜中に正電荷が ρ(x)で分布しているとき：

もし、絶縁体／半導体界面に$Q_{ss}$の密度で存在しているとすると：

# MISダイオードの閾値電圧:$V_{th}$ （8）



理想MISダイオードの閾値電圧

仕事関数差、界面固定電荷の存在するとき