

Nov. 6, 2009

電気電子基礎学 (電子材料系分野～その1～)

真島豊

応用セラミックス研究所

電子材料系分野

極めて異なる性質を有する**半導体、絶縁体、金属**からなる電子材料がエレクトロニクスでは如何に巧みに組み合わせられつつ利用され、現代の経済社会、人類を支えているかを概説し、**将来のエレクトロニクスの展望を材料を切り口として述べる**。ショックレーのゲルマニウムトランジスタ、SONYのゲルマニウムラジオから始まり、50年間続いてきたシリコンの時代などについてMooreの法則を交えつつ紹介する。さらに材料開発を支える最新の観察・評価技術について述べる。

最後に、**2022年に向けた、ナノスケールにおけるデバイス製造現場における材料技術**について展望を含めて紹介する。講義では一連の話の随所で基礎となる学問と学部講義との関係を述べる。

導電性は移動度とキャリア濃度に比例

キャリア(蟻)により単位時間あたりに運ばれる砂糖の量が電流。

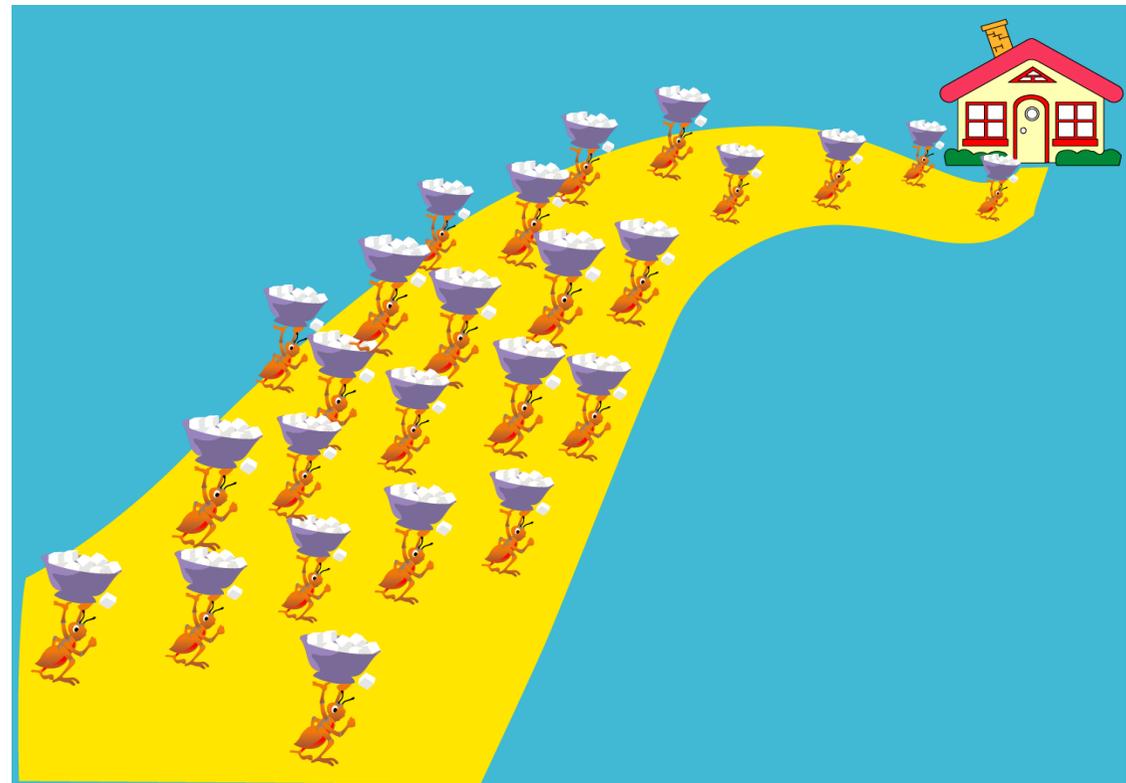
蟻の数がキャリア濃度

1匹当たりの砂糖の量が電荷量

蟻の速度は一定では無い！ うろうろする！

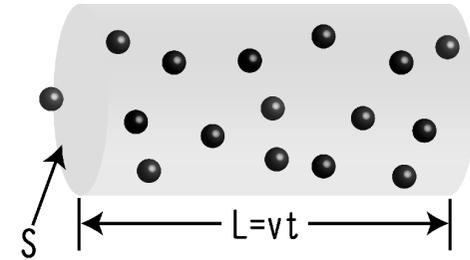
蟻の平均速度が速度

速度の分布(分散)を
拡散として表現



金属内の電子のドリフト速度

・オームの法則 $I = \frac{Q}{t} = ne\mu FS$



v : ドリフト速度、 n : キャリア濃度、 S : 面積

・ドリフト速度 $v = \mu F$

μ : 移動度、 F : 電界強度

電流 \propto 電圧

伝導電子の散乱

電界による加速度

$$\left(\frac{d\langle v \rangle}{dt} \right)_{\text{電界}} = -\frac{eF}{m_e^*}$$

散逸による加速度

$$\left(\frac{d\langle v \rangle}{dt} \right)_{\text{散逸}} = -\frac{1}{\tau} \langle v_0 \rangle e^{-t/\tau} = -\frac{\langle v \rangle}{\tau}$$

平均自由行程 λ の導出

金属内の電子の速度 v_F (ランダムな運動の速度)

$$\frac{1}{2} m_e^* v_F^2 = E_F$$

銅のフェルミエネルギー $E_F = 5 \text{ eV} = 5 \times 1.6 \times 10^{-19} \text{ J}$

電子の有効質量 $m_e^* = 0.9 \times 10^{-30} \text{ kg}$

フェルミ速度 $v_F = 1.3 \times 10^8 \text{ cm/s}$

緩和時間 τ (散乱されてから次に散乱されるまでの時間)

銅の緩和時間 $\tau = 2.7 \times 10^{-14} \text{ s}$

平均自由行程 λ

銅の平均自由行程 $\lambda = v_F \times \tau = 35 \text{ nm}$

この値は、格子間隔の100倍

半導体、絶縁体、金属とは

金属、半導体、絶縁体は抵抗率により分類分けをすることができる。

$$j=ne\mu E$$

金属 $10^{-6} \sim 10^{-5} \text{ } \Omega\text{cm}$

金、銀、銅、スズ、鉛など

半導体 $10^{-4} \sim 10^7 \text{ } \Omega\text{cm}$

シリコン、ゲルマニウム、ガリウム・ヒ素

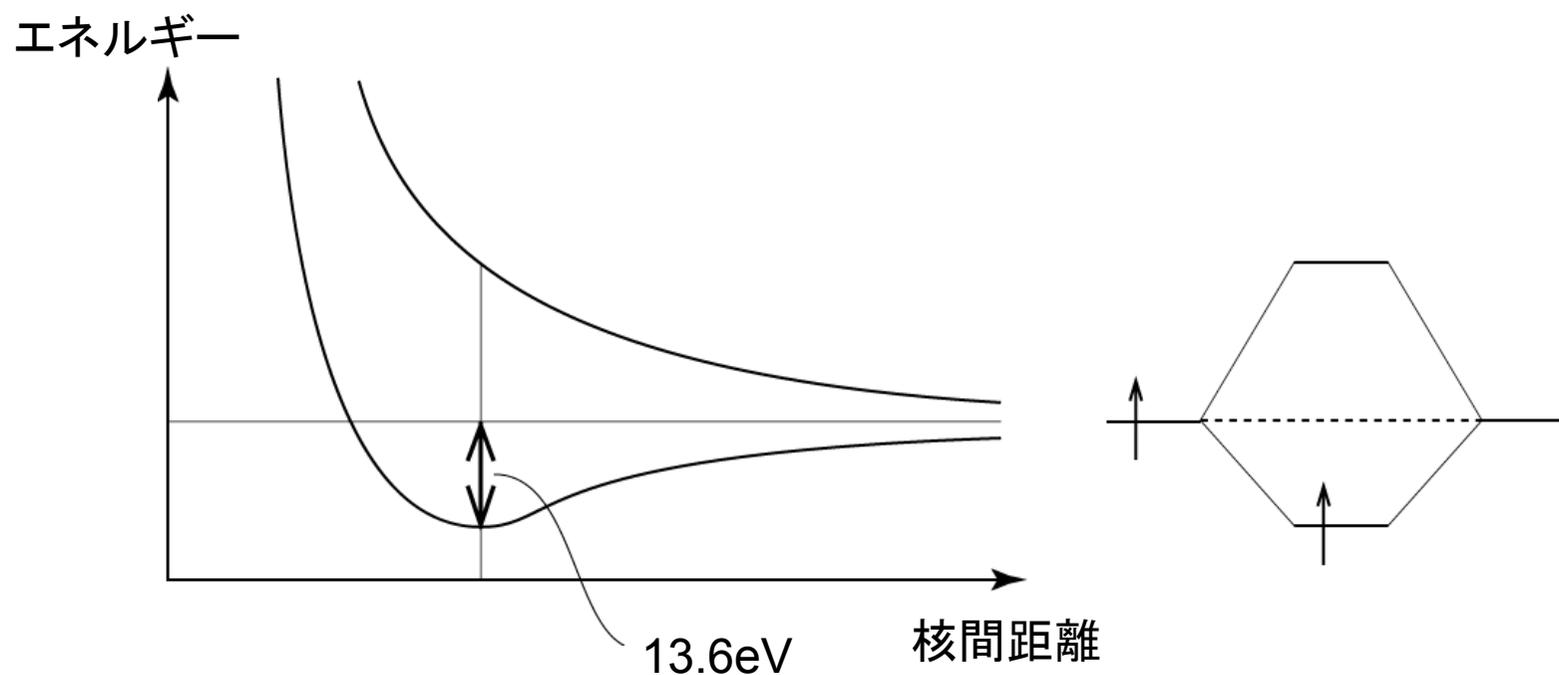
絶縁体 $10^8 \sim 10^{18} \text{ } \Omega\text{cm}$

大理石、ダイヤモンド、雲母、石英ガラス

結合性軌道と反結合性軌道

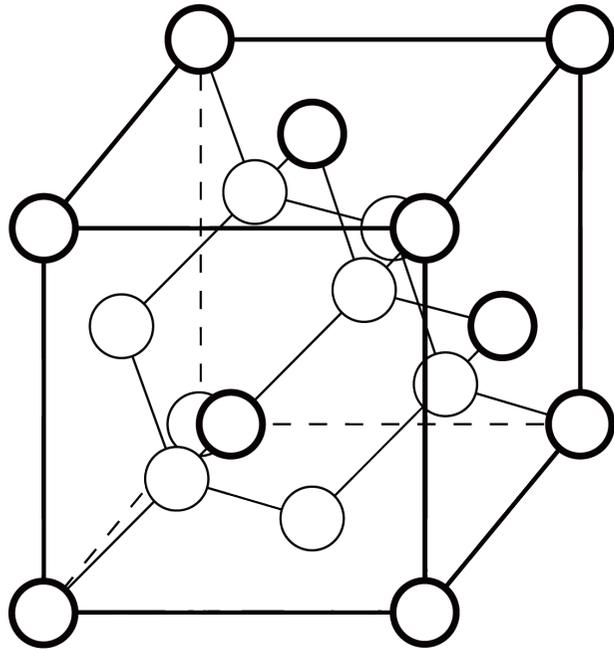
2つの原子軌道が混ざり合うと
結合性軌道と反結合性軌道に分割する

水素分子イオン H_2^+ の結合性軌道と反結合性軌道の核間距離依存性



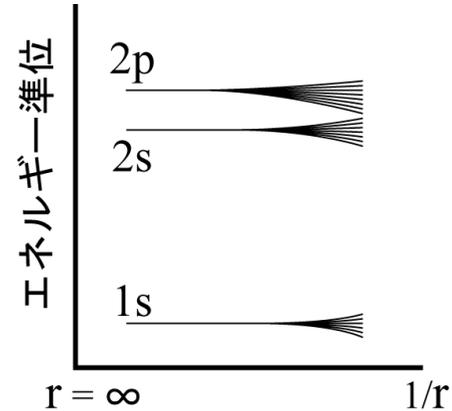
シリコンの結晶構造とバンド

2つの面心立方格子

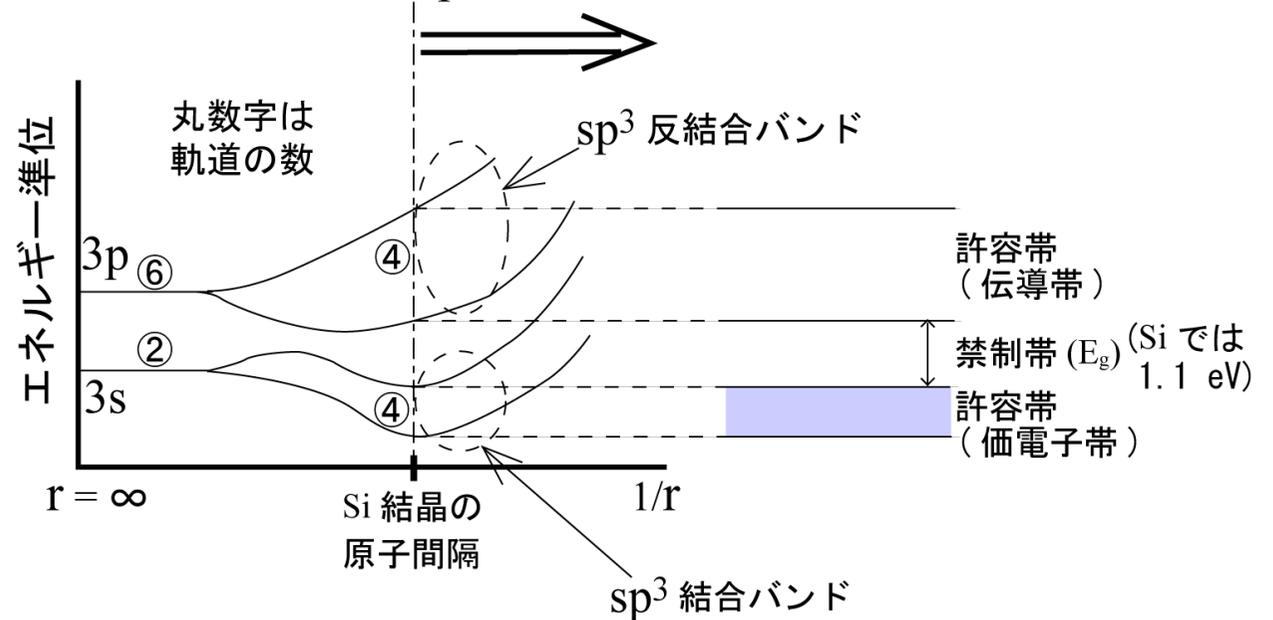


Si の結晶構造

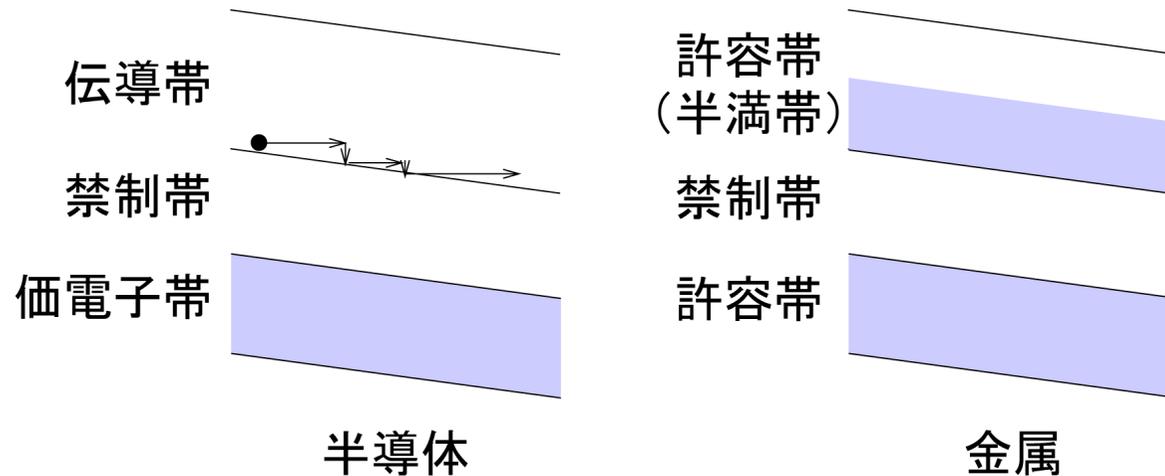
波動関数のスプリット→バンド



固体 Si では共有結合により sp^3 混成軌道を形成



半導体、金属のバンド図



許容帯が電子で完全に満たされている: 電流は流れない

許容帯に電子が少し存在している: 電流は流れる

電流の式 $J = ne\mu E$

e ; 素電荷($=1.6 \times 10^{-19} \text{ C}$), n ; 電子密度, v ; 電子の平均速度

→ 電子密度(≡ 電子の数)が少ないと電流はあまり流れない

半導体のバンド構造

電子が少し存在している許容帯: 伝導帯

伝導体のすぐ下の許容帯: 価電子帯

(Siの最外殻を回っている4個の電子は価電子帯を構成している)

伝導帯に存在する電子の起源: 価電子帯からの熱的な励起

不純物により生じるもの

半導体は読んで字の如く、
状況によって導体にも絶縁体にもなる

FET(電界効果トランジスタ)

ゲート電圧のOn/Offでデジタル信号のスイッチができる

初めにトランジスタとして実用化された 半導体はゲルマニウムだった

1947年世界初のトランジスタの発明
～点接触型トランジスタ、接合型トランジスタ～

Bell研究所

ショックレー博士(Bill Shockley)、
ブラッテン博士(Walter Brattain)、
バーディーン博士(John Bardeen)

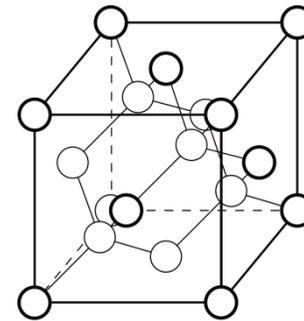
1956年 ノーベル物理学賞

ゲルマニウムとシリコンの 真性キャリア濃度の温度依存性

- バンドギャップ

Ge 0.66 eV

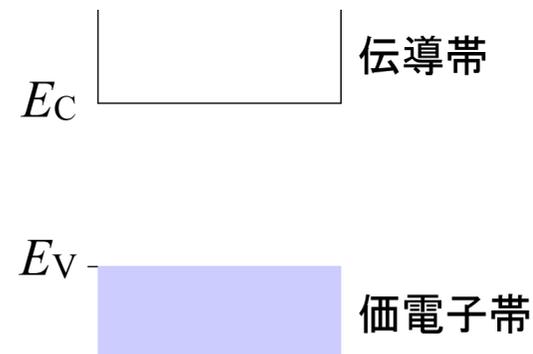
Si 1.12 eV



Siの結晶構造

フェルミディラック分布関数

$$f(E, T) = \frac{1}{1 + \exp\left(\frac{E - E_F}{kT}\right)}$$



シリコンはゲルマニウムと比較して、高温で動作が可能である

ゲルマニウムからシリコンへ シリコンの単結晶の製造技術

シリコン単結晶

種結晶シリコン棒をシリコン溶液液面につけ、回転させながら引き上げる
金属不純物は濃度数ppb以下(10⁹分の1)

シリコンはゲルマニウムと比較して、高い純度の結晶を得やすい。
シリコンは、地球上で酸素に次いで2番目に豊富に存在する元素

ゲルマニウムからシリコンへ ICとプレーナ技術の発明

1959年 米国のTexas Instruments Inc.が集積回路(キルビー特許)
半導体でできた一枚の基板の上に抵抗やトランジスタ、配線などを形成し、
全体として特定の機能をこなす電子回路を構成する方法で、すべてのICが
対象となる基本特許

Jack Kilby博士
(2000年、ノーベル物理学賞)

1960年 シリコン・プレーナIC技術(Robert Noyce)
トランジスタの表面を酸化シリコンの皮膜で覆う方法。
半導体集積回路の主流となり、急速にその集積度が
向上し、機能を飛躍的に拡大

Robert Noyce博士
Andrew Stephen Grove博士, Gordon E. Moore博士 と共に
1968年Intel設立

究極のトップダウン技術 シリコンプロセス技術

- リソグラフィ (ArF、)
- エッチング (ウェット、RIEなど)
- 不純物拡散
- 蒸着

Mooreの法則

世界最大の半導体メーカーIntel社の創設者の一人であるGordon Moore博士が1965年に経験則として提唱した、「半導体の集積密度は18～24ヶ月で倍増する」という法則。

ソニーPS3のプロセッサの変遷

SONY PS3に搭載されたCellプロセッサ
(3.2GHz / 218GFLOPS / PowerPC系 / 9コア)
IBM・東芝・SCEの共同開発

PCに使われているプロセッサと比較して、とても高性能！

2006年 62,790円 90nm 20GB (235.48mm²) 約170W

2007年 39,980円 65nm 80GB (174.61mm², 74% \sim 1/ $\sqrt{2}$) 約120W

2009年 29,800円 45nm 120GB (115.46mm², 49% \sim 1/2) 約80W

Beyond CMOSとは

Complementary Metal Oxide Semiconductor

(CMOS)とは異なる原理に基づき、

CMOSをしのぐデバイス

多様化: More than Moore

RF、バイオ、センサ、HV

微細化: More Moore

デザインルール

65→45→32→22 nm

2022年以降の集積回路

More Moore (微細化)は限界を迎える

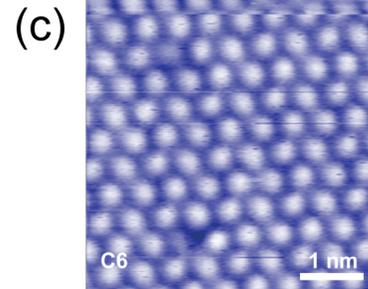
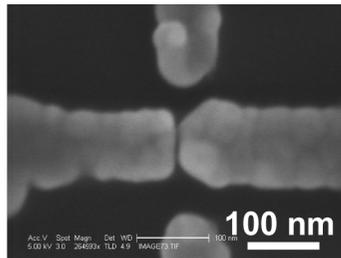
Beyond CMOSは時代の要請

ボトムアップ分子デバイス

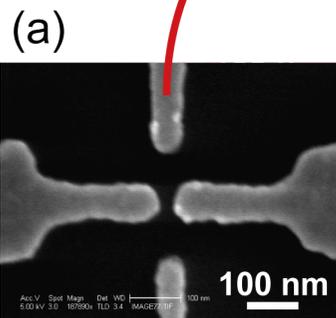
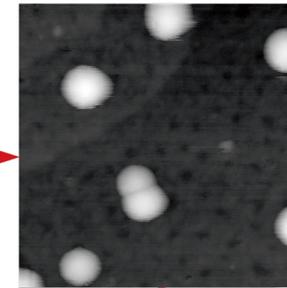
2022年以降の集積回路を分子で作る

Tunneling barrier by SAMs
(Tunneling distance: Molecular length(1 nm))

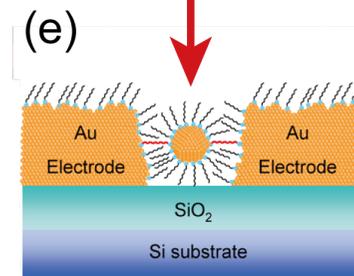
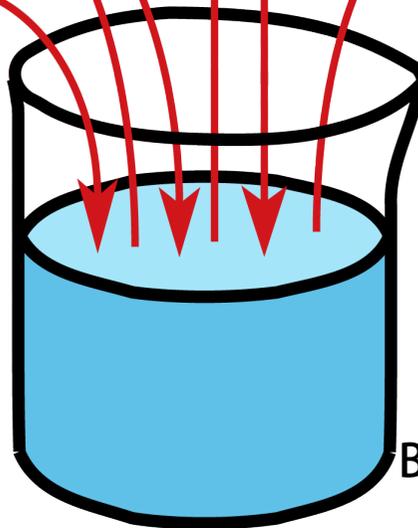
(b)
Electroless plating
(Gap separation 5 nm)



(d)
Chemisorption of
Au nanoparticles
(Diameter 2 nm)



Nanogap Electrodes
(Gap separation 30 nm)



Bottom-up single-electron
and molecular devices