11 演算増幅器回路

演算増幅器は直流信号の増幅が可能な、利得がきわめて高い増幅器であり、集積回路技術を用いて実現される。この演算増幅器を負帰還回路技術を用いて使用することにより、高精度で動作環境の変化に強い安定した増幅ができるほか、加算器、減算器、積分器などの回路が実現できる、現在の電子回路の基本的な技術である。演算増幅器、特に CMOS 演算増幅器の設計については次章で述べることとし、この章では演算増幅器をブラックボックスとして取り扱ったときの回路特性について概説する。

11.1 演算増幅器の基本特性

演算増幅器は基本的には図 11.1 に示すように、2 つの入力端子と 1 つの出力端子を持ち、2 つの入力端に加えられた信号を増幅する回路である。入力端子①（+符号の端子）を非反転（正相）入力端子、入力端子②（-符号の端子）を反転（または逆相）入力端子という。

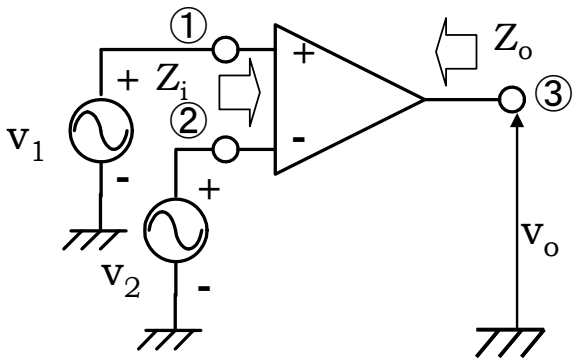


図 11.1 基本演算増幅器

この回路に入力電圧 v_1, v_2 を加えると、出力電圧 v_o は、

$$v_o = A_d(v_1 - v_2) + A_c\left(\frac{v_1 + v_2}{2}\right) \quad (11.1)$$

となる。このとき、A_d を差動利得、A_c を同相利得という。また A_c と A_d の比を同相除去比(CMRR)ということはすでに 9 章で述べた。すなわち、

$$CMRR = \frac{A_d}{A_c} \quad (11.2)$$

また周波数特性については図 11.2 に示す 1 次のポールを有する回路で近似できることが

多い。

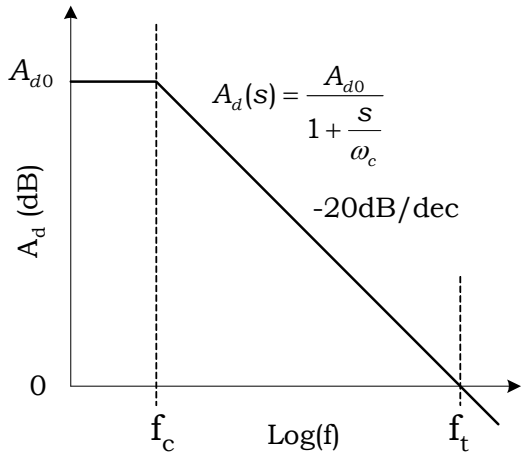


図 11.2 演算増幅器の周波数特性

そこで、この周波数特性を次式で表す。

$$A_d(s) = \frac{A_{d0}}{1+\frac{s}{\omega_c}} \quad (11.3)$$

ここで、A_{d0}は低域における差動利得、ω_cはポール角周波数である。

このような 1 次の周波数特性においては、(周波数) × (その周波数での利得) =一定という関係がある。この値を利得帯域幅積(GB 積)といい、この値が高いほど周波数特性が良好であると見なせる。

この値を求める。利得帯域幅積は式(11.3)において利得が 1 になる周波数であるので、

$$\left|A_d(j2\pi f_t)\right| \approx \frac{A_{d0}}{\frac{f_t}{f_c}} = 1 \quad (11.4)$$

より、

$$f_t = A_{d0} f_c \quad (11.5)$$

と求められる。

11.2 演算増幅器の基本回路

演算増幅器の基本的な回路構成として反転増幅回路と正転増幅回路の２種類がある。

11.2.1 反転増幅回路

演算増幅器は、単体では利得が非常に大きい（80dB～100dB, 1 万倍～10 万程度が多い）ので、単独使用では数百μV 程度の入力電圧でも出力が飽和してしまうが、負帰還用の増幅器としてはループ利得が高く取れるので理想的な特性を得ることができる。

図 11.3 に最も基本的な使用法である、反転増幅回路を示す。

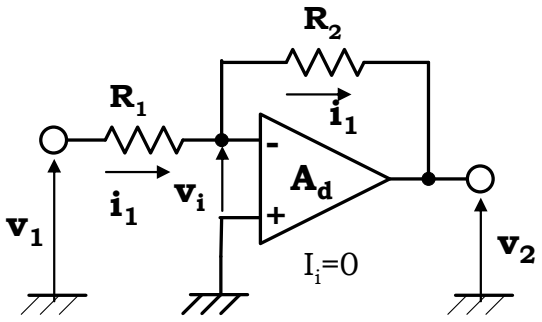


図 11.3　反転増幅回路

演算増幅器の入力電流 I_i がゼロと仮定して、出力電圧を求める。

$$\frac{v_1 - v_i}{R_1} + \frac{v_2 - v_i}{R_2} = 0 \quad (11.6)$$
$$v_2 = -A_d v_i$$

が成り立つので、v_i を消去して、

$$G = \frac{v_2}{v_1} = -\frac{R_2}{R_1}\frac{1}{1 + \frac{1}{A_d}\left(1 + \frac{R_2}{R_1}\right)} \quad (11.7)$$

と求められる。したがって A_d が十分大きい場合は式(11.7)は、

$$G = \frac{v_2}{v_1} \approx -\frac{R_2}{R_1} \quad (11.8)$$

となり、抵抗の比率のみで利得が決定される。

演算増幅器の入力電圧 v_i は

$$v_i = -\frac{v_2}{A_d} = \frac{R_2}{R_1}\frac{v_1}{A_d + 1 + \frac{R_2}{R_1}} \approx \frac{v_1}{A_d \frac{R_1}{R_2}} \quad (11.9)$$

となり、増幅器の利得が十分に大きければ、ほぼゼロと見なすことができる。

したがって演算増幅器の反転入力端子の電位は接地電位にほぼ等しく、これを仮想接地という。抵抗 R_1 を流れる電流 i_1 は抵抗 R_2 を流れ、反転入力端子の電位が仮想接地になるので、電圧関係は図 11.4 で表すことができる。

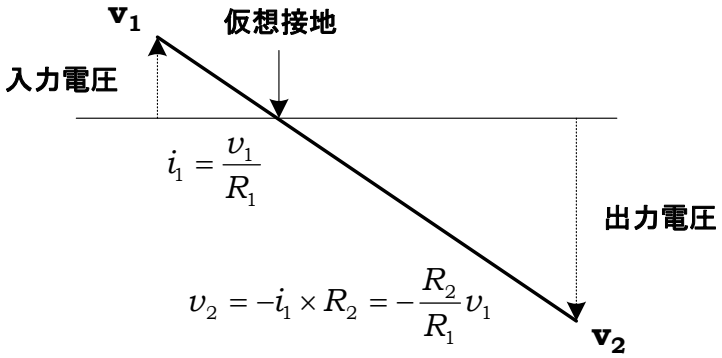


図 11.4　演算増幅回路の電圧関係

したがって、入力電圧 v1 に対する入力インピーダンス Z_{in} は、

$$Z_{in} = \frac{v_1}{i_1} = R_1 \quad (11.10)$$

となる。出力インピーダンスはこの回路が並列帰還であり、演算増幅器の利得がきわめて大きいことを考慮すると、通常ほぼゼロになる。

11.2.2 正転増幅回路

図 11.5 に示すのが正転増幅回路である、入力端子間電圧がゼロと仮定すると、

$$i_2 = \frac{v_2}{R_1 + R_2} \quad (11.11)$$
$$v_1 = i_2 R_1$$

であるので、

$$G = \frac{v_2}{v_1} = 1 + \frac{R_2}{R_1} \quad (11.12)$$

と求められる。正転増幅回路においては入力電流 i_1 は殆ど流れないので入力インピーダンスはきわめて高くなる。また、出力インピーダンスは並列帰還であるので通常ほぼゼロになる。

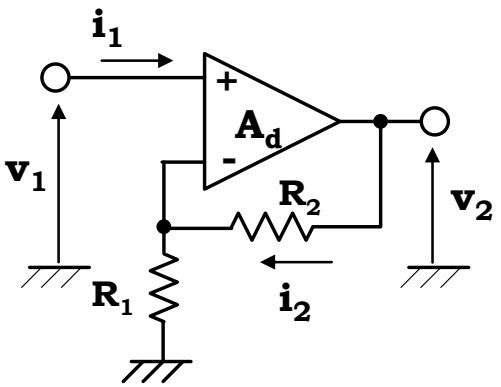


図 11.5　正転増幅回路

正転増幅回路の特別な場合として $R_1=\infty$、$R_2=0$ とすれば図 11.6 に示す電圧フォロワーを構成できる。入力インピーダンスがきわめて高く、出力インピーダンスがほぼゼロ、利得が 1 であるため、回路と回路を接続する際の電圧バッファーとして用いられる。

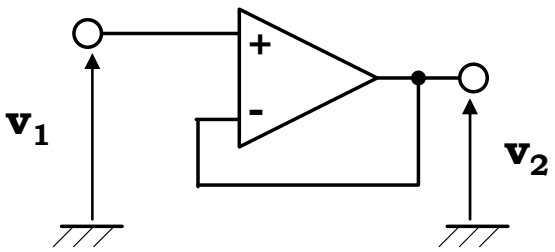


図 11.6　電圧フォロワー

反転増幅回路は入力電流は流れるが、入力端子の電圧は殆ど変化がないので歪みが生じにくく、また低電圧動作を実現し易い。一方反転増幅回路は入力電流は流れないので入力インピーダンスが極めて高くインターフェースが取りやすいが、入力端子が入力信号レベルにより変動するので低電圧動作を実現しにくいという課題がある。

11.3 演算増幅器の線形演算回路への応用

演算増幅器を用いることで各種の信号演算回路が実現できる。

11.3.1 加算回路

電流の加算性を用いて加算回路が実現できる。

入力側の各抵抗を流れる電流は合流して全て帰還抵抗 R_f を流れるので、出力電圧は、

$$v_o = -R_f\left(\frac{v_1}{R_1} + \frac{v_2}{R_2} + \frac{v_3}{R_3}\right) \quad (11.13)$$

となり、重み付き加算が得られる。

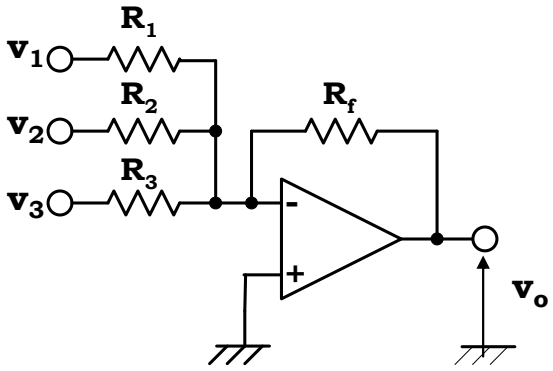


図 11.7　加算回路

11.3.2 減算回路

図 11.8 に減算回路を示す。帰還により演算増幅器の入力端間の電圧はほぼゼロになるので、正転入力端の電圧を v_b として、

$$\begin{aligned} v_b &= \frac{R_4}{R_3 + R_4} v_2 \\ \frac{v_1 - v_b}{R_1} &+ \frac{v_0 - v_b}{R_2} = 0 \end{aligned} \quad (11.14)$$

が成り立つ。したがって、

$$v_0 = -\frac{R_2}{R_1} v_1 + \frac{R_4 (R_1 + R_2)}{R_1 (R_3 + R_4)} v_2 \quad (11.15)$$

となる。ここで、簡単のために $\frac{R_2}{R_1} = \frac{R_4}{R_3}$ とすると、

$$v_0 = -\frac{R_2}{R_1} (v_1 - v_2) \quad (11.16)$$

が得られ、v_1 と v_2 の差電圧に比例した出力電圧が得られる。もちろん、R_1, R_3 を複数個にすることで多入力の加減算回路を実現できる。

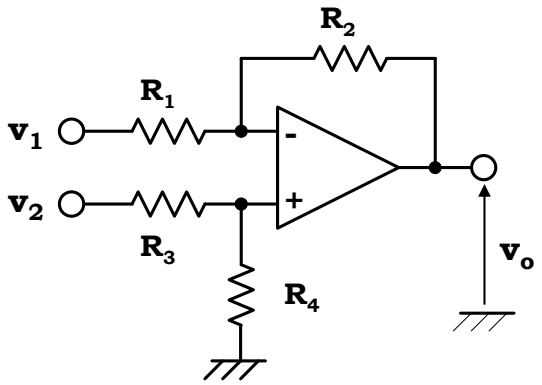


図 11.8　減算回路

11.3.3 積分回路

図 11.11 のように、反転増幅回路において帰還抵抗を容量に置き換えることで入力電圧の時間積分を得ることができる。

演算増幅器の利得が十分に大きければ入力端子は仮想接地と見なして良い、したがって、

$$i_1 = \frac{v_1}{R} \quad (11.17)$$

となり、演算増幅器入力電流がゼロの場合は、この電流が全て容量 C を流れるので、出力電圧 v_o は、

$$v_o = -\frac{1}{C}\int_0^t i_1 dt + v_o\big|_{t=0} = -\frac{1}{CR}\int_0^t v_1 dt + v_o\big|_{t=0} \quad (11.18)$$

となり、入力電圧 v_1 の時間積分値が出力に現れる。$v_o\big|_{t=0}$ は時間ゼロのときの出力電圧である。演算増幅器がバイポーラトランジスタを用いたものでは若干の入力電流が存在するが MOS トランジスタを用いたものは殆ど流れず、このような用途に適している。

通常、積分回路では初期電化をリセットするためにスイッチ S を設けている。

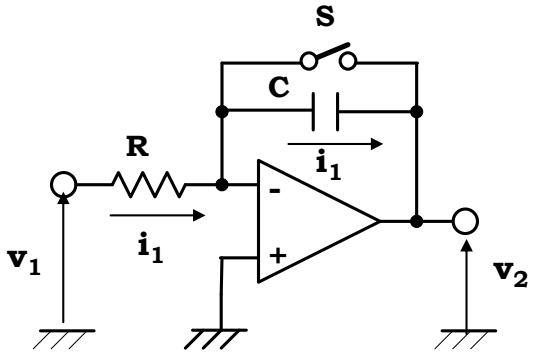


図 11.9 積分回路

11.4 スイッチトキャパシタ回路

MOS トランジスタを用いた演算増幅器では入力電流が殆ど流れない。このため、電荷が保存するので、抵抗ではなく容量を用いた演算が可能である。図 11.10 に容量とスイッチを用いた演算回路であるスイッチトキャパシタ回路を示す。

スイッチ S は初めに 1 側に倒されており、容量 C_1 には入力電圧 v_1 が印加される。

したがって、容量 C_1 に蓄積される電荷 Q_1 は、

$$Q_1 = C_1 V_1 \quad (11.19)$$

次にスイッチ S が 2 側に倒されると、容量 C_1 は演算増幅器の反転入力端子に接続され、仮想接地の状態になるので、蓄積された電荷は電流 i となって容量 C_2 に流れ込む。

C_1 の電荷は最終的にゼロになるので、容量 C_2 に転送された電荷は Q_1 に等しい、したがって、出力電圧 v_2 は、

$$v_2 = \frac{Q_0 - Q_1}{C_2} = v_2\big|_{t=0} - \frac{C_1}{C_2} v_1 \quad (11.20)$$

となる。ここで、Q_0 は t=0 における容量 C_2 の電荷、$v_2\big|_{t=0}$ は t=0 における出力電圧 v_2 である。容量 C_2 にリセットスイッチを設けるなどして、Q_0=0 にしておけば、出力電圧 V_2 は入力電圧に比例したものになり、C_1>C_2 の場合は反転増幅器が実現できる。

また、C_2 の電荷を保存しておけば、スイッチを入れ替える度に電荷が蓄積し、積分器を実現することができる。

しかしながら、図 11.10 に示したスイッチトキャパシタ回路は寄生容量もしくは浮遊容量に敏感であるため、あまり用いられず、図 11.11 に示した寄生容量に不感なスイッチトキャパシタ回路が用いられる。逆相型と正相型がある。

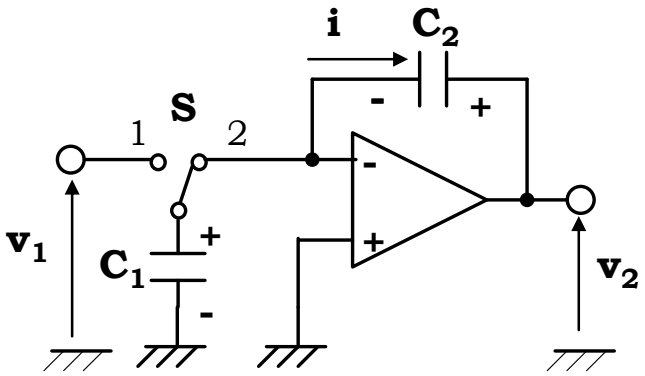
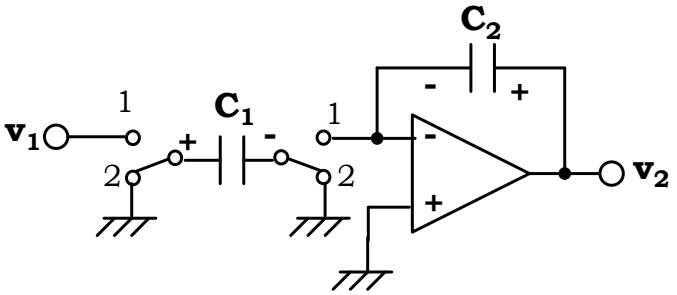
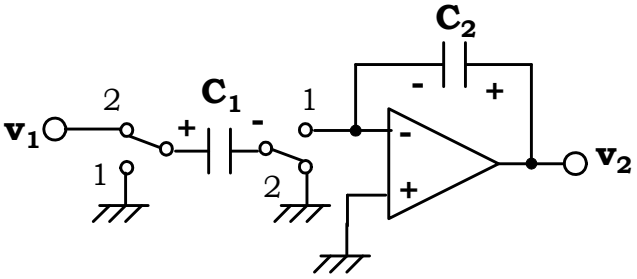


図 11.10 スイッチトキャパシタ回路



(a)逆相型



(b)正相型

図 11.11 寄生容量に不感なスイッチトキャパシタ回路

11.5 周波数特性と応答特性

演算増幅回路は用いる演算増幅器の周波数特性により、回路全体の周波数特性と応答特性が決定付けられる。

11.5.1 小信号周波数特性

演算増幅器は 11.1 で述べたように有限の周波数特性を有し、通常、あるポール周波数以上の周波数では利得が低下する。この効果を見てみよう。

たとえば、図 11.12 に示した反転増幅回路において、

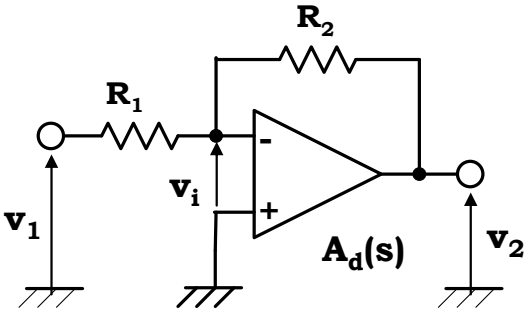


図 11.12 反転増幅回路

演算増幅器の利得を式(11.3)に示したようにω_cの１次のポール角周波数を有する増幅器として近似すると、

$$A_d(s) = \frac{A_{d0}}{1 + \frac{s}{\omega_c}}$$

となる。したがって、

$$\frac{v_1 - v_i}{R_1} + \frac{v_2 - v_i}{R_2} = 0$$
$$v_2 = -\frac{A_{do}}{1 + \frac{s}{\omega_c}} v_i \qquad (11.21)$$

が成り立つので、

$$G(s) = \frac{v_2}{v_1} = -\frac{R_2}{R_1} \frac{1}{1 + \frac{1}{A_d(s)}\left(1 + \frac{R_2}{R_1}\right)} = -\frac{R_2}{R_1} \frac{1}{\frac{1 + \frac{s}{\omega_c}}{1 + \frac{A_{d0}}{\left(1 + \frac{R_2}{R_1}\right)}}} \qquad (11.22)$$

$$\approx -\frac{R_2}{R_1} \frac{1}{1 + \frac{s}{\left(\frac{A_{d0}}{1 + \frac{R_2}{R_1}}\right)\omega_c}}$$

となる。
ところで、式(11.5)より、利得帯域幅積f_tを用いると、

$$f_t = A_{d0} f_c$$
$$\omega_t = A_{d0} \omega_c \qquad (11.23)$$

であるので、式(11.22)は、

$$G(s) \approx -\frac{R_2}{R_1}\frac{1}{1+\dfrac{s}{\left(\dfrac{A_{d0}}{1+\dfrac{R_2}{R_1}}\right)\omega_c}} = -\frac{R_2}{R_1}\frac{1}{1+\dfrac{s}{\dfrac{\omega_t}{1+\dfrac{R_2}{R_1}}}} \tag{11.24}$$

となる。つまり利得帯域幅積の$(1+\dfrac{R_2}{R_1})$分の 1 の帯域になる。

したがって、演算増幅回路のポールはループ利得である$|A_{d0}F|$倍程度に増加し、利得帯域幅積の約 F 倍になる。ここで、F は減衰器の減衰量（帰還係数）である。

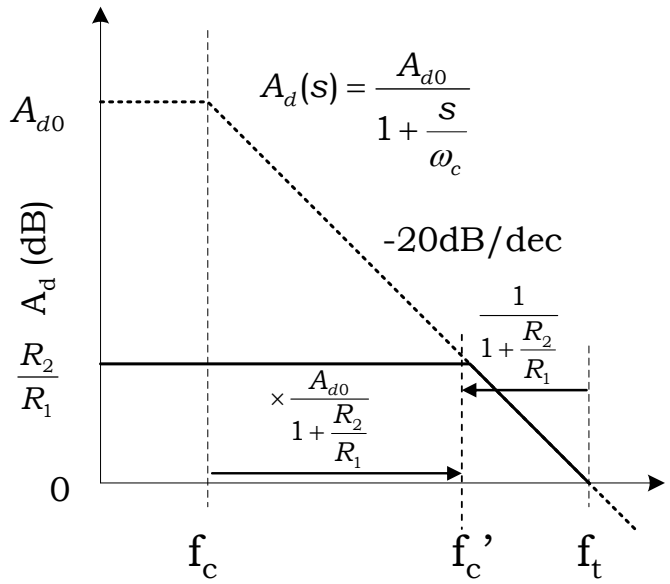


図 11.13 反転型演算増幅回路の周波数特性

11.5.2 スルーレート

演算増幅器にパルスのように振幅が急激に変化する信号を入力すると、出力信号は入力の変化に追従できず図 11.14 に示すように一定の傾きで変化する。

この原因は演算増幅器を構成する差動トランジスタにおいて、差動電圧が大きすぎると図 11.15 に示すように電流源のスイッチとしてしか動作しなくなるためである。

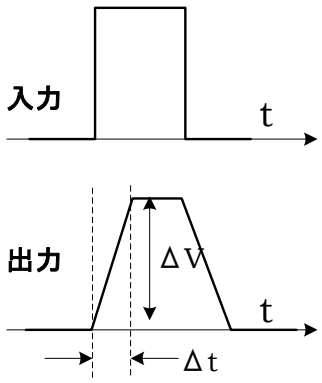


図 11.14　スルーレートによる波形歪み

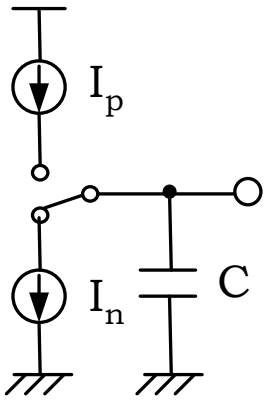


図 11.15 大振幅信号入力時の演算器内部の等価回路

このとき、出力が変化できる最大の傾斜をスルーレート、SR と言い、次式で定義される。

$$SR = \frac{\Delta V}{\Delta t} \quad (11.25)$$

これは図 11.15 における

$$SR = \frac{\Delta V}{\Delta t} = \frac{I_p}{C} \, or \, \frac{I_n}{C} \quad (11.26)$$

に対応している。
スルーレートは正弦波信号に対する応答にも影響を与える。
信号として、正弦波　$v = V_m \sin \omega t$ を考えると、その時間変化は

$$\frac{dv}{dt} = \omega V_m \cos \omega t \quad (11.27)$$

であるから、式(11.28)の最大値が演算増幅器のスルーレートを超えると、波形ひずみを生じる。したがって無歪み条件は、

$$\omega V_m \leq SR \quad (11.28)$$

無歪みで増幅できる周波数範囲は、

$$f \leq \frac{SR}{2\pi V_m} \quad (11.29)$$

となる。

11.5.3 時間応答

演算増幅回路の時間的な応答は演算増幅器の伝達関数を時間領域で解くことにより得られる。図 11.16 は反転増幅回路にステップ波を入力した状態を示す。

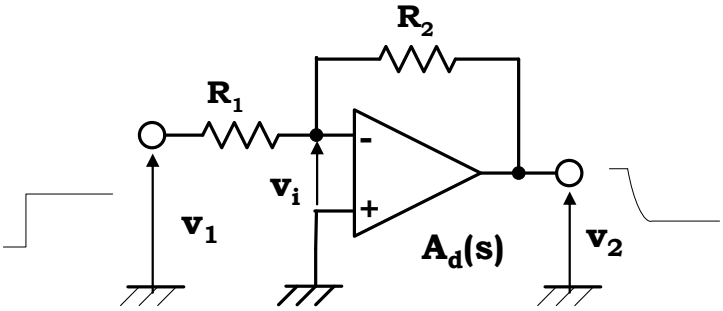


図 11.16 ステップ波を入力した反転増幅回路

この反転増幅回路の伝達関数 G(s)は、式(11.24)より、

$$G(s) \approx -\frac{R_2}{R_1}\frac{1}{1+\dfrac{s}{\dfrac{\omega_t}{1+\dfrac{R_2}{R_1}}}} \quad (11.24)$$

ステップ波のラプラス変換は$\dfrac{1}{s}$であるから、ラプラス表記の出力信号は、

$$v_2(s) = G(s)v_1(s) \approx -\frac{R_2}{R_1}\frac{1}{s}\frac{1}{1+\dfrac{s}{\dfrac{\omega_t}{1+\dfrac{R_2}{R_1}}}} \quad (11.30)$$

時間領域の応答はこれをラプラス逆変換すればよいので、

$$v_2(t) = -\frac{R_2}{R_1}L^{-1}\left(\frac{1}{s}\frac{1}{1+\dfrac{s}{\omega_p}}\right) = -\frac{R_2}{R_1}\left(1-e^{-\omega_p t}\right) \quad (11.31)$$

と求められる。ここで,

$$\omega_p = \frac{\omega_t}{1+\dfrac{R_2}{R_1}} \quad (11.32)$$

である。

したがって、回路の応答はω_pが高いほど高速で、演算増幅回路の利得を一定とした場合は、演算増幅器の利得帯域幅積が高いほど高速である。