## ５．小信号基本増幅回路

バイポーラトランジスタや MOS トランジスタを用いることにより、信号の増幅が可能となる。このためにはトランジスタを適切な動作状態に保つバイアス技術とその状態での小信号に対する等価回路の導出について述べる。さらに、トランジスタは３端子デバイスであるので、交流的に接地する端子と入出力端子のタイプが３タイプ存在し、特性が異なる。そこでこの基本回路とその特性について概説する。

### 5.1 トランジスタと増幅回路

トランジスタを用いて増幅回路を構成する方法について考えてみる。

#### 5.1.1 バイポーラトランジスタを用いた増幅回路

小さな信号振幅を大きな信号振幅に変換するためにはバイポーラトランジスタでは図 4.1 に示すようにエミッタを接地し、コレクタと電源間に負荷抵抗を挿入し、ベース・エミッタ間電圧を変化させて、負荷抵抗に現れる電圧変化を用いるのが基本構成である。

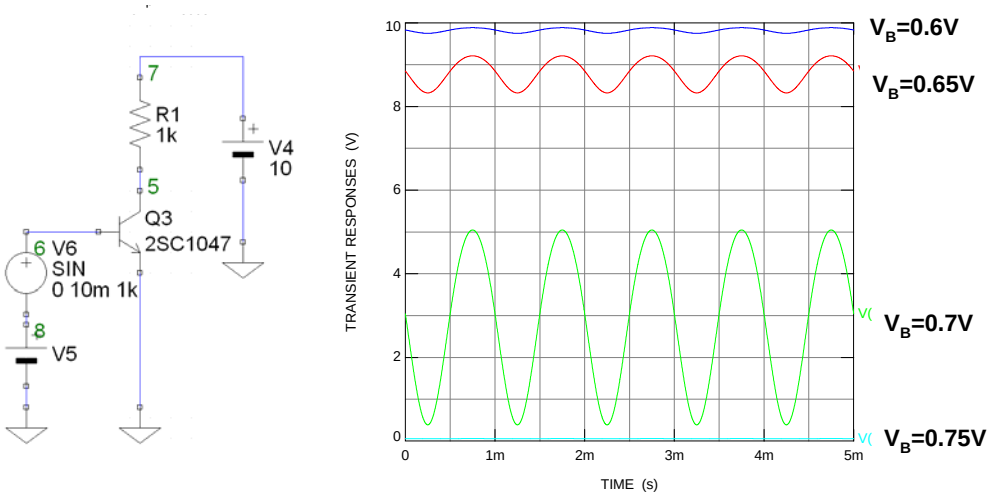



図 5.1 エミッタ接地回路と負荷電圧

入力信号として周波数 1kHz、振幅 10mV の正弦波を加え、ベースバイアス電圧 $V_B$ を 0.6V, 0.65V, 0.7V, 0.75V としたときの出力電圧を同時に示している。$V_B$=0.6V では出力電圧は電源電圧とほぼ等しく振幅も小さい。これはベース・エミッタ間電圧が不十分でコレクタに電流が流れないからである。$V_B$=0.65V では 0.5V 程度の振幅が得られる。$V_B$=0.7V では 2V 程度の振幅が得られる。$V_B$=0.75V では接地電位となり振幅も殆ど取れない。電流が流れすぎて接地電位でクランプされたためである。

ここで以上の現象を定量的に考えてみる。

出力電圧 $V_{out}$ は $V_{dd}$ を電源電圧、$R_C$ を負荷抵抗、$I_C$ をコレクタ電流として、

$$V_{out} = V_{dd} - R_L I_C = 10 - 1 \times 10^3 \times I_C \quad (5.1)$$

と表される。

$I_C$ は、式(4.4)より、

$$I_C = I_s e^{\frac{qV_{BE}}{kT}} \quad (5.2)$$

このトランジスタの Is は $1.32 \times 10^{-14}$ であるので、$V_{out}$ が $V_{dd}$ の半分となるベース・エミッタ間電圧 $V_{BE}$ を求める。式(5.2)を $V_{BE}$ について解いて、

$$V_{BE} = \frac{kT}{q} \ln\left(\frac{I_C}{I_s}\right) \quad (5.3)$$

と求まったので、

この式に $I_C$=5mA、$k = 1.38 \times 10^{-23} J/K, T = 300(°K), q = 1.6 \times 10^{-19} C$ を代入して、

$$V_{BE} = 26_{mV} \times \ln\left(\frac{5 \times 10^{-3}}{1.32 \times 10^{-14}}\right) = 0.693(V)$$

と求められ、図 5.1 に示したシミュレーション結果とほぼ一致する。

$$U_T = \frac{kT}{q} \quad (5.4)$$

は重要な電圧であり、温度電圧と呼ばれ、常温(300° K)で約 26mV である。

通常のテキストでは $V_T$ と表記されるが、MOS のしきい値電圧と区別するために本テキストでは $U_T$ を用いる。

このときの増幅度を求める。

増幅度 G は、

$$G = \frac{dV_C}{dV_{BE}} = -R_L \frac{dI_C}{dV_{BE}} = -R_L g_m \quad (5.5)$$

となる。

ここで $g_m$ はベース・エミッタ間電圧の変化に対するコレクタ電流の変化を表し、トランスコンダクタンスという。バイポーラトランジスタのトランスコンダクタンス $g_m$ は、

$$g_m = \frac{I_s e^{\frac{V_{BE}}{U_T}}}{U_T} = \frac{I_C}{U_T} \quad (5.6)$$

となり、コレクタ電流 $I_C$ に比例する。したがって増幅度 G は、

$$G = -R_L g_m = -R_L \frac{I_C}{U_T} \quad (5.7)$$

となる。

この式に $R_L$=1kΩ, $I_C$=5mA, $U_T$=26mV を代入すると、約 192 倍となる。図 5.1 より $V_{BE}$=0.7V のときの増幅度は 2/0.01=200 倍なので計算とおおよそ等しいことが分かる。

### 5.1.2　MOS トランジスタを用いた増幅回路

MOS トランジスタを用いた増幅回路においても回路構成はバイポーラトランジスタを用いたものと同等となり、図 5.2 に示すようにソースを接地し、ドレインと電源間に負荷抵抗を挿入し、ゲート・ソース間電圧を変化させて、負荷抵抗に現れる電圧変化を用いる。

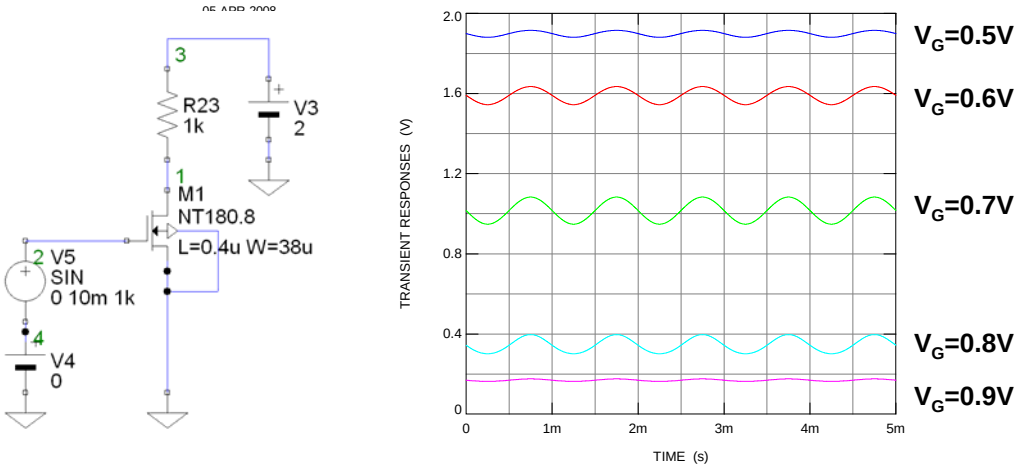



図 5.2　ソース接地回路と負荷抵抗に現れる電圧

入力信号として周波数 1kHz、振幅 10mV の正弦波を加え、ゲートバイアス電圧 $V_G$ を

0.5V, 0.6V, 0.7V, 0.8V, 0.9V と変化させたときの出力電圧を同時に示している。$V_G$=0.5V では出力電圧は電源電圧とほぼ等しく振幅も小さい。これはゲート・ソース間電圧がしきい値電圧（この例では 0.45V）程度であるためドレインにあまり電流が流れないからである。$V_G$=0.6V から $V_G$=0.8V では 68mV 程度の振幅が得られる。$V_G$=0.9V では接地電位となり、振幅も殆ど取れない。電流が流れすぎて接地電位でクランプされたためである。

ここで定量的に考えてみる。式(5.1)と同様に、

$$V_{out} = V_{dd} - R_L I_{ds} = 2 - 1\times 10^3 \times I_{ds} \quad (5.8)$$

MOS トランジスタの飽和領域での電圧・電流式はゲート長変調の効果を無視すると、式(4.43)より、

$$I_{ds} = \frac{1}{2}\mu C_{ox}\frac{W}{L}\left(V_{gs} - V_T\right)^2$$

この MOS トランジスタのしきい値は 0.45V であり、$V_{gs}$=0.7V のときに $I_{ds}$ は図 4.2 より $I_{ds}$=1mA であるので、これより、トランジスタパラメータ $\mu C_{ox}$ は、

$$\mu C_{ox} = \frac{2I_{ds}}{\frac{W}{L}\left(V_{gs} - V_T\right)^2} = \frac{2\times 10^{-3}}{\frac{38}{0.4}(0.7 - 0.45)^2} = 334\mu A/V^2 \quad (5.9)$$

と求まる。

回路の増幅度 G はバイポーラと同様に

$$G = -R_L g_m \quad (5.10)$$

$$g_m \equiv \frac{dI_{ds}}{dV_{gs}} = \mu C_{ox}\frac{W}{L}\left(V_{gs} - V_T\right) \quad (5.11)$$

これより、先に求めた値を用いて、トランスコンダクタンス $g_m$ は、

$$g_m = \mu C_{ox}\frac{W}{L}\left(V_{gs} - V_T\right) = 334\times 10^{-6}\times\frac{38}{0.4}\times(0.7 - 0.45) = 8mS$$

したがって、増幅度 G は 8 倍となり、図 5.2 より求めた　6.8 倍に近い。

ところで、式(5.12)は式(4.43)より、

$$\mu C_{ox}\frac{W}{L}=\frac{2I_{ds}}{\left(V_{gs}-V_T\right)^2} \quad (5.12)$$

であるので、以下のように簡潔に表現できる。

$$g_m=\frac{2I_{ds}}{V_{gs}-V_T}=\frac{2I_{ds}}{V_{eff}} \quad (5.13)$$

ここで $V_{eff}=V_{gs}-V_T$ は有効ゲート電圧と呼ばれる電圧である。MOS のキャリアに寄与する電荷がこの電圧に比例し、MOS トランジスタを用いたアナログ回路設計において非常に重要なパラメータである。この電圧は $V_{OV}$（ゲートオーバードライブ電圧）と呼ばれることもある。

MOS の $g_m$ はドレイン電流と有効ゲート電圧が分かれば移動度やトランジスタサイズなどの情報が無くても算出できる。

バイポーラトランジスタの $g_m$ を表す式と比較すると、

$$g_{m_Bip}=\frac{I_C}{U_T} \quad (5.14a)$$

$$g_{m_Cmos}=\frac{2I_{ds}}{V_{eff}} \quad (5.14b)$$

となり、いずれもトランジスタを流れる電流を、ある電圧で割った形となる。ただし、バイポーラは温度電圧という物理量であり、トランジスタのパラメータやサイズ依存を持たないのに対し、MOS の有効ゲート電圧 $V_{eff}$ は式(4.43)より、

$$V_{eff}=\sqrt{\frac{2I_{ds}}{\mu C_{ox}\frac{W}{L}}} \quad (5.15)$$

となるので、デバイスパラメータ、電流、サイズなどの関数となる。

したがって、MOS を用いたアナログ回路設計は、まずこの $V_{eff}$ を決定することから始まり、通常　$V_{eff}$=0.2V 程度に設定する。

温度電圧 $U_T$ は常温で 26mV であるので、同一動作電流時に MOS トランジスタの $g_m$ は

バイポーラトランジスタのそれよりも 1/4 程度に低くなる。

## 5.2 トランジスタのバイアス

以上、見てきたようにトランジスタを用いて小信号を増幅するには、バイポーラトランジスタにおいては $V_{BE}$ を一定にしてコレクタ電流を適切な大きさにし、MOS トランジスタにおいては $V_{GS}$ を一定にしてドレイン電流を適切な大きさに設定し、その動作点の近傍で電圧を変化させる必要があり、これら適切な電圧や電流を設定することをバイアスという。

### 5.2.1 バイアス安定性

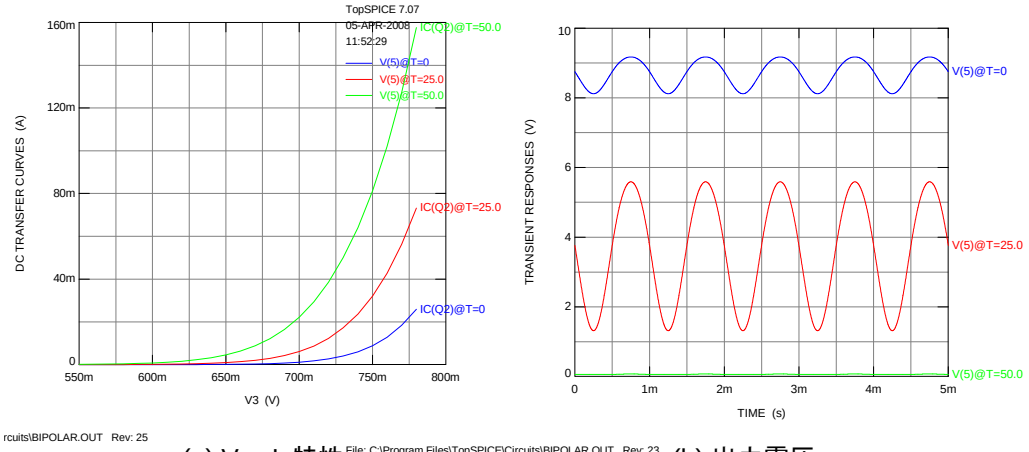
図 5.1、図 5.2 に示した増幅回路では動作の安定性が極めて悪く、このままでは実際の使用は困難である。

例えば、図 5.1 に示したバイポーラトランジスタを用いた回路では $V_B$=0.7V 程度に設定すればうまく動作するように思われるかもしれないが、温度に対する安定度が極めて悪い。

図 5.3 は動作温度を 0℃, 25℃, 50℃と変化させたときのバイポーラトランジスタの $V_{BE}$-$I_C$ 特性の温度依存性と出力電圧を示している。

バイポーラトランジスタでは同一コレクタ電流が得られる $V_{BE}$ は-2.2mV/° C 程度の温度特性を有する。つまり温度が低い場合は $V_{BE}$ が高くなり、温度が高い場合は $V_{BE}$ が低くなる。したがって同一電圧でバイアスしても温度により大幅に電流が変化する。このため温度が低いときは電流が流れず、出力電圧が電源電圧付近に張り付き、温度が高いときは電流が流れすぎて接地電位付近にクランプされ安定な増幅はできない。

そこで、温度などのデバイスパラメータの変動に対して安定なバイアス回路が必要となる。




(a) $V_{BE}$-$I_C$特性　(b) 出力電圧

図 5.3 $V_{BE}$-$I_C$ 特性および出力電圧の温度依存性

### 5.2.2 自己バイアス回路

集積回路技術を用いた回路の集積化に伴い、最近は電流ミラーを用いたバイアス回路が多

く、高周波回路を除いて殆ど用いられなくなったが、基本的な自己バイアス回路を以下に示す。

図5.4 はバイポーラトランジスタおよびMOSトランジスタの自己バイアス回路を示している。ベースもしくはゲートに一定電圧を与え、エミッタもしくはソースに抵抗を接続しているのが特徴である。

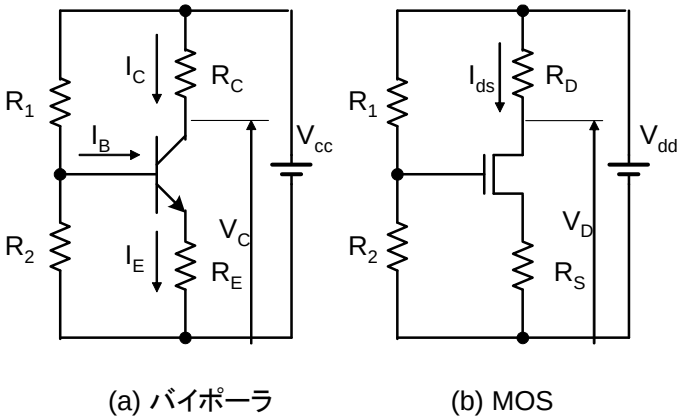



図 5.4　自己バイアス回路

このような状態でのバイアス回路の設定法を述べる。

はじめに、トランジスタを流れる電流を決定する。次に出力端のバイアス時の電圧を設定する。これを $V_C$ とすると、負荷抵抗 $R_C$ は、

$$R_C = \frac{V_{CC} - V_C}{I_C} \quad (5.16)$$

と求まる。

この状態で $V_{BE}$ を求める。式(5.3)より

$$V_{BE} = U_T \ln\left(\frac{I_C}{I_s}\right)$$

$R_E$ は増幅率、安定性、信号振幅などを考慮して決定する。$R_E$ が高いほど安定性が上がるが、増幅率や信号振幅は低下する。

次にベース側の分圧電圧 $V_{BB}$ を求める。

$$V_{BB} = V_{BE} + I_E R_E \quad (5.17a)$$

最後に以下の式を用いてベース電流による効果が無視できるように抵抗値を設定する。

$$V_{BB} \approx \frac{R_2}{R_1 + R_2} V_{CC} \quad (5.17b)$$

図 5.5 にこのようにして定数を求めた動作温度をパラメータと自己バイアス回路を用いた増幅器の特性を示す。図 5.4 に示した回路と較べ温度安定性が格段に向上している。ただし、利得は大幅に低下した。

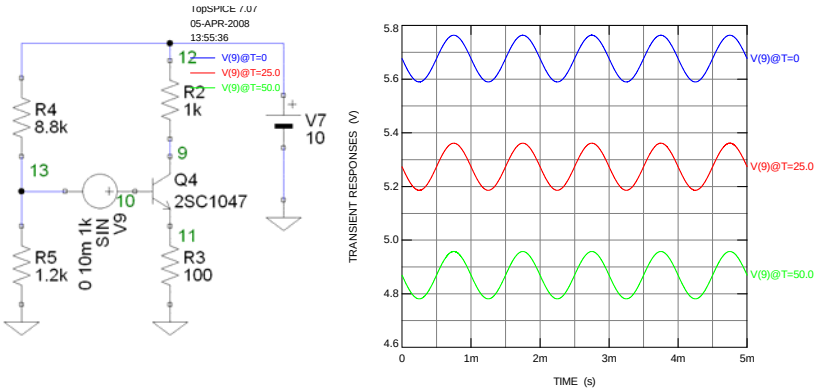



図 5.5　自己バイアス回路を用いた増幅器の特性

図 5.4 に示した MOS を用いた回路でも同様の手順で定数を決定できる。

4.3 小信号等価回路

以上述べたように、アナログ電子回路においてはバイアス点を定め、バイポーラトランジスタにおいてはベース・エミッタ間電圧 $V_{BE}$ を、MOS トランジスタにおいてはゲート・ソース間電圧 $V_{gs}$ を変化させることによる電圧変化を用いて増幅作用を行う。

つまり、バイアス点の周りに小さな電圧変化を入力して、出力電圧変化を出力として取り出すので、入力変化分に対する出力変化分の特性が必要となり、変化に対してのみ着目した回路を小信号等価回路という。バイポーラトランジスタと MOS トランジスタの小信号等価回路を導出する。

5.3.1 バイポーラトランジスタの小信号等価回路

図 5.4 に図 5.1 に示した回路の負荷直線とバイアス点を示す。

コレクタ電流 Ic=5mA の時に出力電圧は 5V と、Vcc の半分になるのでこれをバイアス状態に設定する。このときの $V_{BE}$ は 690mV である。このバイアス点を中心にベース・エミッタ間電圧を僅かに変化させることによりコレクタ電流が大きく変化し、この電流が負荷抵抗に流れることにより、出力電圧が大きく変化して増幅作用を得ることができる。

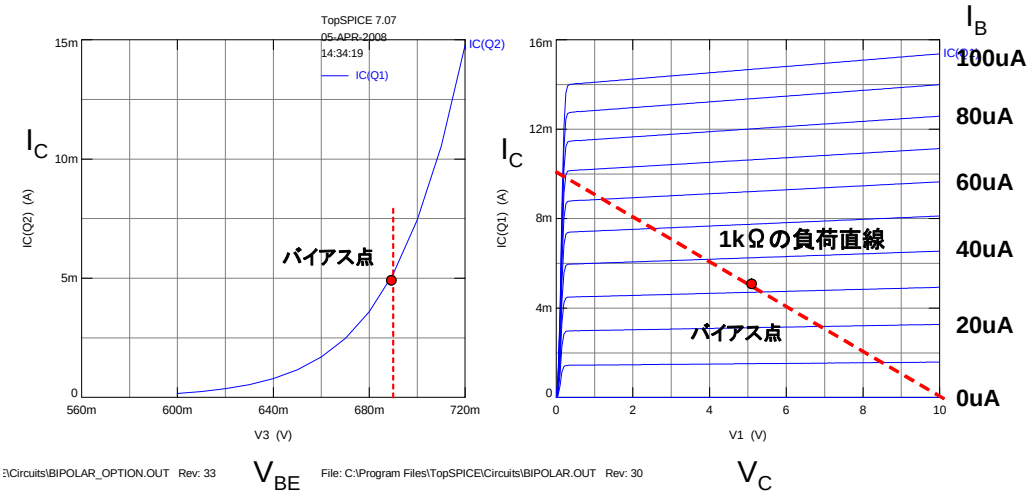



図 5.6 負荷直線とバイアス点

つまり、バイポーラトランジスタ回路においてコレクタ電流は、

$$I_C = I(V_{BE}, V_{CE}) \quad (5.18)$$

と表せるので、テーラー展開を用いて、

$$I_{C_b} + \Delta I_C = I_C(V_{BE_b}, V_{CE_b}) + \frac{\partial I_C}{\partial V_{BE}} \Delta V_{BE} + \frac{\partial I_C}{\partial V_{CE}} \Delta V_{CE} \quad (5.19)$$

となる。

$\dfrac{\partial I_C}{\partial V_{BE}} \equiv g_m$ で、これは既に式(5.6)で求めており、

$$g_m = \frac{I_C}{U_T}$$

である。

$\dfrac{\partial I_C}{\partial V_{CE}} \equiv g_o$　と表記する。これは式(4.19)で示された、

$$I_C = I_s e^{\frac{qV_{BE}}{kT}} \left(1 + \frac{V_{CE}}{V_A}\right)$$

を $V_{CE}$ で微分して、

$$g_o \approx \frac{I_C}{V_A} \quad (5.20)$$

と求まる。ベース電流の変化は、

$$\Delta I_B = \frac{\Delta I_C}{\beta} = \frac{g_m \Delta V_{BE}}{\beta} \quad (5.21)$$

$$g_\pi \equiv \frac{\Delta I_B}{\Delta V_{BE}} = \frac{g_m}{\beta} \quad (5.22)$$

となる。

したがって、バイポーラトランジスタの低周波小信号等価回路は図 5.7 のようになる。

ここで、ベースに電流が流れるとベース・エミッタ間接合に印加される電圧が減少するベース広がり抵抗 $r_b$ の効果を入れている。$r_b$ は通常 50～500Ω程度の値を取る。

なお、

$$r_\pi \equiv \frac{1}{g_\pi}, r_o \equiv \frac{1}{g_o} \quad (5.23)$$

である。

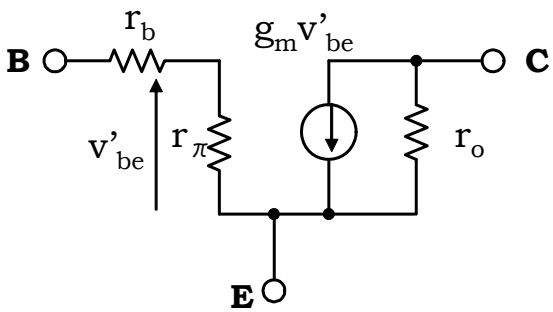



図 5.7 バイポーラトランジスタの低周波小信号等価回路

5.3.2 MOS トランジスタの小信号等価回路

MOS トランジスタの小信号等価回路ではバックゲート効果を考慮する必要がある。

$$I_{ds} = I_{ds}(V_{gs}, V_{ds}, V_{bs}) \quad (5.24)$$

なので、ゲート・ソース間電圧 $V_{gs}$、ドレイン・ソース間電圧 $V_{ds}$、ボディー・ソース間電圧 $V_{bs}$ が僅かに変化したときの状態は、

$$I_{ds0} + \Delta I_{ds} = f(V_{gs0}, V_{ds0}, V_{bs0}) + \frac{\partial f}{\partial V_{gs}} \Delta V_{gs} + \frac{\partial f}{\partial V_{ds}} \Delta V_{ds} + \frac{\partial f}{\partial V_{bs}} \Delta V_{bs} \quad (5.25)$$

と表される。そこで、変化分だけに着目して、この式を以下の様に書き換える。

$$\Delta I_{ds} = g_m \upsilon_{gs} + g_{ds} \upsilon_{ds} + g_b \upsilon_{bs} \quad (5.26)$$

ここで、

$$g_m \equiv \frac{\partial I_{ds}}{\partial V_{gs}}, g_{ds} \equiv \frac{\partial I_{ds}}{\partial V_{ds}}, g_b \equiv \frac{\partial I_{ds}}{\partial V_{bs}} \quad (4.27)$$

である。

従って小信号等価回路は図 5.8 の右図のようになる。

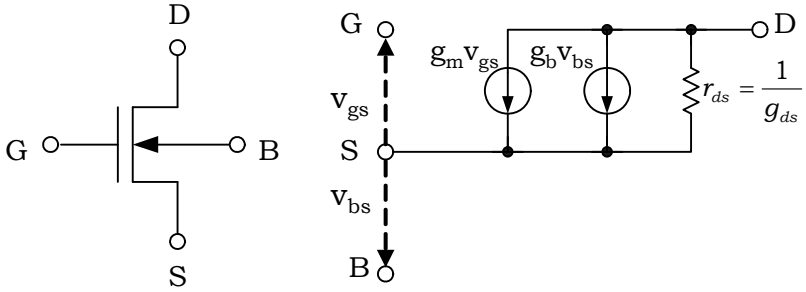



図 5.8 MOS トランジスタとその小信号等価回路

これらのパラメータのうち、gm は既に求めた。式(5.13)より、

$$g_m = \frac{2I_{ds}}{V_{eff}}$$

$g_b$はバックゲート効果により発生するもので n をサブスレッショルド係数とするとき。

$$g_b = \frac{\gamma}{2\sqrt{\left|2\varphi_f - V_{bs}\right|}} g_m = (n-1)g_m \quad (5.27)$$

と表される。n は通常 1.3 程度であり、$g_m$の 20%から 30%程度の値を取る。
$g_{ds}$は式(4.50 )においてドレイン電流 $I_{ds}$を $V_{ds}$で微分することにより得られる。

$$I_{ds} = \frac{\mu_n C_{ox}}{2}\left(V_{gs} - V_{TH}\right)^2\left[1 + \frac{V_{ds}}{V_A}\right]$$

したがって、

$$g_{ds} = \frac{\partial I_{ds}}{\partial V_{ds}} = \frac{1}{1 + \frac{V_{ds}}{V_A}}\frac{I_{ds}}{V_A} \approx \frac{I_{ds}}{V_A} \quad (5.28)$$

したがって、$g_{ds}$はドレイン電流 $I_{ds}$に比例し、アーリー電圧 $V_A$に反比例する。
MOS トランジスタはバックゲートの処理が難しいが、バイポーラトランジスタとは異なり、ゲートに電流が流れないのでバックゲート効果が無視できるときは計算が簡単である。

4.4 各種接地方式

トランジスタを用いた増幅回路には接地形態により、1)エミッタ接地回路（Bip）もしくはソース接地回路(MOS)、2)ベース接地回路（Bip）もしくはゲート接地回路(MOS)、3)コレクタ接地回路(Bip)もしくはドレイン接地回路(MOS)に大別できる。

ところで、増幅器の評価指標は図 5.9 に示した回路表記を用いて以下のように表される。

a）入力インピーダンス：$Z_i = \dfrac{v_1}{i_1}$ (5.29)

高いほど信号源インピーダンスが高くても信号減衰が少ない

b）出力インピーダンス：$Z_o = -\dfrac{v_2}{i_2}$ (5.30)

低いほど負荷インピーダンスが低くても信号減衰が少ない。

ただし、この場合の出力インピーダンスは出力電圧 $v_2$ を変化させたときの増幅器の出力端の電流変化-$i_2$ を指している。

c）電圧利得：$A_v = \dfrac{v_2}{v_1}$ (5.31)

d）電流利得：$A_i = \dfrac{i_2}{i_1}$ (5.32)

e）電力利得：$A_p = \dfrac{v_2 i_2}{v_1 i_1}$ (5.33)

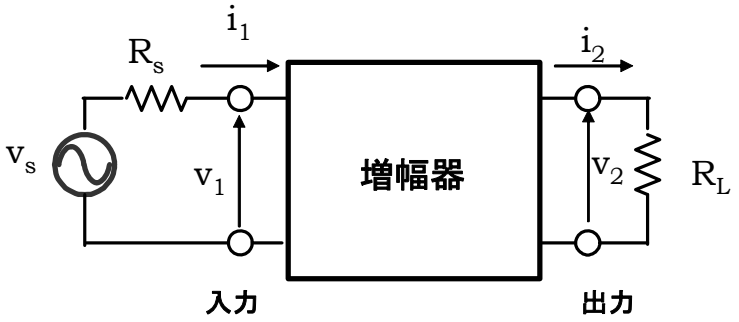
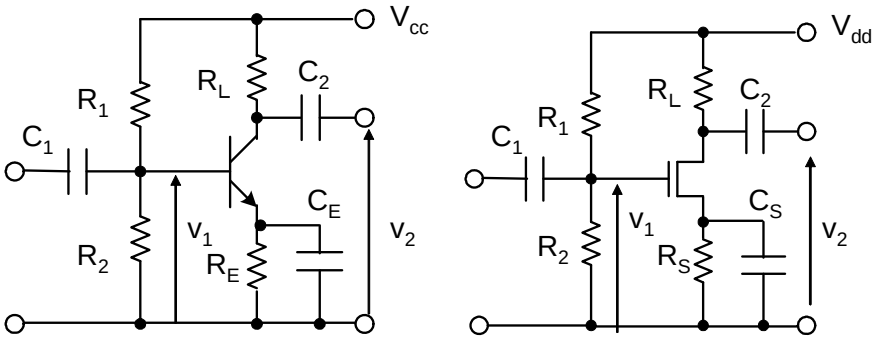



図 5.9 増幅器の動作量

4.4.1　エミッタ接地回路・ソース接地回路

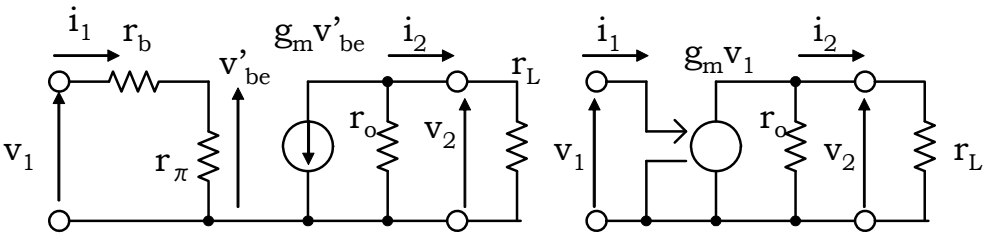
エミッタ接地回路・ソース接地回路は増幅器の基本である。

図 5.10 にエミッタ接地回路、ソース接地回路を示す。容量は直流バイアス点に信号を入出力するため､およびバイパスするためにに設けられている。ここでは簡単のため $C_1$, $C_2$,$C_E$, $C_S$ は想定する信号の周波数に対してインピーダンスが十分小さく、ゼロと見なせるものとする。




(a) バイポーラ　　(a) MOS

図 5.10 エミッタ接地回路、ソース接地回路




(a) エミッタ接地回路の等価回路　　(b) ソース接地回路の等価回路

図 5.11 エミッタ接地回路　ソース接地回路の等価回路

図 5.11 に小信号等価回路を示す。次に先に示した増幅器の評価指標を求める。

(A) エミッタ接地回路

a) 入力インピーダンス

$$Z_i = r_b + r_\pi = r_b + \frac{\beta}{g_m} = r_b + \beta\frac{U_T}{I_c} \quad (5.34)$$

b) 出力インピーダンス

$v_1$=0 とすると、$Z_o = r_o = \dfrac{V_A}{I_C}$ (5.35)

c) 電圧利得

$$A_v = \frac{v_2}{v_1} = -\frac{r_\pi}{r_b + r_\pi}\frac{g_m}{g_o + g_L} \quad (5.36)$$

ここで、$g_L \equiv \dfrac{1}{r_L}$ である。

もしも $r_b << r_\pi$, $g_L << g_m$ が成り立つときは、

$$A_v = -\frac{g_m}{g_o} = -\frac{V_A}{U_T} \quad (5.37)$$

d) 電流利得

$$A_i = \frac{i_C}{i_B} = \beta \quad (5.38)$$

f) 電力利得

$$A_p = \frac{v_2 i_2}{v_1 i_1} = -\frac{r_\pi}{r_b + r_\pi}\frac{g_m}{g_o + g_L}\beta \quad (5.39)$$

(B) ソース接地回路

a) 入力インピーダンス

$$Z_i = \infty \quad (5.40)$$

b) 出力インピーダンス

$v_1$=0 とすると、$Z_o = r_o = \dfrac{V_A}{I_{ds}}$ (5.41)

c) 電圧利得

$$A_v = \frac{v_2}{v_1} = -\frac{g_m}{g_o + g_L} \quad (5.42)$$

もしも $g_L << g_m$ が成り立つときは、

$$A_v = -\frac{g_m}{g_o} = -\frac{2V_A}{V_{eff}} \quad (5.43)$$

d) 電流利得

$$A_i = \infty \quad (5.44)$$

e) 電力利得

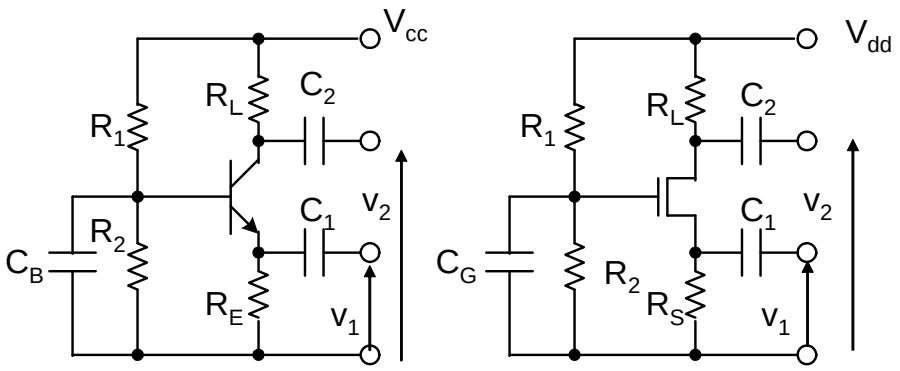
$$A_p = \infty \quad (5.45)$$

4.4.2　ベース接地回路・ゲート接地回路

ベース接地回路、ゲート接地回路は図 5.12 に示すように、ベース、もしくはゲートを交流的に接地して電位を固定し、エミッタもしくソースから入力信号を入れ、コレクタもしくはドレインから出力信号を取り出すものである。

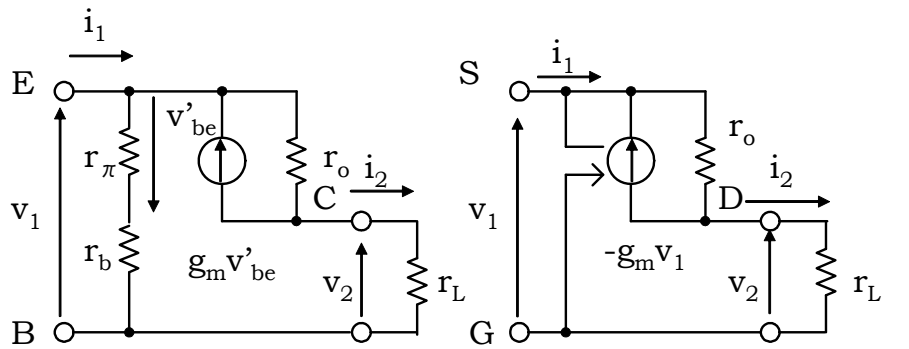
$C_1$, $C_2$, $C_B$, $C_G$ は想定する信号の周波数に対してインピーダンスが十分小さくゼロと見なせるものとする。

この回路の小信号等価回路を図 5.13 に示す。




(a) バイポーラ　　(b) MOS

図 5.12　ベース接地回路、ゲート接地回路




(a) ベース接地回路の等価回路　　(b) ゲート接地回路の等価回路

図 5.13 ベース接地回路、ゲート接地回路の等価回路

(A) ベース接地回路

a) 入力インピーダンス（入力アドミッタンス）

（簡単化のため $r_o >> r_L, r_b$ と仮定する。この条件は通常成り立つ）

$$Z_i = \frac{v_1}{i_1}$$

$$i_1 = \frac{v_1}{r_b + r_\pi} + \frac{r_\pi}{r_b + r_\pi} g_m v_1 \qquad (5.46)$$

$$\therefore Y_i = \frac{1 + r_\pi g_m}{r_b + r_\pi}$$
$$Z_i = \frac{r_b + r_\pi}{1 + r_\pi g_m} \quad (5.47)$$

$r_b << r_\pi$，の場合は、

$$\therefore Y_i \cong g_m = \frac{I_C}{U_T}, \quad Z_i = \frac{1}{g_m} = \frac{U_T}{I_C} \quad (5.48)$$

となり、入力インピーダンスはかなり低くなる。

b) 出力インピーダンス

$v_1=0$ とすると、$Z_o = r_o = \dfrac{V_A}{I_C}$ (5.49)

c) 電圧利得

$$i_2 = g_o(v_1 - v_2) + g_m \frac{r_\pi}{r_b + r_\pi} v_1 \quad (5.50)$$
$$i_2 = g_L v_2$$

したがって、

$$(g_L + g_o) v_2 = \left( g_o + g_m \frac{r_\pi}{r_b + r_\pi} \right) v_1$$
$$\therefore G_v \equiv \frac{v_2}{v_1} = \frac{\left( g_o + g_m \dfrac{r_\pi}{r_b + r_\pi} \right)}{g_L + g_o} \quad (5.51)$$

ここで、$g_L \equiv \dfrac{1}{r_L}$ である。

もしも $r_b << r_\pi$，$g_0 << g_L$ が成り立つときは、

$$A_v = \frac{g_m}{g_L} = \frac{I_C \cdot R_L}{U_T} \quad (5.52)$$

となる。

d) 電流利得

$$A_i = 1 \quad (5.53)$$

e) 電力利得

$$A_p = A_v \cdot A_i = \frac{\left(g_o + g_m \dfrac{r_\pi}{r_b + r_\pi}\right)}{g_L + g_o} \alpha_F \approx A_v \quad (5.54)$$

このように、ベース接地回路は電圧利得が必要であって、入力インピーダンスを下げたいときに用いられる。

(B) ゲート接地回路

a) 入力インピーダンス

（簡単化のため $r_o >> r_L$ と仮定する。この条件は通常成り立つ）

$$Z_i = \frac{v_1}{i_1} \quad (5.55)$$

$$i_1 = g_m v_1$$

$$\therefore Y_i = \frac{1}{Z_i} = g_m,\ Z_i = \frac{1}{g_m} \quad (5.56)$$

b) 出力インピーダンス

$v_1=0$ とすると、$Z_o = r_o = \dfrac{V_A}{I_{ds}}$ (5.57)

c) 電圧利得

$$i_2 = g_o(v_1 - v_2) + g_m v_1 \quad (5.58)$$
$$i_2 = g_L v_2$$

したがって、

$$(g_L + g_o)v_2 = (g_o + g_m)v_1$$
$$\therefore G_v \equiv \frac{v_2}{v_1} = \frac{g_o + g_m}{g_L + g_o} \quad (5.59)$$

ここで、$g_L \equiv \dfrac{1}{r_L}$ である。
もしも $g_0 << g_m$, $g_0 << g_L$ が成り立つときは、

$$A_v = \frac{g_m}{g_L} = \frac{2I_{ds} \cdot R_L}{V_{eff}} \quad (5.60)$$

となる。

d) 電流利得

$$A_i = 1 \quad (5.61)$$

e) 電力利得

$$A_p = A_v \quad (5.62)$$

ゲート接地回路も電圧利得が必要であって、かつ入力インピーダンスを下げたいときに用いられる。

4.4.3 コレクタ接地回路・ドレイン接地回路

コレクタ接地回路・ドレイン接地回路は図 5.14 に示すようにコレクタ、もしくはドレインを交流的に接地して電位を固定し、ベースもしくはゲートに入力信号を印加し、エミッタもしくはソースから出力信号を取り出すものである。

$C_1$, $C_2$,は想定する信号の周波数に対してインピーダンスが十分小さくゼロと見なせるものとする。この回路の小信号等価回路を図 5.15 に示す。

(A)コレクタ接地

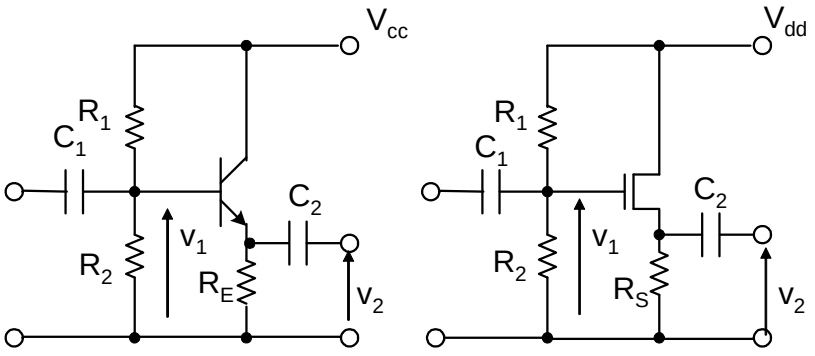
(a) 入力インピーダンス

$$
\begin{aligned}
i_1 + g_m r_\pi i_1 &= (g_L + g_o)\upsilon_2 \\
\upsilon_1 &= (r_b + r_\pi) i_1 + \upsilon_2
\end{aligned}
\qquad (5.63)
$$

したがって、

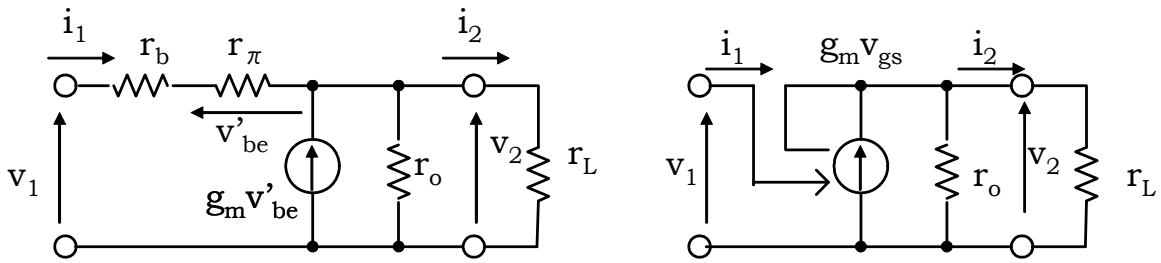
$$
\begin{aligned}
& i_1\left(1 + g_m r_\pi + (g_L + g_o)(r_b + r_\pi)\right) = (g_L + g_o)\upsilon_1 \\
& \therefore Z_{in} = \frac{\upsilon_1}{i_1} = r_b + r_\pi + \frac{1 + g_m r_\pi}{g_o + g_L} \approx r_b + r_\pi + \frac{\beta}{g_o + g_L} = r_b + \beta\left(\frac{1}{g_m} + \frac{1}{g_o + g_L}\right)
\end{aligned}
\qquad (5.64)
$$

これより、入力抵抗は出力側の抵抗の $\beta$ 倍くらいになることが分かる。




(a) バイポーラ　　(b) MOS

図 5.14 コレクタ接地回路・ドレイン接地回路




(a) コレクタ接地回路の等価回路　　(b) ドレイン接地回路の等価回路

図 5.15 コレクタ接地回路・ドレイン接地回路の等価回路

(b) 出力インピーダンス

入力端を接地し、出力電流 $i_2$ の流れる向きを逆向きに取ると以下の式が得られる。

$$\frac{v_2}{r_b + r_\pi} - g_m v'_{be} + g_o v_2 = i_2$$
$$v'_{be} = -\frac{v_2 r_\pi}{r_b + r_\pi} \qquad (5.65)$$

したがって、

$$\left(g_o + \frac{1 + g_m r_\pi}{r_b + r_\pi}\right) v_2 = i_2$$
$$\therefore Y_o = \frac{1}{Z_o} = g_o + \frac{1 + g_m r_\pi}{r_b + r_\pi} = g_o + \frac{1 + \beta}{r_b + \dfrac{\beta}{g_m}} \qquad (5.66)$$

$g_o \approx 0, r_b << \dfrac{\beta}{g_m}$ の場合は、

$$Y_o \approx g_m,\ Z_o \approx \frac{1}{g_m} \qquad (5.67)$$

となり、出力抵抗は $1/g_m$ と、かなり小さくなる。

(c) 電圧利得

$$\frac{v_2 - v_1}{r_b + r_\pi} - g_m v'_{be} + (g_o + g_L) v_2 = 0$$
$$v'_{be} = (v_1 - v_2)\frac{r_\pi}{r_b + r_\pi} \qquad (5.68)$$
$$\therefore (1 + g_m r_\pi)(v_2 - v_1) + (r_b + r_\pi)(g_o + g_L) v_2 = 0$$

したがって、

$$A_v = \frac{v_2}{v_1} = \frac{1 + g_m r_\pi}{1 + g_m r_\pi + (r_b + r_\pi)(g_o + g_L)} \qquad (5.69)$$

通常　$g_o + g_L \approx 0$　であり、電圧利得は 1 である。

(d) 電流利得

$$\begin{aligned} & i_1 + g_m v'_{be} - (g_o + g_L) v_2 = 0 \\ & v'_{be} = i_1 r_\pi,\ v_2 = r_L i_2 \end{aligned} \quad (5.70)$$

したがって、

$$A_i = \frac{i_2}{i_1} = \frac{1+\beta}{(1 + r_L g_o)} \approx \beta \quad (5.71)$$

(e)電力利得

$$A_p = A_v \cdot A_i = \beta \quad (4.72)$$

(B) ソースフォロワー

(a) 入力インピーダンス

MOS トランジスタはゲートに DC 電流は流れないので、

$$Z_{in} = \infty \quad (5.72)$$

(b) 出力インピーダンス

入力端を接地し、出力電流 $i_2$ の流れる向きを逆向きに取ると以下の式が得られる。

$$\begin{aligned} & i_2 = g_o v_2 - g_m v_{gs} \\ & v_{gs} = -v_2 \end{aligned} \quad (5.73)$$

したがって、

$$\begin{aligned} & i_2 = (g_o + g_m) v_2 \\ & \therefore Z_o = -\frac{v_2}{i_2} = \frac{1}{g_o + g_m} \approx \frac{1}{g_m} \end{aligned} \quad (5.74)$$

(c) 電圧利得

$$v_2 = \frac{g_m}{g_o + g_L} v_{gs}$$
$$v_{gs} = v_1 - v_2 \qquad (5.75)$$
$$\therefore A_v = \frac{v_2}{v_1} = \frac{1}{1 + \frac{g_o + g_L}{g_m}} \approx 1$$

(d) 電流利得
入力電流が流れないので $A_i = \infty$

(e) 電力利得
これも無限大である。

以上のようにコレクタ接地回路もしくはドレイン接地回路は、電圧振幅は変わらず、入力インピーダンスが高く、出力インピーダンスが低いことを利用した、エミッタフォロワー、もしくはソースフォロワーと呼ばれる電圧バッファーとして用いられる。