

電気学第一

計算機の基礎2

西原明法

社会理工学研究科人間行動システム専攻

大岡山西9号館823号室

順序回路

現在の出力は...

- 現在の入力
- 過去にどのような入力がどのような順序で加えられたか

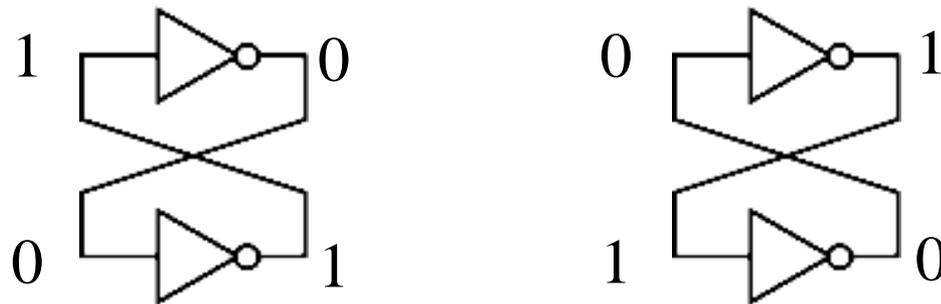
によって決まる

状態・・・過去の入力系列の結果として
回路に残り記憶されているもの

順序回路 = 組合せ回路 + 状態を記憶する素子

2安定回路

- 安定に状態を保持する回路

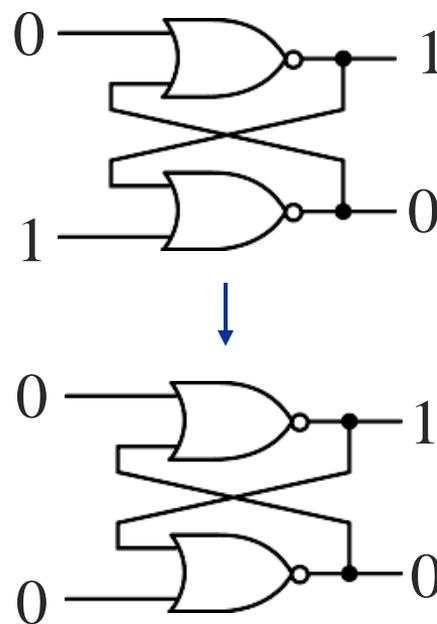
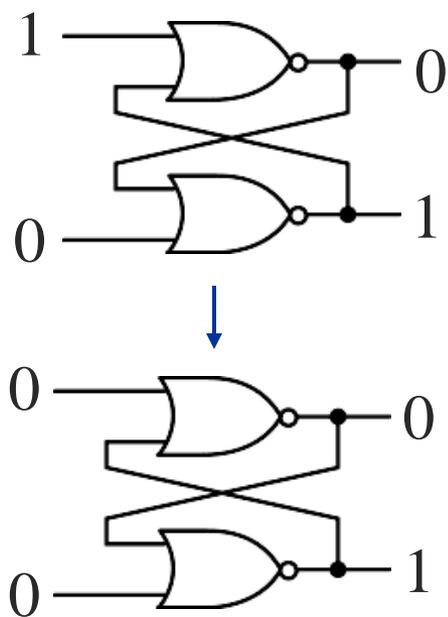


2種類の安定状態が存在

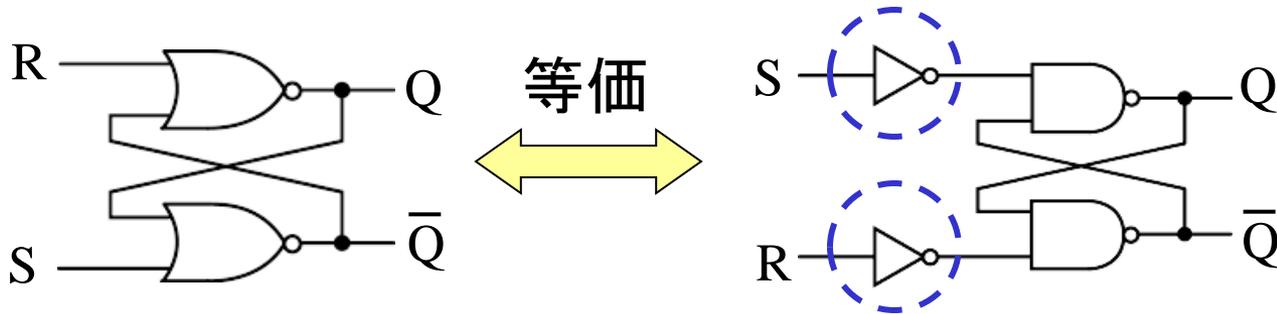
フリップフロップ

•2安定回路の安定状態を外部から選択できるように改良

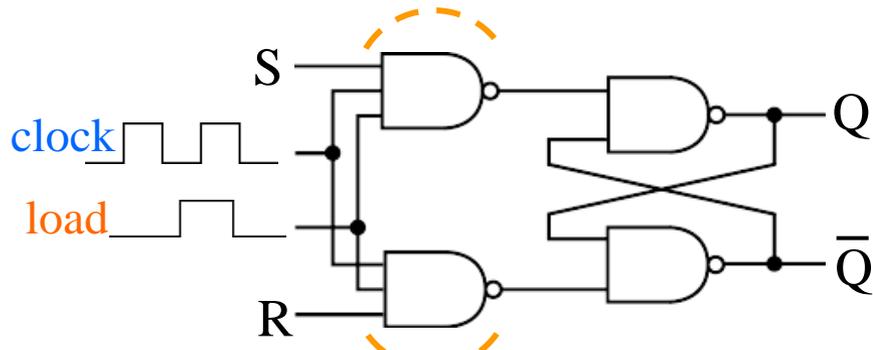
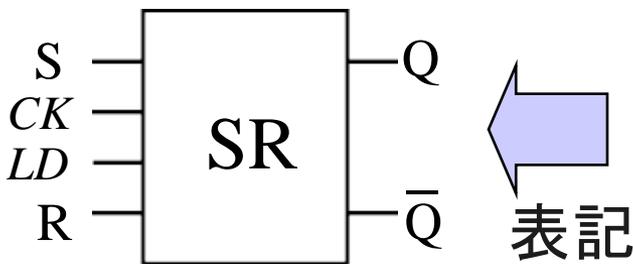
上段の状態から下段のように両方に0を加えた場合、安定状態は変化しない
また、両方に1を加えた時の動作は不確定なので、そういった入力はしない



SR (Set-Reset) フリップフロップ



置き換え: AND回路
→ 3入力NAND回路



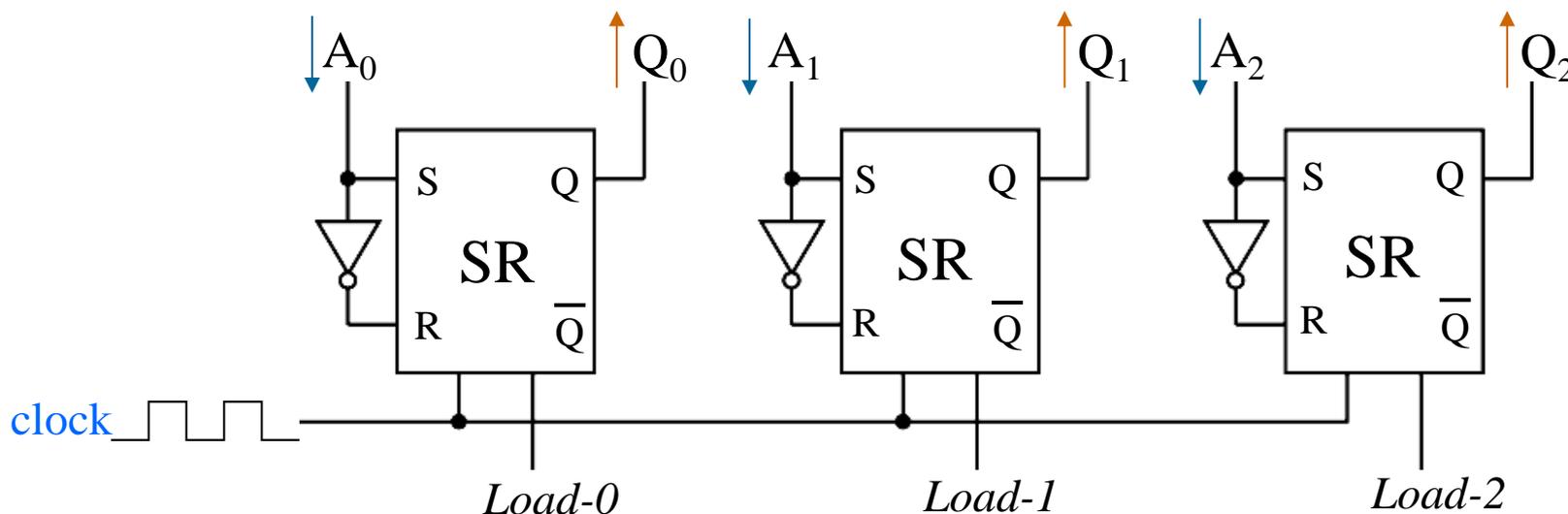
実際のSRフリップフロップ

clock, loadが共に“1”の時だけ状態変化 5

メモリ

フリップフロップ: 状態を保持する機能 \Rightarrow メモリの構成

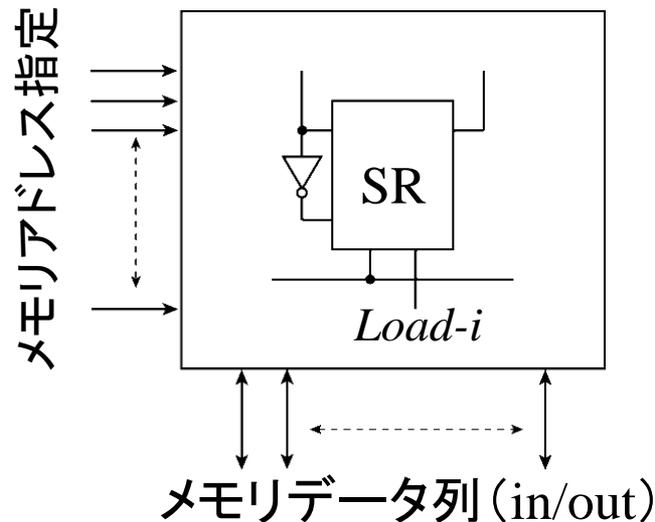
例) 3bitメモリ



クロック信号とロード信号が共に“1”になったとき記憶

メモリアレイ

- メモリをアレイ状に配列
- アドレスで任意のメモリを指定



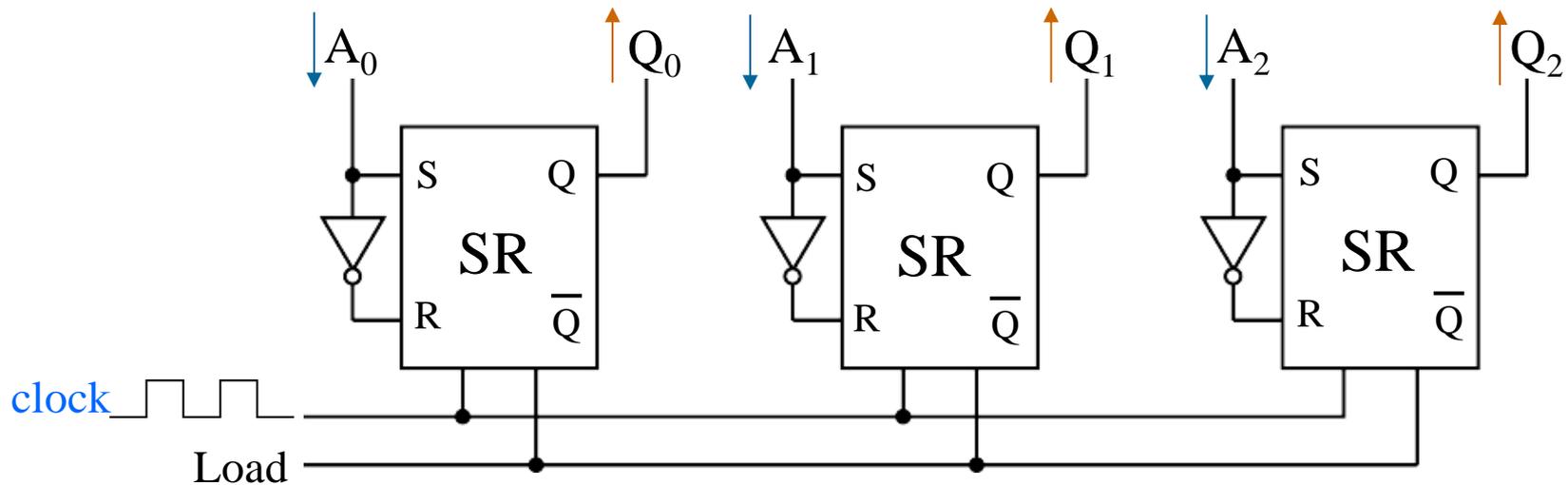
電源が入っている限り情報が保持される・・・スタチックRAM (SRAM)

cf. コンデンサーに電荷の形で情報を記憶・・・ダイナミックRAM (DRAM)
→リフレッシュ動作が必要

レジスタ

- 複数ビットのデータを記憶: データ、アドレスを一時的に保持
- 演算装置と同程度の高速動作が可能な小容量記憶装置

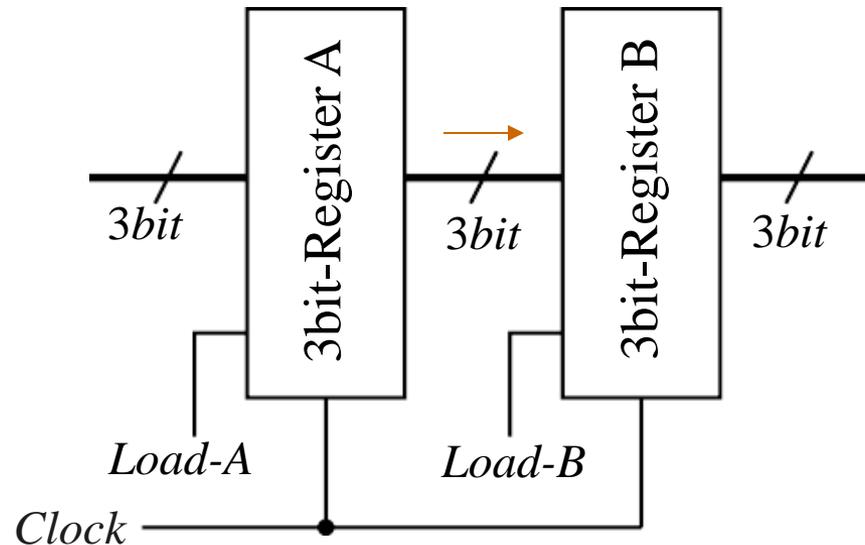
例) 3bitレジスタ



クロック信号とロード信号が“1”になったとき同時に記憶

レジスタ間のデータ転送(1)

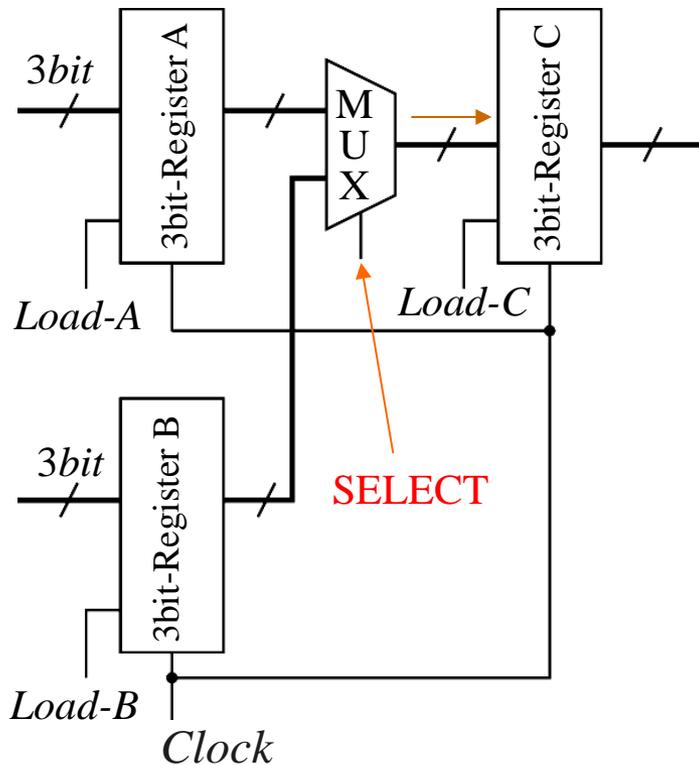
- Register-A のデータを Register-B に転送



クロックとLoad-Bの信号が同時に“1”となったときデータが転送される

レジスタ間のデータ転送(2)

- 複数のレジスタから選択的にデータを転送する場合

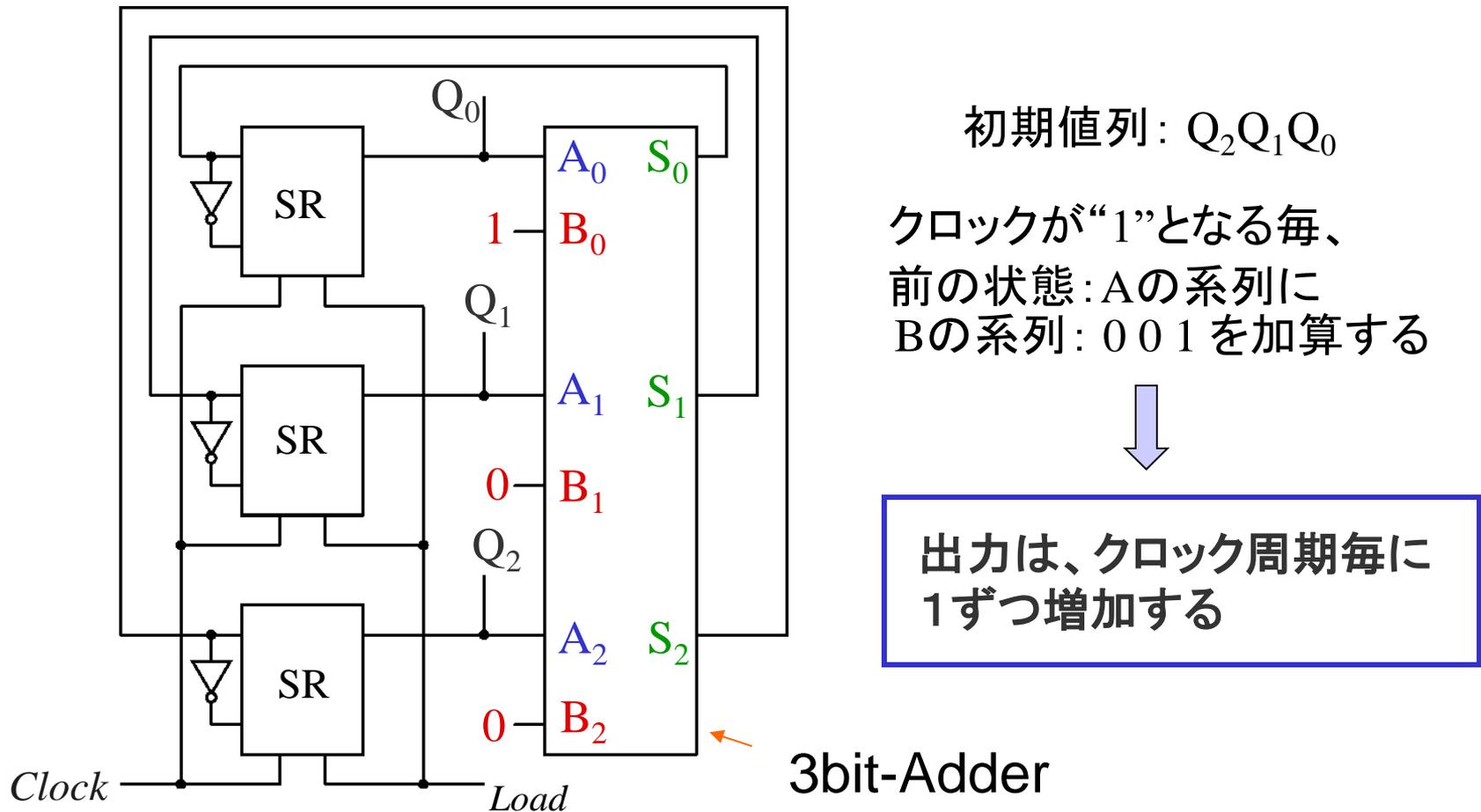


マルチプレクサを用いる

クロックとLoad-Cの信号が同時に“1”となったときデータが転送される

カウンタ

- プログラム命令番地の管理などに用いられる
例) 3bitカウンタ



レジスタ・トランスファ論理

デジタルシステム：フリップフロップとゲートで構成された
順序論理システム

状態遷移表によって記述可能



大規模システムでは状態数が著しく多くなり困難



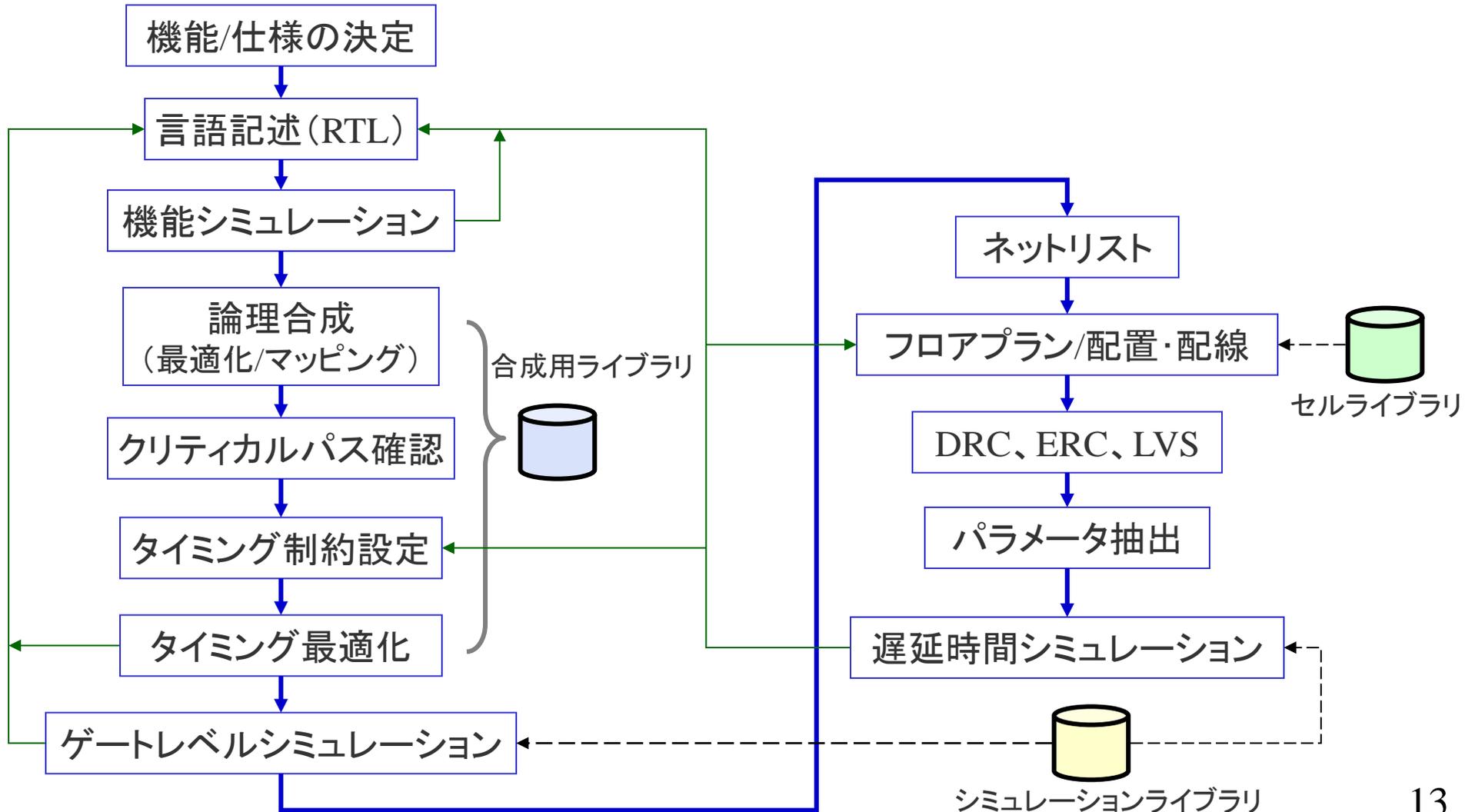
モジュールに分割

レジスタトランスファ論理：モジュールやその相互接続を記述

レジスタをデジタルシステムの基本素子とし、レジスタに格納されている
データの流と仕事の処理を簡潔・正確に記述

プログラム言語に似た式と文： 例) $xT_1 : A \leftarrow B$

デジタルシステム設計の流れ



論理合成

順序回路合成
組合せ回路合成
テクノロジーマッピング } により論理回路を合成

•最適化

記述された動作を変えずに最も効果的な論理に仕上げる

•マッピング

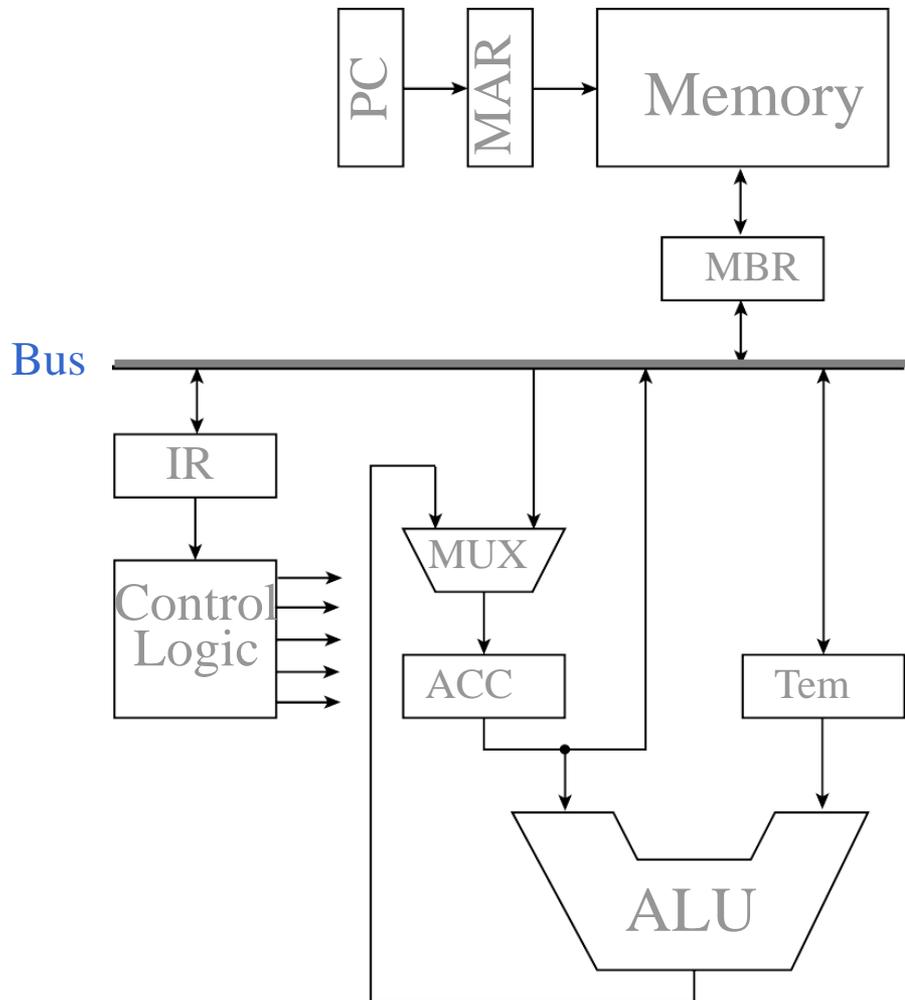
論理をマクロセルに置き換える

•制約

動作モデルによって、集積回路の面積や遅延時間が決定されるので、面積と遅延時間のトレードオフを考慮する

マイクロプロセッサ

マイクロプロセッサの構成例



略語の意味

ALU	Arithmetic Logic Unit
MAR	Memory Address Register
MBR	Memory Buffer Register
PC	Program Counter Register
IR	Instruction Register
ACC	Accumulator Register
Tem	Temporary Register

マイクロプロセッサの命令例

ニモニック	コード	機能	説明
LDA addr	00 xxx xxx	ACC←Mem[address]	データの読出し
STA addr	01 xxx xxx	Mem[address] ←ACC	データ保存
ADD #reg	10 000 xxx	ACC ←ACC+reg(xxx)	算術加算
SUB #reg	10 001 xxx	ACC ←ACC- reg(xxx)	算術減算
BRN addr	11 xxx xxx	PC ←[address]	無条件分岐

命令読出し実行例 (ADD xxx)

時刻	データ転送	説明
0	MAR ← PC	実行命令格納番地を メモリアドレスにセット
1	MBR ← Mem[MAR] PC ← PC+1	メモリから実行命令を読出し 命令番地を一つ進める
2	IR ← MBR	実行命令を命令レジスタに転送
3	ACC ← ACC+reg(xxx)	命令レジスタでの解読に基づき 命令を実行(加算の例) 次の命令読出しに戻る

初期と最近のマイクロプロセッサ

名前	4004	Core i7
年	1971	2013
クロック速度	108kHz	3.5GHz
トランジスタ数	2300	1.4十億
プロセス	10 μ	22 n
チップ面積	10 mm^2	177 mm^2
パッケージ	16pin Dual Inline	1150pin LGA
バス幅	16bit	256bit
消費電力	420mW	84W
用途	Busicom電卓	PC, Servers

Mooreの法則

Gordon Mooreが1965年に唱えた。

「半導体の集積度は18箇月で2倍になる」

Gordon E. Moore: “Cramming more components onto integrated circuits”, Electronics, vol.38, No.8, Apr. 1965

The complexity for minimum component costs has increased at a rate of roughly a factor of two per year. Certainly over the short term this rate can be expected to continue, if not increase.

1975年にMooreは、2年で2倍と改めた。その後David Houseが、演算性能は18箇月で2倍になると提唱した。

世界の半導体メーカー売上ランキング

Gartner Dataquest

	1971	1981	1991	2001	2005	2011
1	TI	TI	NEC	Intel	Intel	Intel
2	Motorola	Motorola	東芝	東芝	Samsung	Samsung
3	Fairchild	NEC	Intel	ST	TI	TI
4	IR	Philips	Motorola	Samsung	東芝	東芝
5	NS	日立	日立	TI	ST	ルネサスエレクトロニクス
6	Signetics	東芝	TI	NEC	ルネサステクノロジ	Qualcomm
7	AMI	NS	富士通	Motorola	Infineon	STMicroelectronics
8	Unitrode	Intel	三菱電機	日立	Philips	Hynix
9	VARO	松下	松下	Infineon	Hynix	Micron Technology
10	Sliconix	Fairchild	Philips	Philips	NECエレクトロニクス	Broadcom

TSMC、GLOBALFOUNDRIES